



**ΠΑΝΕΠΙΣΤΗΜΙΟ ΔΥΤΙΚΗΣ ΑΤΤΙΚΗΣ**  
**UNIVERSITY OF WEST ATTICA**  
**ΣΧΟΛΗ ΜΗΧΑΝΙΚΩΝ**

Τμήμα Μηχανικών Πληροφορικής και Υπολογιστών

**ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ**

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

Γιαννέλος Στυλιανός  
Αριθμός Μητρώου: 71343828

Επιβλέπων: Γιαννακόπουλος Ηρ. Παναγιώτης  
Καθηγητής

Ακαδημαϊκό έτος 2021-2022

Αιγάλεω, Φεβρουάριος 2022

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

ΕΠΙΤΡΟΠΗ ΕΞΕΤΑΣΗΣ

Γ.Πρεζεράκος  
Καθηγητής

Π. Γιαννακόπουλος  
Καθηγητής

Κ. Μαυρομάτης  
Λέκτορας

Copyright © Με επιφύλαξη παντός δικαιώματος. All rights reserved.


ΠΑΝΕΠΙΣΤΗΜΙΟ ΔΥΤΙΚΗΣ ΑΤΤΙΚΗΣ και Γιαννέλος Στυλιανός, Φεβρουάριος, 2022

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τους συγγραφείς. Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν τη συγγραφέα του και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις θέσεις του επιβλέποντος, της επιτροπής εξέτασης ή τις επίσημες θέσεις του Τμήματος και του Ιδρύματος.

## Δήλωση Συγγραφέα Διπλωματικής Εργασίας

Ο κάτωθι υπογεγραμμένος Γιαννέλος Στυλιανός του Γεωργίου, με αριθμό μητρώου 71343828, φοιτητής του Πανεπιστημίου Δυτικής Αττικής της Σχολής Μηχανικών του Τμήματος Μηχανικών Πληροφορικής και Υπολογιστών, δηλώνω υπεύθυνα ότι:

«Είμαι συγγραφέας αυτής της πτυχιακής/διπλωματικής εργασίας και ότι κάθε βοήθεια την οποία είχα για την προετοιμασία της είναι πλήρως αναγνωρισμένη και αναφέρεται στην εργασία. Επίσης οι όποιες πηγές από τις οποίες έκανα χρήση δεδομένων, ιδεών ή λέξεων, είτε ακριβώς παραφρασμένες, αναφέρονται στο σύνολο του, με πλήρη αναφορά στους συγγραφείς, τον εκδοτικό οίκο ή το περιοδικό, συμπεριλαμβανομένων και των πηγών που ενδεχομένως χρησιμοποιήθηκαν από το διαδίκτυο. Επίσης, βεβαιώνω ότι αυτή η εργασία έχει συγγραφεί από εμένα αποκλειστικά και αποτελεί προϊόν πνευματικής ιδιοκτησίας τόσο δικής μου, όσο και του Ιδρύματος. Παράβαση της ανωτέρω ακαδημαϊκής μου ευθύνης αποτελεί ουσιώδη λόγο για την ανάκληση των πτυχίων μου.»



Γιαννέλος Στυλιανός

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

## Ευχαριστίες

Σε αυτό το σημείο, θα ήθελα να ευχαριστήσω από καρδιάς συναδέλφους και καθηγητές για τις πολύτιμες εμπειρίες και γνώσεις που μου προσέφεραν. Είμαι ευγνώμων για κάθε συναναστροφή μου από την πρώτη μου μέρα ως σπουδαστής στο τμήμα Μηχανικών Ηλεκτρονικών και Υπολογιστικών Συστημάτων του ΤΕΙ Πειραιά.

Θα μπορούσε να πει κανείς πως εξελιχθήκαμε μαζί, εκείνο Πανεπιστημιακή σχολή πενταετούς διάρκειας και εγώ σχεδόν διπλωματούχος μηχανικός, έτοιμος να κυνηγήσω τα όνειρα μου στον κλάδο των Υπολογιστικών Συστημάτων.

Αφιερώνω τους καρπούς της σκληρής δουλειάς, την παρούσα διπλωματική εργασία, στην οικογένεια μου, στους φίλους μου εντός και εκτός εδράνων, καθώς και στους καθηγητές μου. Ιδιαίτερα, ευχαριστώ τον επιβλέποντα καθηγητή Δρ. Γιαννακόπουλο Παναγιώτη για την καθοδήγηση του στην προσπάθεια μου.

Σας ευχαριστώ.

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων



## Περίληψη

Στην παρούσα διπλωματική εργασία, μελετάται την εξέλιξη της τεχνολογίας των μικροψηφίδων. Η μελέτη γίνεται σε τέσσερα στάδια. Στο πρώτο στάδιο, γίνεται παρουσίαση της εξέλιξης των ημιαγωγών, που αποτελούν το πιο σημαντικό δομικό στοιχείο των μικροψηφίδων. Παραθέτονται οι θεμελιώδεις έννοιες γύρω από τους ημιαγωγούς, προετοιμάζοντας έδαφος για τον σημαντικότερο ημιαγωγό όλων, το τρανζίστορ. Αναφέρονται οι νέες τεχνολογίες τρανζίστορ και εξηγούνται έννοιες γύρω από την τάση σμίκρυνσης τους και την βέλτιστη τοποθέτησή τους στον χώρο σύμφωνα με τις νέες κάθετες αρχιτεκτονικές σχεδίασης. Έπειτα, αναλύεται ο Νόμος του Moore, με έμφαση στην συνεχή τάση σμίκρυνσης των μικροτσιπ και με αναφορά στα μικρότερα μεγέθη που έχει φτάσει η αγορά των ημιαγωγών. Γίνεται αναφορά στον σημαντικό ρόλο που θα παίξουν τα νανόμετρα στον χαρακτηρισμό της απόδοσης των μικροτσιπ στα επόμενα χρόνια, και πως θα χρησιμοποιείται ως λάδι στον βωμό του ανταγωνισμού. Στο επόμενο στάδιο, γίνεται αναφορά στις μικροψηφίδες (μικροτσιπ). Παρουσιάζονται οι καινοτομίες στην διαδικασία σχεδιασμού και παραγωγής, καθώς και πως έχει διαμορφωθεί όλη η εφοδιαστική αλυσίδα. Υπάρχει εκτενής αναφορά στην διασύνδεση των μικροτσιπ, ενώ η εργασία ολοκληρώνεται με την αναφορά ανερχόμενων τεχνολογιών στον τομέα των μικροτσιπ και στον τομέα των υλικών.

## Abstract

In the present dissertation, the evolution of microchip technology is studied. The study is done in four stages. In the first stage, the evolution of semiconductors, which are the most important structural element of microchips, is presented. The basic concepts around semiconductors are listed, preparing the ground for the most important semiconductor of all, the transistor. The new transistor technologies are mentioned and concepts around their reduction tendency and their optimal placement in space are explained according to the new vertical architectural designs. Moore's Law is then analyzed, with an emphasis on the ever-shrinking trend of microchips and with reference to the smaller sizes that the semiconductor market has reached. Reference is made to the important role that nanometres will play in characterizing the performance of microchips in the coming years, and as used as oil on the altar of competition. In the next step, reference is made to the microchips. The innovations in the design and production process are presented, as well as how the whole supply chain has been formed. There is an extensive report on the interconnection of microchips, while the work is completed with the report of emerging technologies in the field of microchips and in the field of materials.

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

## Περιεχόμενα

Ευχαριστίες .....	7
Περίληψη .....	9
Abstract .....	9
Περιεχόμενα.....	11
Κατάλογος Εικόνων.....	15
Κατάλογος Πινάκων .....	17
Λίστα Συντομογραφιών .....	19
Λεξικό Ξένων Όρων .....	21
Λέξεις κλειδιά.....	23
Εισαγωγή .....	25
Ορισμός Προβλήματος .....	25
Σκοπός Διπλωματικής.....	25
1. Ημιαγωγοί.....	26
1.1. Αγωγοί, ημιαγωγοί και μονωτές .....	26
1.1.1. Αγωγιμότητα Ημιαγωγών .....	26
1.1.2. Πρόσμιξη Τύπου N .....	27
1.1.3. Πρόσμιξη Τύπου P.....	27
1.2. Δίοδος .....	28
1.3. Τρανζίστορ.....	29
1.3.1. Λυχνία Κενού και η Ανακάλυψη του Τρανζίστορ.....	29
1.3.2. Διπολικό Τρανζίστορ (BJT).....	30
1.3.3. Τρανζίστορ και ψηφιακή λογική.....	32
1.3.4. MOSFET .....	33
1.3.5. FinFET .....	37
1.4. Κάθετες Αρχιτεκτονικές .....	39
1.4.1. Gate All-Around Σχεδίαση .....	39
1.4.2. Nanowires και Nanosheets.....	40
1.4.3. Τρανζίστορ Πεδίου Νανοσελίδων Κάθετης Μεταφοράς.....	42
1.4.4. Στοίβαξη τρανζίστορ και CFET.....	43
1.4.5. TSMC MIT 1nm transistor .....	44

2.	Μέγεθος Τρανζίστορ.....	45
2.1.	Νόμος του Moore.....	45
2.1.1.	Ιστορική Αναδρομή.....	45
2.1.2.	Περιορισμοί .....	46
2.1.3.	Από προφητεία σε πρόγνωση.....	46
2.2.	Κομβικές καινοτομίες στο μονοπάτι προς τα 2nm .....	47
2.2.1.	Συνάρτηση μεγέθους - απόδοσης.....	47
2.2.2.	Angstroms .....	49
2.3.	Οικονομία ημιαγωγών .....	49
3.	Μικροσίπ.....	51
3.1.	Ιστορική αναδρομή της βιομηχανίας.....	51
3.2.	Εισαγωγή στις Μικροψηφίδες .....	51
3.2.1.	Κλίμακα μεγέθους βάση του αριθμού τρανζίστορ.....	52
3.2.2.	Γραμμή παραγωγής μικροψηφίδων .....	52
3.3.	Αρχιτεκτονική Συνόλου Οδηγιών.....	52
3.4.	Σχεδιασμός Μικροσίπ .....	53
3.4.1.	Βασικός Λογικός Σχεδιασμός.....	53
3.4.2.	Επαλήθευση Λογικής.....	54
3.4.3.	Διάταξη Φυσικής Σχεδίασης.....	55
3.4.4.	Επαλήθευση Διάταξης .....	57
3.4.5.	Συντελεστές.....	57
3.5.	Κατασκευή.....	57
3.5.1.	Fabs και Clean Rooms .....	57
3.5.2.	Διαδικασία Κατασκευής Συσκευών Ημιαγωγών .....	58
3.6.	Συσκευασία .....	60
3.6.1.	Διασύνδεση Μικροσίπ.....	60
3.6.2.	EMIB: Embedded Multi-Die Interconnect Bridge.....	62
3.6.3.	Στοιβάξη μικροσίπ: Τεχνολογία Foveros .....	64
3.6.4.	Εξέλιξη Foveros .....	66
3.7.	Οικονομική πολιτική των Fab και Fabless.....	68
4.	Ανερχόμενες Τεχνολογίες.....	70

4.1. Εισαγωγή .....	70
4.2. Νευρομορφικοί Υπολογιστές και Brainchip .....	71
4.2.1. Νευρομορφικός Υπολογισμός και Τεχνητή Νοημοσύνη.....	71
4.2.2. Intel Loihi.....	72
4.2.3. Akida BrainChip .....	74
4.3 Bismuth .....	75
4.4. Graphene .....	76
4.4.1. Δεσμοί.....	76
4.4.2. Χημεία γραφενίου.....	76
4.4.3. Αγωγιμότητα και Ποιότητα .....	78
4.4.4. Παραγωγή και εφαρμογές.....	78
Αναφορές .....	80

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

## Κατάλογος Εικόνων

### Κεφάλαιο 1

Εικόνα 1. 1 Doping N τύπου: Πρόσμιξη πυριτίου με φώσφορο [7] .....	27
Εικόνα 1. 2 Doping P τύπου: Πρόσμιξη πυριτίου με βόριο [7] .....	27
Εικόνα 1. 3 (α) Συμβολική αναπαράσταση διόδου (β) Σχεδιαστική αναπαράσταση διόδου .....	28
Εικόνα 1. 4 Ανάστροφη πόλωση: Η διόδος δεν άγει .....	28
Εικόνα 1. 5 Ορθή πόλωση: Η διόδος άγει κατά την φορά του κόκκινου βέλους .....	29
Εικόνα 1. 6 Λυχνία κενού Solton BV60 σε λειτουργία. ....	30
Εικόνα 1. 7 Διάφορα τρανζίστορ Φωτογραφία από Arnold Reinhold 11-07-2005 CC BY-SA 3.0.....	30
Εικόνα 1. 8 NPN και PNP τρανζίστορ.....	31
Εικόνα 1.9 Συμβολική αναπαράσταση τρανζίστορ NPN και PNP. ....	31
Εικόνα 1.10 7 Segment με κλειστούς διακόπτες τους B και C.....	32
Εικόνα 1.11 Αρχή λειτουργίας των FET.....	34
Εικόνα 1.12 $V_{in}=V_{LOW}$ .....	34
Εικόνα 1.13 $V_{in}=V_{HIGH}$ .....	35
Εικόνα 1.14 NMOS Transistor Βασισμένο στο σχέδιο του Brews ο'Hare.....	36
Εικόνα 1.15 Σύγκριση τυπικού Planar FET (αριστερά) με FinFET (δεξιά) .....	37
Εικόνα 1.16 Τρία Fins στην ίδια συσκευή - τοποθετούνται παράλληλα. ....	38
Εικόνα 1.17 Εξέλιξη από Planar σε MBCFETTM .....	39
Εικόνα 1.18 Nanowire και Nanosheet Πηγή .....	40
Εικόνα 1.19 cross-section ενός GAA.....	41
Εικόνα 1.20 RibbonFET σχεδίαση .....	41
Εικόνα 1.21 VTFET.....	42
Εικόνα 1.22 Σχεδιάγραμμα VTFET.....	43
Εικόνα 1.23 Σύγκριση FinFET, GAAFET και CFET.....	44

### Κεφάλαιο 2

Εικόνα 2.1 Gordon Moore at the Chemical Heritage Foundation in 2005 .....	45
Εικόνα 2.2 Απόδοση των Planar και των Fin σε σχέση με το Current drive (mA/μm) και το Technology Node nm. Όσο αυξάνεται το Current Drive, τόσο μειώνεται το Technology Node .....	48
Εικόνα 2.3 K-metal Gate Πηγή Intel Corporation .....	48
Εικόνα 2.4 Ο οδικός χάρτης διαδικασιών της Intel για το 2025: με 4nm, 3nm, 20A και 18A;! .....	49
Εικόνα 2.5 Ετήσια ποσοστιαία μεταβολή των εσόδων ημιαγωγών παγκοσμίως από έτος σε έτος. ....	50
Εικόνα 2.6 Πρόγνωση πωλήσεων σε δολάρια για τα έτη 2021 και 2022 Ετήσια ποσοστιαία μεταβολή των εσόδων ημιαγωγών παγκοσμίως από έτος σε έτος. ....	50

## Κεφάλαιο 3

Εικόνα 3.1 Εμπορικό ολοκληρωμένο κύκλωμα της εταιρείας Microchip.....	51
Εικόνα 3.2 Σχεδιάγραμμα 2bit Πολλαπλασιαστή Πηγή Anysilicon.....	54
Εικόνα 3.3 Κυματομορφές επαλήθευσης συστήματος. Πηγή Anysilicon.....	55
Εικόνα 3.4 Πύλη NAND 2 εισόδων Πηγή Anysilicon.....	56
Εικόνα 3.5 Μάσκα 2bit Πολλαπλασιαστή Πηγή Anysilicon.....	56
Εικόνα 3.6 Clean Room.....	58
Εικόνα 3.7 Wafers Πυριτίου.....	59
Εικόνα 3.8 Τεμαχισμός μητρών από wafer.....	59
Εικόνα 3.9 Μικροτσιπ σε μητρική πλακέτα.....	60
Εικόνα 3.10 Interposer.....	61
Εικόνα 3.11 Foveros cross section (τομή) Από δημοσίευση της Intel.....	62
Εικόνα 3.12 Σύγκριση κοινού interposer (αριστερά) με EMIB (δεξιά). Φωτογραφία από Intel.....	62
Εικόνα 3.13 Κανάλια τροφοδότησης. Φωτογραφία από Intel.....	63
Εικόνα 3.14 Διασύνδεση με πολλαπλά τσιπ. Με ανοιχτό πράσινο είναι σημειωμένες οι γέφυρες, ενώ μπλε είναι τα μικροτσιπ.....	63
Εικόνα 3.15 EMIB 1ης Γενιάς και ένας κόκκος ρύζι.....	64
Εικόνα 3.16 Διασύνδεση μητρών με Foveros.....	65
Εικόνα 3.17 Διατομή Lakefield.....	65
Εικόνα 3.18 Foveros Omni.....	66
Εικόνα 3.19 Το Foveros Direct.....	67
Εικόνα 3.20 Σύγκριση Foveros Πηγή Intel.....	67
Εικόνα 3.21 Γενιές Foveros.....	67
Εικόνα 3.22 Το 2020, η IBM παρουσίασε την στοίχιση 12 μικροτσιπ, με το συνολικό πάχος να είναι μικρότερο των 600 microns.....	68
Εικόνα 3.23 Μερίδιο αγοράς χυτηρίων 4-6/2020 Πηγή.....	69

## Κεφάλαιο 4

Εικόνα 4.1 Πηγή Gartner.com.....	70
Εικόνα 4.2 Νευρώνες ακμής σε Νευρωνικό Δίκτυο (αριστερά) και στην φύση (δεξιά).....	72
Εικόνα 4.3 Loihi Nahuku Πλακέτα.....	73
Εικόνα 4.4 Νευρωνικός επεξεργαστής Akida.....	74
Εικόνα 4.5 Βισμούθιο.....	75
Εικόνα 4.6 Δακτύλιος Γραφενίου.....	77
Εικόνα 4.7 Δομή Γραφενίου.....	77
Εικόνα 4.8 Σελίδα Γραφενίου (b) Στοίβαξη σελίδων γραφενίου.....	78



## Κατάλογος Πινάκων

### Κεφάλαιο 1

Πίνακας 1.1 Λογικός πίνακας 7 Segment .....	33
Πίνακας 1.2 Επεξήγηση συμβόλων NMOS διάταξης.....	36

### Κεφάλαιο 3

Πίνακας 3.1 Κλίμακα σχεδίασης ολοκληρωμένων συστημάτων ανα αριθμό τρανζίστορ .....	52
Πίνακας 3.2 Παράδειγμα άμεσης πρόσθεσης για MIPS32 .....	53
Πίνακας 3.3 Σχεδιαστές Chip .....	57

### Κεφάλαιο 4

Πίνακας 4.1 Είδη Γραφείου .....	79
---------------------------------	----

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

## Λίστα Συντομογραφιών

B	Base	MOSFET	Metal Oxide Semiconductor FET
BJT	Bipolar Junction Transistor	MSI	Medium Scale Integration
C	Collector	N	Negative
CFET	Complementary FET	NMOS	Negative Metal Oxide Semiconductor
CGP	Contacted Gate Pitch	NSFET	Nanosheet Field Effect Transistor
CMOS	Complementary Metal Oxide Semiconductor	NWFET	Nanowire Field Effect Transistor
CPU	Central Processing Unit	OFET	Organic FET
CVD	Chemical Vapor Deposition	P	Positive
D	Drain	PCI	Peripheral Component Interconnect
DRAM	Dynamic random-access memory	PMOS	Positive Metal Oxide Semiconductor
E	Emitter	PPW	Performance Per Watt
EMIB	Embedded Multi-Die Interconnect Bridge	S	Source
FET	Field Effect Transistor	SNN	Spike Neural Networks
FPGA	Field Programmable Gate Arrays	SSI	Small Scale Integration
G	Gate	TSMC	Taiwanese Semiconductor Company
GAA	Gate-All-Around	TSV	Through Silicon Via
GSI	Giant Scale Integration	ULSI	Ultra Large Scale Integration
IC	Integrated Circuit	V	Volt
ISA	Instruction Set Architecture	VLSI	Very Large Scale Integration
JFET	Junction FET	VLSI	Very Large Scale Integration
LSI	Large Scale Integration	VTFET	Vertical Transport Nanosheet FET
MBCFET	Multi-Bridge Channel FET	WSTS	World Semiconductor Trade Statistics
MESFET	Metal Semiconductor FET		

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

## Λεξικό Ξένων Όρων

Back/Forward Body Biasing	Πόλωση Σώματος
Base	Βάση
Bipolar Transistor	Διπολικό Τρανζίστορ
Bismuth	Βισμούθιο
Bit	Δυφίο
bridge	Γέφυρα
bumps	Εξογκώματα
Central Processing Unit	Κεντρική Μονάδα Επεξεργασίας
Channel	Κανάλι
Chip Design	Σχεδιασμός Μικροτσιπ
Chiplets	Υποκύκλωμα
Collector	Συλλέκτης
Complementary Field Effect Transistor	Συμπληρωματικό Τρανζίστορ Πεδίου
Contacted Gate Pitch	Διάστημα Εφαπτόμενων Πυλών
Depletion Zone	Ζώνη Απογύμνωσης
Die	Μήτρα
Doping	Νόθευση
Drain	Καταβόθρα
Edge	Άκρη
Embedded Multi-Die Interconnect Bridge	Ενσωματωμένη γέφυρα πολυμητρικής διασύνδεσης
Emitter	Εκπομπός
Fabrication	Κατασκευή
fiberglass	υαλοβάμβακα
Fin	Πτερύγιο
Forksheets	Πηρουνόφυλλο
Gate	Πύλη
Gate-All-Around	Πύλη-Τριγύρω
Giant Scale Integration	Σχεδιασμός Γιγαντιαίας Κλίμακας
Group	Κατηγορία
Instruction Set Architecture	Αρχιτεκτονική Συνόλου Οδηγιών
Integrated Circuit	Ολοκληρωμένο Κύκλωμα
Intensité Du Courant	Ένταση του Ρεύματος
interposer	παρεμβολέας
Large Scale Integration	Σχεδιασμός Μεγάλης Κλίμακας
Leakage	Διαρροή Ρεύματος
Medium Scale Integration	Σχεδιασμός Μεσαίας Κλίμακας
Metal Oxide Semiconductor	Ημιαγωγός Υπεροξειδίου
Metals	Μέταλλα
Microchip	Μικροτσιπ
Nanosheets	Νανοσελίδες-Νανόφυλλα

Nanowires	Νανοκαλώδια
Non-metals	Αμέταλλα
Packaging	Συσκευασία
Performance Per Watt	Απόδοση ανα Watt
Pitch	Βήμα απόστασης
Planar	Επίπεδα
Plane	Επιφάνεια
Seven Segment	7 Τμημάτων
Small Scale Integration	Σχεδιασμός Μικρής Κλίμακας
Source	Πηγή
Substrate	Υπόστρωμα
Ultra Large Scale Integration	Σχεδιασμός Εξαιρετικά Μεγάλης Κλίμακας
Valiant Electrons	Ηλεκτρόνια
Valiant Orbit	Εξωτερική Στιβάδα
Variability	Μεταβλητότητα
Very Large Scale Integration	Σχεδιασμός Πολύ Μεγάλης Κλίμακας
Volt	Βόλτ

## Λέξεις κλειδιά

Παρακάτω παρατίθενται οι λέξεις κλειδιά της διπλωματικής εργασίας με στόχο την ηλεκτρονική βιβλιογραφική αρχειοθέτηση της.

- Τρανζίστορ
- Transistor
- Semiconductor
- Doping
- Chip
- Microchip
- Νόμος Moore
- Intel Transistor
- Κάθετα τρανζίστορ
- Vertical Transistor
- Στοιβάξη Μικροτσιπ
- FET
- TSMC
- Μικροτσιπ
- Παραγωγή
- Micro bumps
- Packaging
- Fabrication
- Chip Design
- Graphene
- Γραφένιο
- Γραφίνη
- Covid-19

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων



## Εισαγωγή

### Ορισμός Προβλήματος

Η τεχνολογία των μικροτσιπ βρίσκεται σε καθοδική άνοδο. Χρόνο με τον χρόνο, το κοινό βομβαρδίζεται με όλο και περισσότερες ανακοινώσεις σχετικά με την κυκλοφορία νέων τύπων τρανζίστορ, γίνεται αναφορά σε τεχνολογίες κλίμακας νανομέτρων, ενώ υλικά όπως το πυρίτιο φαίνεται να φτάνουν στα όρια τους. Ταυτόχρονα, η αγορά των ημιαγωγών έχει μεγαλύτερη αύξηση από ποτέ. Οι μεγαλύτερες εταιρείες στον κλάδο επενδύουν δισεκατομμύρια για έρευνα και ανάπτυξη, δημιουργία εργοστασίων και αγορά μηχανημάτων. Όλο αυτό το κλίμα έχει φέρει τους ημιαγωγούς στο προσκήνιο. Πώς σχετίζονται οι νέες τεχνολογίες με τις προηγούμενες; Ποιο είναι το σκεπτικό πίσω από οποιοδήποτε τεχνολογικό άλμα σε αυτό τον τομέα; Ποιες αρχιτεκτονικές και φιλοσοφίες σχεδίασης θα επικρατήσουν τα επόμενα χρόνια;

### Σκοπός Διπλωματικής

Σκοπός της παρούσας διπλωματικής διατριβής είναι η απάντηση των παραπάνω και πολλών άλλων ερωτημάτων, με επίτευξη των παρακάτω στόχων:

- Χαρτογράφηση όλων των καινοτομιών στις τεχνολογίες των τρανζίστορ και των μικροτσιπ
- Σύγκριση των παραπάνω τεχνολογιών με τις προηγούμενες
- Κατανοητή παράθεση των θετικών και αρνητικών κάθε τεχνολογίας
- Δημιουργία μιας βιβλιογραφικής βάσης, όπου ο αναγνώστης θα έχει τα εφόδια να καταλάβει συνοπτικά τα σημαντικά στοιχεία κάθε τεχνολογίας, έχοντας όμως την δυνατότητα να εμβαθύνει άμεσα
- Δράση ως σημείο αναφοράς για νέες πτυχιακές εργασίες που θα εμβαθύνουν σε επιμέρους ενότητες
- Να αποτελέσει αφορμή για ενημέρωση της ακαδημαϊκής ύλης σε μαθήματα όπως: «Ηλεκτρονικά», «Μικροηλεκτρονική», «Σχεδίαση VLSI», «Πληροφορική και Κοινωνία», «Εισαγωγή στην Επιστήμη των Υπολογιστών».

# 1. Ημιαγωγοί

## 1.1. Αγωγοί, ημιαγωγοί και μονωτές

Οι ηλεκτρονικές συσκευές έχουν αλλάξει την ζωή μας. Μεγάλο ρόλο στην λειτουργία τους, έχουν τα υλικά κατασκευής τους. Μιλώντας για ηλεκτρονικές συσκευές, μεγάλο ενδιαφέρον συγκεντρώνει η ηλεκτρική αγωγιμότητα του εκάστοτε υλικού.

Υπάρχουν τρεις κατηγορίες υλικών: Οι αγωγοί, οι μονωτές και οι ημιαγωγοί.

- Οι αγωγοί άγουν ηλεκτρικό ρεύμα.
- Οι μονωτές δεν άγουν ηλεκτρικό ρεύμα.
- Οι ημιαγωγοί άγουν ηλεκτρικό ρεύμα υπό προϋποθέσεις.

Η αιτιολόγηση γίνεται σαφέστερη, εξετάζοντας τα υλικά σε μοριακό επίπεδο. Για την ύπαρξη ηλεκτρικού ρεύματος, απαιτείται προσανατολισμένη κίνηση ηλεκτρονίων.

Στους αγωγούς όπως τα μέταλλα, υπάρχει μεγάλη κινητικότητα στα ηλεκτρόνια των εξωτερικών στιβάδων (valence electrons) του ατόμου. Για την ακρίβεια, η κατανομή των ηλεκτρονίων γίνεται ομοιόμορφα [1]. Το ρεύμα περνά ελεύθερα σε έναν αγωγό, συνεπώς ο αγωγός έχει μικρή αντίσταση στο ρεύμα. Παραδείγματα αγωγών είναι τα μέταλλα (metals) χρυσός (Au), ο υδράργυρος (Hg) και ο σίδηρος (Fe) [2]. Το αντίθετο συμβαίνει με τους μονωτές, καθώς υπάρχει μεγάλη πιθανότητα συγκέντρωσης των ηλεκτρονίων στο κέντρο του υλικού. Αυτή η συμφοράση, δεν επιτρέπει μεγάλη κινητικότητα στα ηλεκτρόνια. Για αυτό αναφέρεται πως οι μονωτές έχουν μεγάλη αντίσταση στο ηλεκτρικό ρεύμα. Μεταξύ των μονωτών, βρίσκονται αμέταλλα (nonmetals) στοιχεία όπως το υδρογόνο (H), το οξυγόνο (O) και το άζωτο (N).

Οι ημιαγωγοί βρίσκονται ανάμεσα στους αγωγούς και τους μονωτές, όπως προδίδει και το όνομα τους. Η αντίσταση τους μεταβάλλεται ανάλογα με τις συνθήκες που επικρατούν, όπως το ύψος της θερμοκρασίας [3]. Στον περιοδικό πίνακα, θα βρούμε στοιχεία που ανήκουν στο 4<sup>A</sup> Group όπως ο άνθρακας (C), το πυρίτιο (Si) και το Γερμάνιο (Ge). Τα άτομα των στοιχείων του 4<sup>ov</sup> Group έχουν 4 ηλεκτρόνια (valiant electrons) στην εξωτερική στιβάδα (valiant orbit) τους. [4]

### 1.1.1. Αγωγιμότητα Ημιαγωγών

Υπάρχουν διάφοροι τρόποι αύξησης της αγωγιμότητας ενός ημιαγωγού. Ένας απλός τρόπος είναι με την ρύθμιση της θερμοότητας. Η αγωγιμότητα ενός ημιαγωγού είναι ανάλογη της μεταβολής της θερμοκρασίας. Ωστόσο, η κατά βούληση θέρμανση και ψύξη ηλεκτρικών στοιχείων φαίνεται να μην μπορεί να εφαρμοστεί στην πλειονότητα των καθημερινών εφαρμογών. Αντί αυτής, γίνεται πρόσμιξη ημιαγωγών με άλλα υλικά. Αυτή η διαδικασία ονομάζεται πρόσμιξη ή doping.

Οι ημιαγωγοί έχουν ως βάσει διάφορα υλικά. Ωστόσο, κάθε υλικό δεν έχει την ίδια αγωγιμότητα. Αν ένας ημιαγωγός έχει προκύψει από πρόσμιξη με άλλο υλικό, τότε ανήκει στην κατηγορία των ημιαγωγών με προσμίξεις. Σε αντίθετη περίπτωση, ανήκει στην κατηγορία των ενδογενών ημιαγωγών.

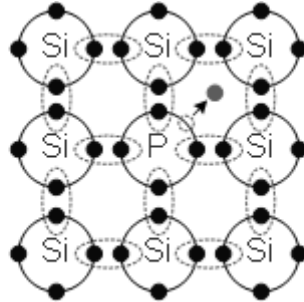
Στους ενδογενείς ημιαγωγούς, μεταξύ άλλων ανήκουν το πυρίτιο (Si) και το γερμάνιο (Ge).

Οι ημιαγωγοί με προσμίξεις είναι τύπου P ή τύπου N. Η αγωγιμότητα των P οφείλεται σε έλλειμμα ηλεκτρονίων (οπές), ενώ οι N έχουν πλεόνασμα ηλεκτρονίων. [5]

### 1.1.2. Πρόσμιξη Τύπου N

Όταν ένας ημιαγωγός προσμιχθεί με μικρή ποσότητα N στοιχείου, τότε δημιουργείται ένας Ημιαγωγός N τύπου. Τα N στοιχεία όπως ο φώσφορος (P) έχουν 5 valence electrons. Αποτέλεσμα της πρόσμιξης είναι η προσθήκη ενός επιπλέον ηλεκτρονίου στον ημιαγωγό, αυξάνοντας την αγωγιμότητα. Θεωρούμε ότι στο εσωτερικό του αγωγού κινούνται αρνητικά φορτισμένα σωματίδια [6].

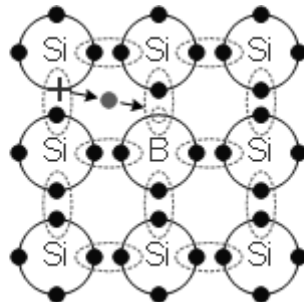
Στην παρακάτω εικόνα βλέπουμε το αποτέλεσμα της πρόσμιξης πυριτίου με φώσφορο. Ο φώσφορος αφήνει το τελευταίο ηλεκτρόνιο του να κινείται ελεύθερα εντός της δομής.



Εικόνα 1. 1 Doping N τύπου: Πρόσμιξη πυριτίου με φώσφορο [7]

### 1.1.3. Πρόσμιξη Τύπου P

Όταν ένας ημιαγωγός προσμιχθεί με μικρή ποσότητα στοιχείου P, τότε δημιουργείται ένας Ημιαγωγός P τύπου. Τα P στοιχεία, όπως το Βόριο (B), έχουν 3 ηλεκτρόνια σθένους (valence electrons). Το ηλεκτρόνιο που λείπει από το βόριο, καλύπτεται από ένα ηλεκτρόνιο πυριτίου. Αποτέλεσμα της πρόσμιξης είναι η προσθήκη μιας επιπλέον οπής στον ημιαγωγό, αυξάνοντας την αγωγιμότητα. [6]



Εικόνα 1. 2 Doping P τύπου: Πρόσμιξη πυριτίου με βόριο [7]

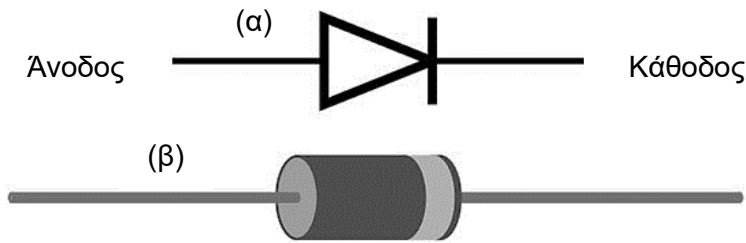
Η αγωγιμότητα αυξάνεται, καθώς τα ηλεκτρόνια κινούνται από οπή σε οπή. Θεωρούμε ότι τα σωματίδια που κινούνται στο εσωτερικό του ημιαγωγού είναι θετικά φορτισμένα.

Οι ημιαγωγοί πρόσμιξης συμπεριφέρονται περίπου ίσα σε σχέση με τη ροή ρεύματος. Με την αυξανόμενη ποσότητα των προσμιξέων, ο αριθμός των φορέων φορτίου αυξάνεται στον κρύσταλλο ημιαγωγών. Εδώ απαιτείται μόνο μια πολύ μικρή ποσότητα προσμιξέων. Οι ασθενώς ντοπαρισμένοι κρύσταλλοι πυριτίου περιέχουν μόνο 1 άτομο προσμιξέως ανά 1.000.000.000 άτομα πυριτίου, οι ημιαγωγοί υψηλής πρόσμιξης για παράδειγμα περιέχουν 1 άτομο προσμιξέως ανά 1.000 άτομα πυριτίου.

## 1.2. Δίοδος

Η δίοδος είναι συσκευή ημιαγωγού με δυο ακροδέκτες, που επιτρέπει στο ρεύμα να ρέει προς μία μόνο κατεύθυνση. Ο ακροδέκτης σημειωμένος με κάθετη γραμμή ονομάζεται κάθοδος, ενώ ο άλλος άνοδος. Η δίοδος άγει μόνο όταν το ρεύμα ρέει από την άνοδο προς την κάθοδο [8].

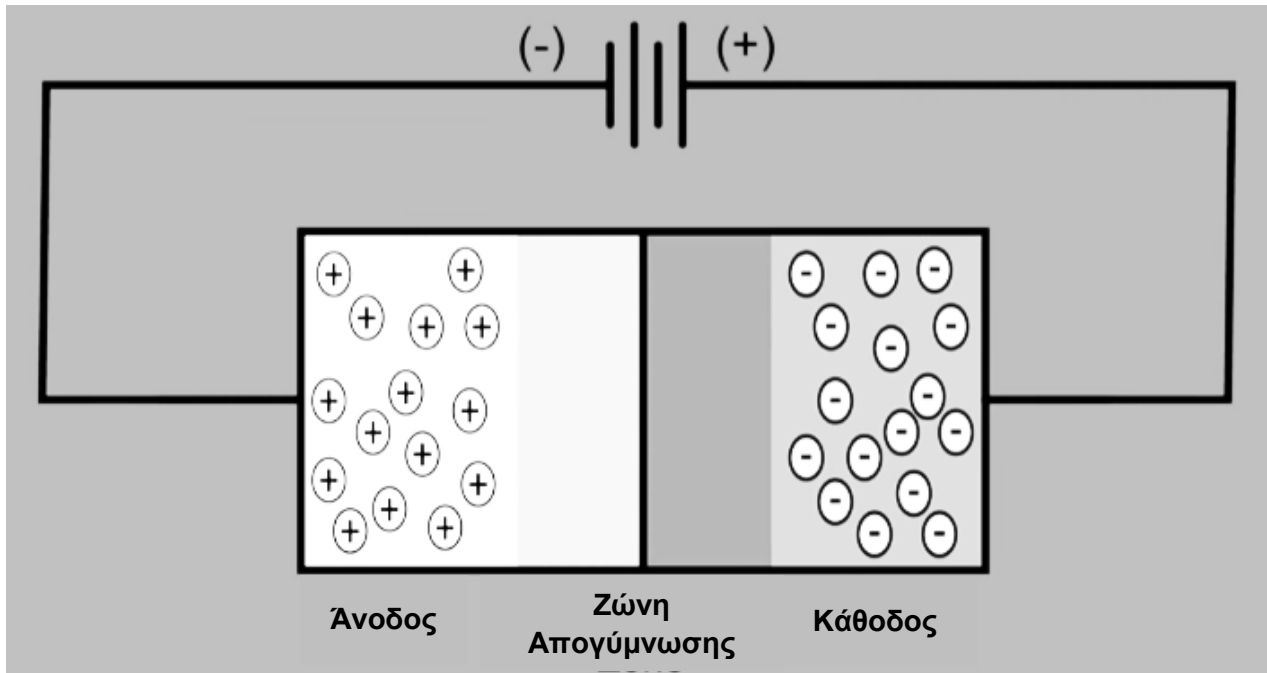
Για να επιτευχθεί η παραπάνω λειτουργία, η δίοδος σχεδιάζεται με την πλευρά της καθόδου να είναι ημιαγωγός τύπου P και αυτή της ανόδου ημιαγωγός τύπου P.



Εικόνα 1. 3 (α) Συμβολική αναπαράσταση διόδου (β) Σχεδιαστική αναπαράσταση διόδου

Υπάρχουν δύο συνδεσμολογίες, η ορθή πόλωση και η ανάστροφη πόλωση. Η ζώνη ανάμεσα στα δύο υλικά ονομάζεται depletion zone (ζώνη απογύμνωσης).

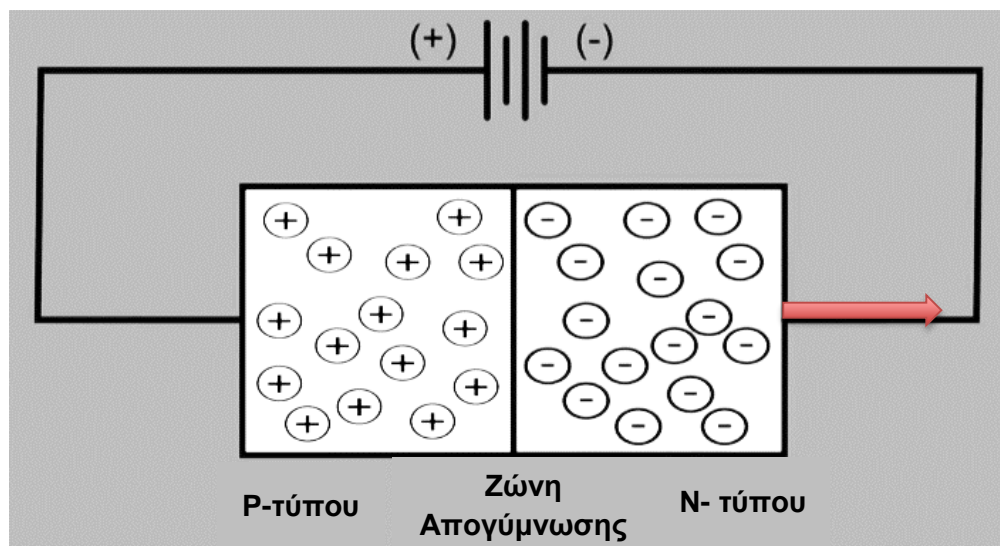
Αν συνδέσουμε μια πηγή τάσης στα άκρα της διόδου, με τον θετικό ακροδέκτη της πηγής να είναι συνδεδεμένος στην κάθοδος και τον αρνητικό στην άνοδο, τότε έχουμε ανάστροφη πόλωση. Σύμφωνα με το παρακάτω σχήμα, στην κάθοδο υπάρχει πλεόνασμα ηλεκτρονίων και στην άνοδο πλεόνασμα οπών.



Εικόνα 1. 4 Ανάστροφη πόλωση: Η δίοδος δεν άγει

Είναι επακόλουθο, τα ηλεκτρόνια της καθόδου να προσελκύνονται από την ύπαρξη ρεύματος και να αποτραβηχτούν από την ζώνη απογύμνωσης. Οι οπές της ανόδου θα ακολουθήσουν την αντίθετη διαδρομή. Ως αποτέλεσμα, η ζώνη απογύμνωσης φαρδαίνει, και έτσι η διόδος δεν άγει.

Σε περίπτωση εφαρμογής διαφορετικής τάσης, έχουμε την ορθή πόλωση, όπως φαίνεται στο παρακάτω σχήμα. Τα φορτία της ανόδου και της καθόδου έλκονται προς το κέντρο της ζώνης απογύμνωσης, με αποτέλεσμα την αγωγή του ρεύματος από την άνοδο στην κάθοδο.



Εικόνα 1. 5 Ορθή πόλωση: Η διόδος άγει κατά την φορά του κόκκινου βέλους

Βασική χρήση της διόδου είναι σε περιπτώσεις όπου θέλουμε να μην περάσει ρεύμα από μια κατεύθυνση. Πολλές φορές στα ηλεκτρονικά εμφανίζονται ανάστροφα ρεύματα, οπότε η διόδος αποτελεί μια δικλείδα ασφαλείας. [3]

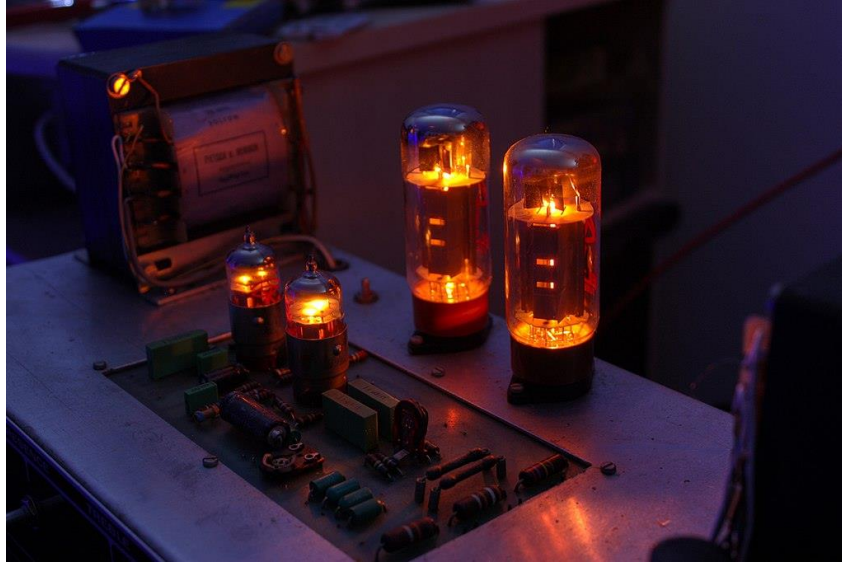
### 1.3. Τρανζίστορ

#### 1.3.1. Λυχνία Κενού και η Ανακάλυψη του Τρανζίστορ

Στην αυγή του 19<sup>ου</sup> αιώνα, ένα σημαντικό μέρος της βιομηχανικής παραγωγής ήταν εξαρτημένο από τον ηλεκτρισμό. Σε αυτό το κλίμα, το 1907 έγινε η εφεύρεση της λυχνίας (τριοδικού σωλήνα κενού) από τον Lee De Forest.

Αποτέλεσε την πρώτη συσκευή ενίσχυσης ηλεκτρικού σήματος. Η λυχνία εφαρμόστηκε σε διατάξεις εκπομπής και λήψης σήματος, όπως το ραδιόφωνο και η τηλεόραση. Στα αρνητικά χαρακτηριστικά συγκαταλέγεται ο όγκος και η υψηλή εκπομπή θερμότητας, ενώ σαν προϊόν ήταν εύθραστο.

Για τρεις δεκαετίες η επιστημονική κοινότητα αναζητούσε λύσεις που να προσφέρουν τα πλεονεκτήματα της λυχνίας χωρίς να φέρουν τα μειονεκτήματα της. Την λύση έδωσε η εφεύρεση του τρανζίστορ (στα ελληνικά κρυσταλλοτρίοδος ή κρυσταλλολυχνία) από τους William Shockley, John Barden και Walter Brattain, το 1948 [3]



Εικόνα 1. 6 Λυχνία κενού Solton BV60 σε λειτουργία. Φωτογραφία από Christopher Schirner 22-08-2008



Εικόνα 1. 7 Διάφορα τρανζίστορ Φωτογραφία από Arnold Reinhold 11-07-2005 CC BY-SA 3.0

Το τρανζίστορ, αποτελεί σημαντικό δομικό στοιχείο για κάθε μικροτσιπ. Βασική χρήση εντός τρανζίστορ είναι ο έλεγχος της ροής του ηλεκτρικού ρεύματος. Ανάλογα την εφαρμογή αλλά και τον τύπο τους, μπορούν να χρησιμοποιηθούν είτε σαν διακόπτες είτε σαν ενισχυτές. Στην μικροηλεκτρονική, συνήθως συναντάμε την δεύτερη περίπτωση.

Μια σύνθεση από τρανζίστορ, μπορεί να δημιουργήσει σωρεία βασικών ψηφιακών κυκλωμάτων. Από λογικές πύλες, μέχρι επεξεργαστές και οι κάρτες γραφικών. Όσα περισσότερα τρανζίστορ περιέχονται σε ένα μικροτσιπ, τόσοι περισσότερους υπολογισμούς μπορεί να εκτελέσει στην μονάδα του χρόνου.

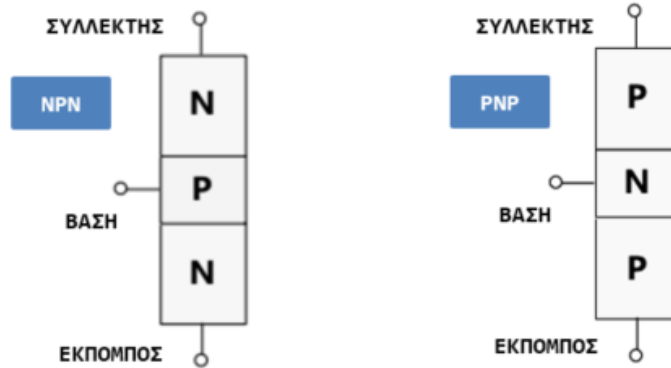
### 1.3.2. Διπολικό Τρανζίστορ (BJT)

Στην ενότητα 2.2 παρουσιάστηκε η λειτουργία της διόδου. Συμπερασματικά, είναι δυνατόν με τον συνδυασμό υλικών πρόσμιξης N και P (θα αναφέρονται απλώς N και P αντίστοιχα), είναι δυνατός ο

αποκλεισμός της ροής ρεύματος κατά μήκος μιας κατεύθυνσης ενός αγωγού. Τι επιπλέον έλεγχο μπορούμε να έχουμε στο ρεύμα όταν κάνουμε περαιτέρω συνδυασμούς P-N;

Αυτό το σκεπτικό θα μπορούσε να αποτελέσει οδηγό στην ανακάλυψη του διπολικού τρανζίστορ. Το διπολικό τρανζίστορ (Bipolar Transistor ή Bidirectional Junction Transistor BJT) είναι ένα ηλεκτρικό στοιχείο τριών ακροδεκτών, που χρησιμοποιείται στα ηλεκτρικά κυκλώματα για ενίσχυση και έλεγχο ροής ρεύματος. [3] Παρακάτω, απεικονίζεται η συμβολική αναπαράσταση του τρανζίστορ.

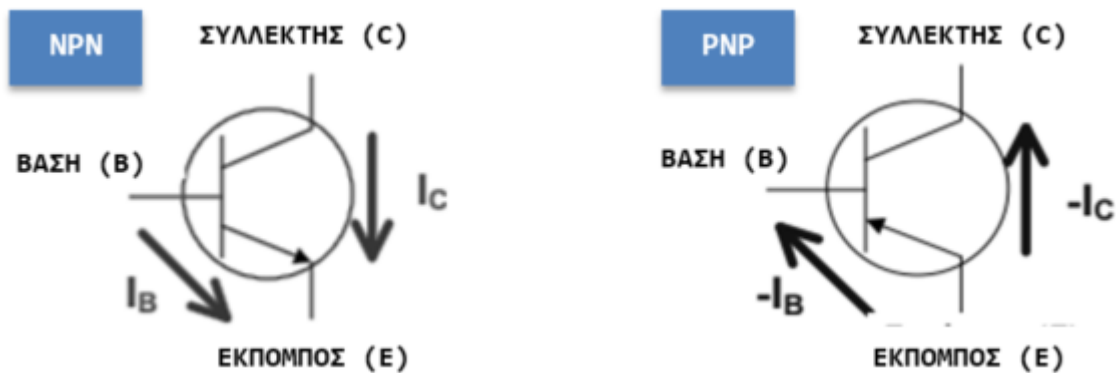
Οι τρεις ακροδέκτες, ονομάζονται βάση (B), συλλέκτης (C) και εκπομπός. Οι δύο βασικές κατηγορίες διπολικών τρανζίστορ είναι τα NPN και τα PNP. Η απεικόνιση τους βρίσκεται στην παρακάτω εικόνα.



Εικόνα 1.8 NPN και PNP τρανζίστορ. Παρατηρούμε πως ο εκπομπός και ο συλλέκτης συνδέονται σε ίδιου τύπου υλικό

Το BJT είναι συσκευή που διαθέτει λειτουργία ενίσχυσης για τη μετατροπή μικρών σημάτων σε μεγάλα σήματα. Ο λόγος του ρεύματος συλλέκτη  $I_C$  και του ρεύματος βάσης  $I_B$  ( $I_C/I_B$ ) (Εικόνα 2.7) ονομάζεται απολαβή ρεύματος συνεχούς ρεύματος, που συμβολίζεται ως  $h_{FE}$ . Όταν μικρό ρεύμα ( $I_B$ ) ρέει από βάση σε πομπό, ρεύμα  $I_B \times h_{FE}$  ρέει από συλλέκτη σε πομπό.[9]

Η ένταση ρεύματος συμβολίζεται με  $I$ . (προέρχεται από τη γαλλική φράση intensité du courant). Το σύμβολο  $I$  χρησιμοποιήθηκε από τον André-Marie Ampère, από τον οποίο ονομάζεται η μονάδα ηλεκτρικού ρεύματος, για τη διατύπωση του νόμου του Ampère (1820)[10].



Εικόνα 1.9 Συμβολική αναπαράσταση τρανζίστορ NPN και PNP.

Σε αυτό τον τύπο τρανζίστορ, το “μεγάλο” ρεύμα ρέει οριζόντια, από συλλέκτη προς εκπομπό. Η ενίσχυση του ρεύματος καθορίζεται από το  $I_B$ .

Κατά την λειτουργία του NPN, το ρεύμα  $I_{BE}$  ρέει από βάση προς εκπομπό, ενώ το ρεύμα  $I_{CE}$  ρέει από συλλέκτη προς εκπομπό. Αντίθετα, στην λειτουργία PNP, το ρεύμα  $I_{BE}$  ρέει από εκπομπό προς βάση, ενώ το ρεύμα  $I_{CE}$  ρέει από εκπομπό προς βάση. Λόγω της αντίθετη φορά του ρεύματος επιφέρει αρνητικό πρόσημο στα ρεύματα βάσης και συλλέκτη (Εικόνα 2.7 PNP). [3]

Οι ζώνες λειτουργίας του BJT αναφέρονται συνοπτικά στην παρακάτω λίστα. Η διαφορά δυναμικού μετριέται σε Volt (V).

- Ζώνη Αποκοπής:  $V_{BE} < 0.6 \text{ V}$
- Ενεργή Ζώνη:  $I_B < I_{CS} / h_{FE}$
- Ζώνη Κορεσμού:  $I_B > I_{CS} / h_{FE}$

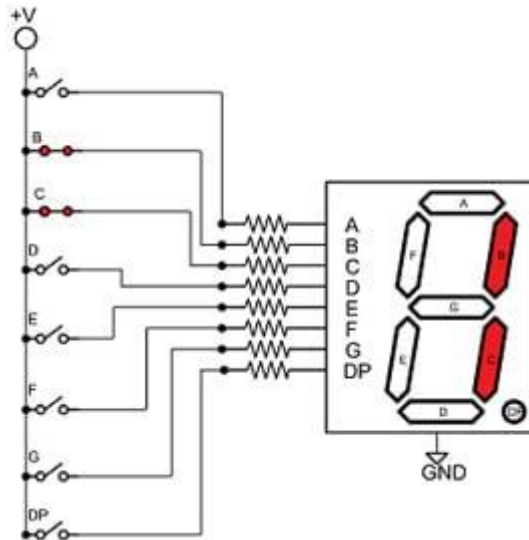
Στην περιοχή αποκοπής, το τρανζίστορ δεν άγει. Στην ενεργό περιοχή το τρανζίστορ λειτουργεί ως ενισχυτής, ενώ στην κατάσταση κορεσμού εμφανίζεται μικρή διαφορά δυναμικού ανάμεσα σε εκπομπό και συλλέκτη (περίπου 0.2V). [3]

Στον κλάδο της μικροηλεκτρονικής, προτιμάται χρήση τρανζίστορ διαφορετικής φιλοσοφίας από τα BJT. Οι βασικοί λόγοι έχουν να κάνουν με το μέγεθος της συσκευής, την ταχύτητα απόκρισης, την κατανάλωση ενέργειας. Με την άνοδο της μικροηλεκτρονικής, αναζητήθηκαν νέες οδοί στην κατασκευή των τρανζίστορ.

### 1.3.3. Τρανζίστορ και ψηφιακή λογική

Η ευρεία χρήση των εφαρμογών της VLSI γίνεται στον τομέα της πληροφορικής. Η επεξεργασία της πληροφορίας είναι πρωτεύουσα σημασίας. Απαιτούνται χιλιάδες στοιχεία για την αποθήκευση, διανομή και επεξεργασία της πληροφορίας.

Επιπλέον, οι ηλεκτρικές και ηλεκτρονικές συσκευές στην καθημερινότητα όλο και μικραίνουν. Κομβικό ρόλο σε αυτό το εγχείρημα έχουν τα τρανζίστορ. Στα VLSI, χρειάζονται μεγάλος αριθμός τρανζίστορ σε μικρό μέγεθος. Τα τρανζίστορ συνδυάζονται, παράγοντας πληροφορία. Η πληροφορία μπορεί να αναπαρασταθεί με τρανζίστορ που είναι άγουν ή όχι. Για παράδειγμα, ας παρατηρήσουμε το παρακάτω Seven Segment.



Εικόνα 1.10 7 Segment με κλειστούς διακόπτες τους B και C.



Κάθε ακροδέκτης είναι συνδεδεμένος με έναν διακόπτη. Όταν κλείνει ένας διακόπτης, τότε ανάβει η αντίστοιχη λυχνία της συσκευής. Στο παραπάνω παράδειγμα, αν οι κλείσουν οι διακόπτες B και C, τότε σχηματίζεται ο αριθμός 1.

	0	1	2	3	4	5	6	7	8	9
A	0	0	1	1	0	1	1	1	1	1
B	0	1	1	1	1	0	0	1	1	1
C	0	1	0	1	1	1	1	1	1	1
D	0	0	1	1	0	1	1	0	1	1
E	0	0	1	0	0	0	1	0	1	0
F	0	0	0	0	1	1	1	0	1	1
G	0	0	1	1	1	1	1	0	1	1

*Πίνακας 1.1 Λογικός πίνακας 7 Segment*

Στα σύγχρονα ψηφιακά κυκλώματα, την δουλειά των διακοπών την κάνουν τα τρανζίστορ. Αυτή η τάση της τεχνολογίας, έχει οδηγήσει προς τρανζίστορ που βασίζονται στην τάση και όχι στην ένταση του ρεύματος.

#### 1.3.4. MOSFET

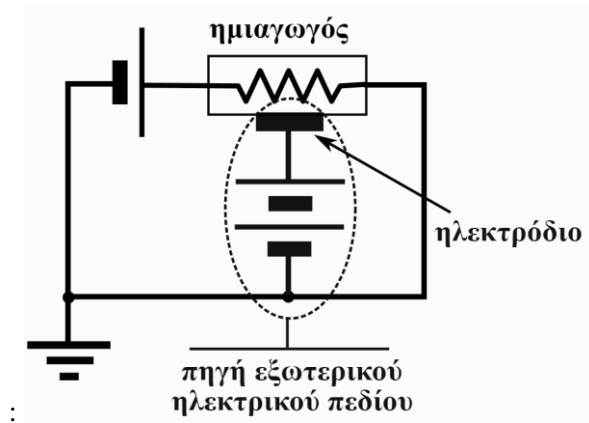
Η ανάγκη χρήσης τρανζίστορ για λογικές λειτουργίες όπως στο παράδειγμα 2.3.3., οδήγησαν στην κατασκευή του MOSFET (Metal Oxide Semiconductor Field Effect Transistor) και του CMOS (Complementary Metal Oxide Semiconductor).

Το MOSFET ανακαλύφθηκε από τους Mohamed M. Atalla και ο Dawon Kahng στα Bell Labs το 1959, ενώ λίγο αργότερα ξεκίνησαν οι πρώτες παραγωγικές διαδικασίες των NMOS και PMOS. Οι διαδικασίες αργότερα συνδυάστηκαν δημιουργώντας τα CMOS. Πρωτεργάτες του CMOS αποτέλεσαν οι Chih-Tang Sah και Frank Wanlass στην Fairchild Semiconductor το 1963.[11]

Από το 2011, το 99% των τσιπ IC, συμπεριλαμβανομένων των περισσότερων ψηφιακών, αναλογικών και μικτών κυκλωμάτων σήματος, κατασκευάζονται με χρήση τεχνολογίας CMOS.[12]

Ο όρος FET προκύπτει από το field effect transistor (τρανζίστορ επίδρασης πεδίου), και ορίζει την οικογένεια των τρανζίστορ όπου η αγωγιμότητα των δύο ακροδεκτών εξαρτάται από την ύπαρξη ή μη – τάσης στον τρίτο ακροδέκτη. Πέραν των MOSFET, υπάρχουν διάφορα άλλα είδη FET όπως τα JFET (Junction FET), MESFET (Metal Semiconductor FET), OFET (Organic FET) και άλλα.[13]

Η αρχή λειτουργίας των FET φαίνεται στην παρακάτω εικόνα.



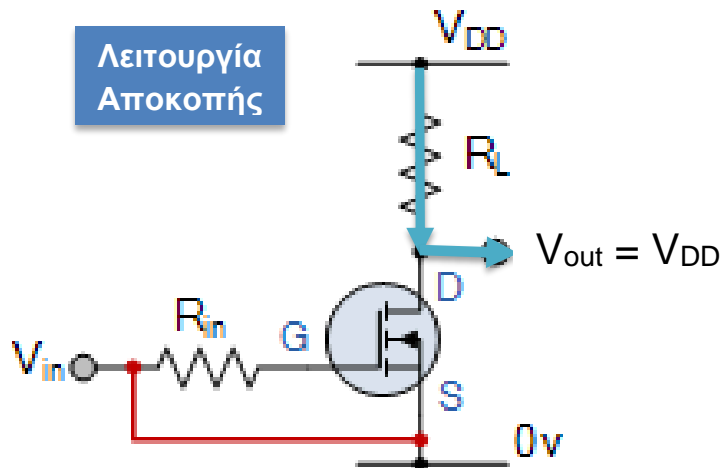
Εικόνα 1.11 Αρχή λειτουργίας των FET (Πηγή: liaperdos.gr)

Σκοπός, είναι να η αγωγή του ημιαγωγού κατά βούληση. Για να επιτευχθεί αυτό, τοποθετείται σε πολύ κοντινή απόσταση μια αγώγιμη πλάκα (ηλεκτρόδιο). Όσο το ηλεκτρόδιο δεν φέρει ρεύμα, το κύκλωμα δεν άγει. Μόλις ενεργοποιηθεί η πηγή εξωτερικού ηλεκτρικού πεδίου, τότε φτάνει ηλεκτρικό ρεύμα στο ηλεκτρόδιο. Η ύπαρξη ηλεκτρικού πεδίου, απωθεί τα φορτισμένα σωματίδια εντός του ημιαγωγού.

Αυτό δημιουργεί έναν μικρό διάδρομο, τον οποίο διασχίζει το ρεύμα στα άκρα του ημιαγωγού ο οποίος πλέον άγει. Η διαδρομή εντός του ημιαγωγού ονομάζεται κανάλι (channel). Μόλις κλείσει η πηγή εξωτερικού ηλεκτρικού πεδίου και αποφορτιστεί το ηλεκτρόδιο, τα φορτισμένα σωματίδια εντός του ημιαγωγού θα επιστρέψουν στην προηγούμενη κατάσταση τους, μπλοκάροντας την ροή ρεύματος.[14]

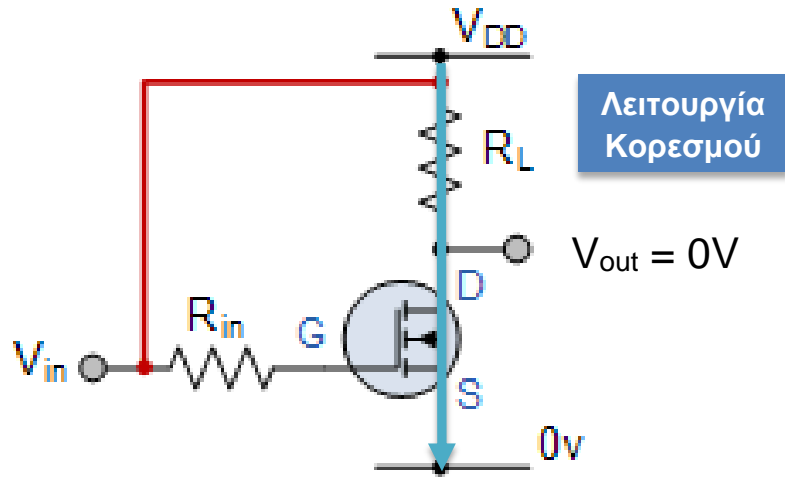
Συνεπώς, θέτοντας την εξωτερική πηγή σε λειτουργία, μπορούμε να καθορίσουμε το αν ο ημιαγωγός λειτουργεί σαν διακόπτης. Αυτή είναι η φιλοσοφία ενός MOSFET. Τα NMOS βασίζονται σε ημιαγωγό τύπου N και τα PMOS σε ημιαγωγό τύπου P. Τα FET τρανζίστορ έχουν τρεις ακροδέκτες. Gate (G – πύλη), Source (S – πηγή) και Drain (D – καταβόθρα). Ο έλεγχος της ροής γίνεται από το G και το ρεύμα ρέει από το S στο D.

Τα NMOS λειτουργούν σε δύο ζώνες. Την ζώνη αποκοπής, όπου λειτουργούν σαν ανοικτοί διακόπτες και την ζώνη κορεσμού (δεν άγουν), όπου λειτουργούν σαν κλειστοί διακόπτες (άγουν).



Εικόνα 1.12  $V_{in}=V_{LOW}$  [14]

Όταν η τάση της εισόδου γίνεται  $V_{LOW}$ , τότε το τρανζίστορ δεν άγει.



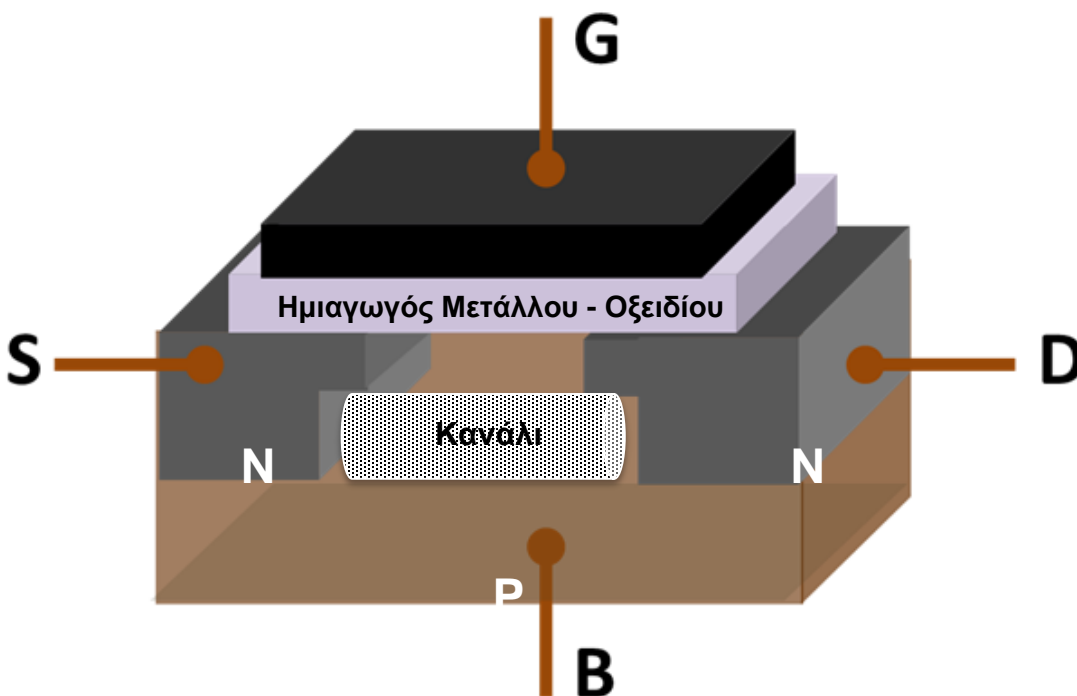
Εικόνα 1.13  $V_{in}=V_{HIGH}[14]$

Όταν η τάση της εισόδου γίνεται  $V_{HIGH}$ , τότε το τρανζίστορ άγει.

Σύμβολο	Επεξήγηση
$V_{DD}$	Η λεγόμενη και υψηλή τάση ( $V_{HIGH}$ ) συνήθως είναι στα 5V ή στα 12V
$V_{in}$	Τάση ελέγχου της βάσης
$V_{out}$	Τάση εξόδου
$R_L$	Αντίσταση
$R_{in}$	Αντίσταση εισόδου
G	Ακροδέκτης πύλης MOSFET
D	Ακροδέκτης καταβόθρας MOSFET
S	Ακροδέκτης πηγής MOSFET
0V	Η λεγόμενη και χαμηλή τάση ( $V_{LOW}$ )
Κόκκινος αγωγός	Σύνδεση $V_{in}$ με $V_{LOW}$ και $V_{HIGH}$ αντίστοιχα
Γαλάζια βέλη	Ροή ηλεκτρικού ρεύματος

Πίνακας 1.2 Επεξήγηση συμβόλων NMOS διάταξης

Στην παρακάτω εικόνα απεικονίζεται η φυσική αναπαράσταση ενός NMOS τρανζίστορ. Η πηγή (S) και η καταβόθρα (D) είναι ημιαγωγοί τύπου N και τοποθετούνται πάνω στο υπόστρωμα βάσης (B) τύπου P. Όταν εφαρμοστεί ικανή τάση στην πύλη (G), η επίδραση πεδίου δημιουργεί το κανάλι. Μέσω του καναλιού, το ρεύμα περνά από το S στο D. Ο ημιαγωγός μετάλλου-οξειδίου αποτελεί μονώνει ηλεκτρικά την πύλη και το υπόστρωμα.



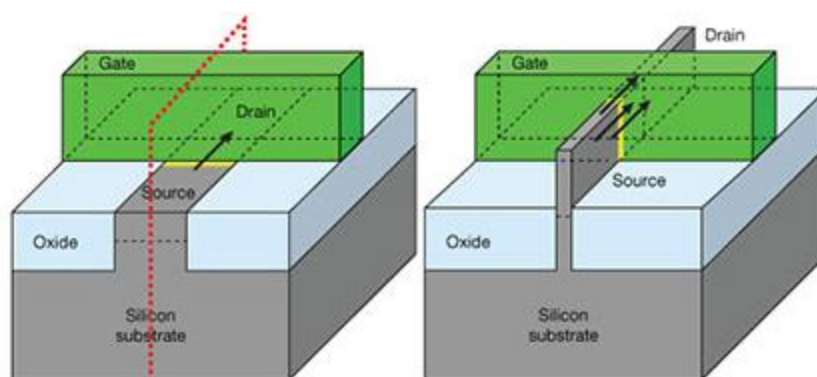
Εικόνα 1.14 NMOS Transistor Βασισμένο στο σχέδιο του Brews ο'Hare

Το channel length χαρακτηρίζει την ταχύτητα και την ενεργειακή κατανάλωση της συσκευής. Μικρότερο κανάλι, συνεπάγεται γρηγορότερη συσκευή και μικρότερες πιθανότητες απώλειας πληροφορίας. Ωστόσο, τέτοιου τύπου τρανζίστορ με channel lengths μικρότερα των 30nm, δεν χρησιμοποιούνται στην βιομηχανία. Αυτό οφείλεται στην αδυναμία ελέγχου του τρανζίστορ σε τόσο μικρή κλίμακα, με αποτέλεσμα μεγάλες απώλειες ρεύματος (leakage) στις αλλαγές από την κατάσταση κορεσμού στην κατάσταση αποκοπής.

### 1.3.5. FinFET

Τα τρανζίστορ που χρησιμοποιούνται στις μέρες μας, και βρίσκονται στα μικροτσίπ των Intel, Apple και AMD είναι κυρίως τεχνολογίας FinFET (2012). Ο όρος Fin, προκύπτει από την αγγλική λέξη fin, που στα ελληνικά σημαίνει πτερύγιο. Ο λόγος που ονομάζεται έτσι, βρίσκεται στην σχεδίαση του καναλιού προσπέλασης του ρεύματος στο εσωτερικό του τρανζίστορ.

Σε σχέση με τους προηγούμενους σχεδιασμούς, το κανάλι αποκτά τρισδιάστατο χαρακτήρα, όντας “τεντωμένο” προς τα πάνω, ενώ η πάνω και οι πλάγιες πλευρές του, βρίσκονται σε επαφή με το gate.

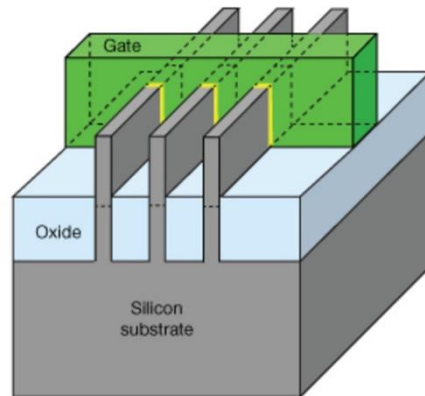


Εικόνα 1.15 Σύγκριση τυπικού Planar FET (αριστερά) με FinFET (δεξιά) Πηγή: Intel Corporation

Στην παραπάνω εικόνα, βλέπουμε την απεικόνιση ενός FinFET. Η συσκευή πήρε το όνομα της από το σχήμα του channel, το οποίο υψώνεται κάθετα και θυμίζει κάθετο πτερύγιο (fin). Σε σχέση με τα Planar, το FinFET έχει σχεδιασμό που επιτρέπει την χρήση παραπάνω αριθμό transistor στην ίδια μονάδα χώρου, ενώ καταναλώνει λιγότερη ενέργεια. Planar, είναι η διαδικασία σχεδιασμού τρανζίστορ, όπου η κατασκευή γίνεται σε δισδιάστατη επιφάνεια (plane).[15]

Το channel εφάπτεται από το gate σε τρεις πλευρές. Με αυτό τον τρόπο, όταν εφαρμοστεί τάση στο gate, το Field Effect αυξάνεται. Επειδή το field effect αυξάνεται, υπάρχουν μικρότερες απώλειες στην μεταφορά ρεύματος από το source στο drain.

Η ύπαρξη των παράλληλων fins, αύξησε κατακόρυφα τον αριθμό των τρανζίστορ που μπορούν να τοποθετηθούν ανά συσκευή – με τον συμβιβασμό ότι μοιράζονται το ίδιο gate.[16]



Εικόνα 1.16 Τρία Fins στην ίδια συσκευή - τοποθετούνται παράλληλα. Πηγή: Intel Corporation

Καθώς ελαττώνεται το μέγεθος από τα 250 νανόμετρα (nm) στα 65-, 40- και 28-nm, είδαμε την διαρροή της Planar τεχνολογίας να αυξάνεται, με αποτέλεσμα την αύξηση της συνολικής κατανάλωσης ισχύος, σε αντίθεση με τα FinFET που παρατηρείται δραματική πτώση στη διαρροή. Επιπλέον, ενώ η μετάβαση σε μικρότερες γεωμετρίες συνήθως οδηγεί σε αυξημένη μεταβλητότητα (variability), τα FinFET στην πραγματικότητα μειώνουν τη μεταβλητότητα, επιτρέποντας τη λειτουργία σε χαμηλές τάσεις. Μεγαλύτερη μεταβλητότητα, σημαίνει πως η ποιότητα μιας ενέργειας, μπορεί να μεταβληθεί από περίπτωση σε περίπτωση. Για αυτό τον λόγο η χαμηλή μεταβλητότητα είναι προτέρημα.

Μειονεκτήματα FinFET:

- Η μετάβαση από επίπεδα τρανζίστορ σε τρισδιάστατα τρανζίστορ, αποτελούσε επιπλέον δυσκολία για τους σχεδιαστές κυκλωμάτων.
- Η έλλειψη πόλωσης σώματος (back/forward body biasing) είναι ένα άλλο μειονέκτημα, καθώς χρησιμοποιείται για τον έλεγχο διαρροής. Η συγκεκριμένη τεχνική δεν είναι διαθέσιμη.
- Υψηλότερα παράσιτα λόγω της μικρής γεωμετρίας

Τα παραπάνω ζητήματα απασχολούν και αντιμετωπίζονται από τους προμηθευτές των ημιαγωγών και όχι από τους σχεδιαστές των τσιπ, εκτός εάν σχεδιάζουν προσαρμοσμένα κυκλώματα.[16]

Τα περισσότερα σύγχρονα transistor σχεδιάζονται σε FinFET. Από τα σύγχρονα chip της Intel στα 10nm, μέχρι και το Apple M1 στα 5nm.

## 1.4. Κάθετες Αρχιτεκτονικές

Τα τελευταία χρόνια, έχουν ανακοινωθεί και υλοποιηθεί πολυάριθμες καινοτομίες στον τομέα της μικροηλεκτρονικής. Ειδικότερα, μεγάλες καινοτομίες υπάρχουν στον σχεδιασμό των τρανζίστορ, στα υλικά που χρησιμοποιούνται στα microchip, αλλά και στα υλικά κατασκευής ημιαγωγών.

Νέα διάσταση στην ανάπτυξη ολοκληρωμένων κυκλωμάτων προσφέρει η τεχνολογία VTFET, με τις μεγαλύτερες εταιρείες να υιοθετούν το μοτίβο της κάθετης στοίβαξης τρανζίστορ, με σκοπό να εξοικονομηθεί επιπλέον χώρος για να συμπεριληφθεί μεγαλύτερος αριθμός τρανζίστορ, αυξάνοντας σημαντικά την υπολογιστική ισχύ και τις δυνατότητες των εφαρμογών.

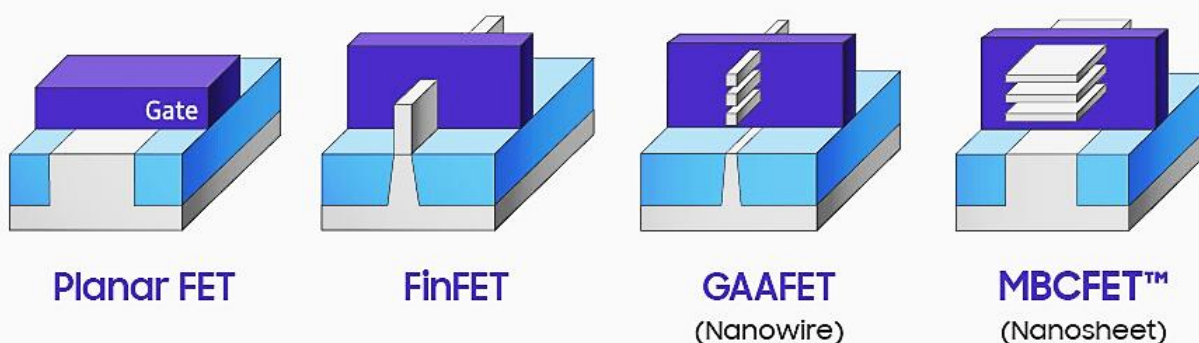
Μια τέτοια διάσταση, μπορεί να δώσει μια νέα πνοή αλλά και να διατηρήσει τον Νόμο του Moore (Κεφάλαιο 3.1) ζωντανό. Όχι μόνο αυτό, αλλά η βελτίωση αναμένεται να είναι τόσο σημαντική, που δεν θα είναι παράλογο να αναμένουμε την κατασκευή και χρήση τρανζίστορ, μεγέθους pm.

Η αλλαγή ήρθε με την κάθετη τοποθέτηση των channel που πλέον διαπερνούν το gate, εξού και ο όρος Gate-All-Around. Η νέα προσέγγιση, επέτρεψε στους σχεδιαστές να μικρύνουν το μέγεθος του channel.

### 1.4.1. Gate All-Around Σχεδίαση

Στα FinFET, το Gate έρχεται σε επαφή με το channel από τρεις πλευρές. Τα πλεονεκτήματα αυτής της τεχνολογίας αναλύθηκαν στην προηγούμενη ενότητα. Ωστόσο, η αναζήτηση για βελτίωση των ηλεκτρονικών υποδομών δεν σταματά ποτέ. Τι οφέλη θα είχε ο σχεδιασμός τρανζίστορ όπου τα κανάλι εφάπτεται από το gate από όλες τις πλευρές; Πώς δύναται να συμπεριληφθούν περισσότερα τρανζίστορ στην μονάδα του χώρου;

Η παραπάνω αναζήτηση έφερε την Gate All-Around (πύλη που περιβάλλει) σχεδίαση. Οι μεγαλύτερες εταιρείες που έχουν υλοποιήσει GAA τρανζίστορ, είναι η Intel (RibbonFET) και η Samsung με την IBM (MBCFET).



Εικόνα 1.17 Εξέλιξη από Planar σε MBCFET™

Για να επιτευχθεί το GAA, χρειάζεται η αντικατάσταση του τυπικού channel που στην πρότερη τεχνολογία είχε το σχήμα περυγίου. Τα νέα σχήματα έχουν την μορφή nanowires (νανονημάτων) και nanosheets (νανοφύλλων). Αναπτύσσονται Field Effect τρανζίστορ και των δύο κατηγοριών. Από εκεί προκύπτουν οι όροι NSFET (Nanosheet Field Effect Transistor) και NWFET (Nanowire Field Effect Transistor).

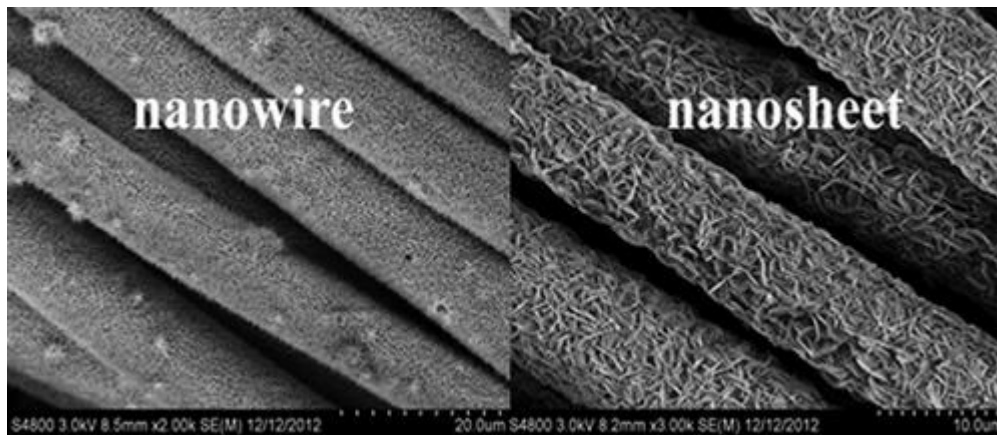
Συγκρίσεις μεταξύ τεχνολογιών:

- Planar: Μικρότερο κανάλι, μικρότερη επαφή με Gate.
- FinFET: Τρισδιάστατο κανάλι, επαφή με Gate σε τρεις διαστάσεις. Καλύτερο Field Effect. Λιγότερα Leaks
- GAA: Πλήρης επαφή καναλιού με Gate. Καλύτερο current drive. Λιγότερα Leaks. 50% καλύτερο performance ανα Watt.

#### 1.4.2. Nanowires και Nanosheets

Ένα από τα σημαντικότερα πλεονεκτήματα της GAA τεχνολογίας, αφορά την πυκνότητα τοποθέτησης transistor σε μια μονάδα χώρου. Πιο συγκεκριμένα, επιστήμονες της IBM έχουν καταφέρει να τοποθετήσουν περίπου 50 δισ. τρανζίστορ σε μια περιοχή 150 mm<sup>2</sup>, όση και η επιφάνεια του ανθρώπινου νυχιού.

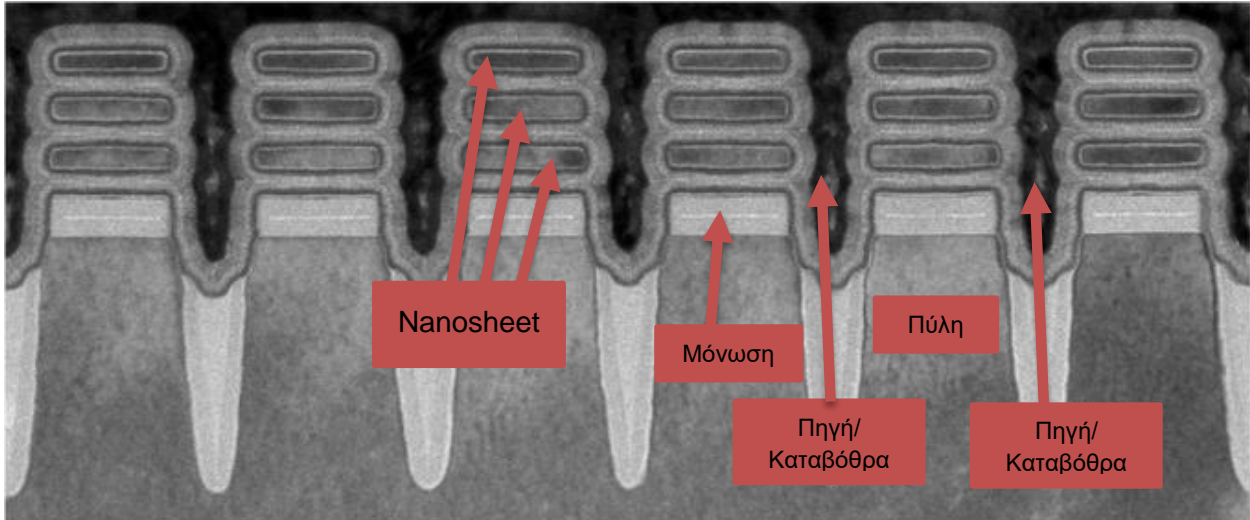
Nanowire ονομάζονται αγωγοί πάχους μερικών nm, ενώ nanosheets είναι στρώσεις υλικού που σχηματίζουν δισδιάστατη δομή συνολικού αντίστοιχου με τα nanowires. Επιτελούν τον ρόλο του καναλιού, συνδέοντας Source και Drain μέσω του Gate.[18]



Εικόνα 1.18 Nanowire και Nanosheet Πηγή [17]

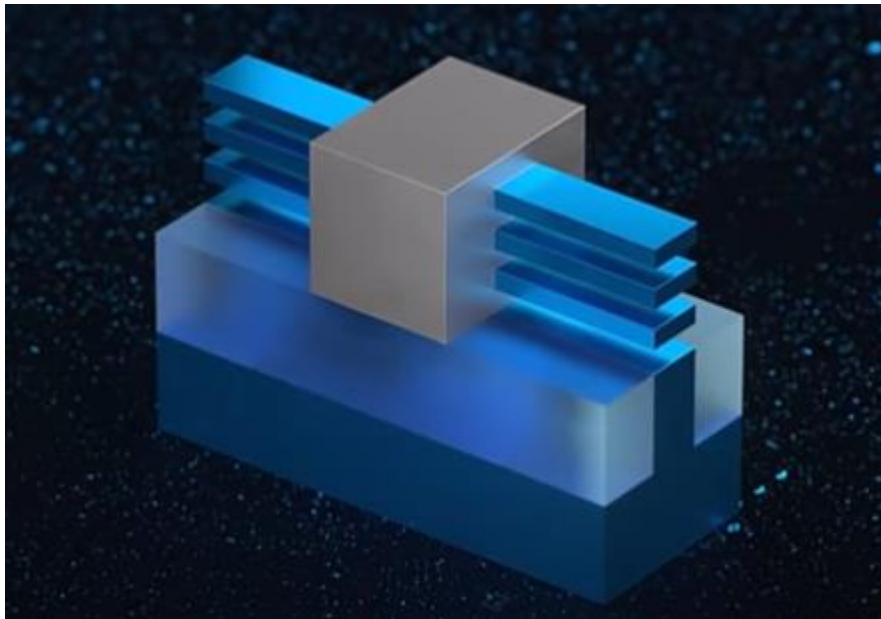
Το βήμα από τα nanowires στα nanosheets, μπορεί να θεωρηθεί ως ένα άλμα από την δισδιάστατη στην τρισδιάστατη σχεδίαση, το οποίο μπορεί να βελτιώσει σημαντικά τον έλεγχο του κυκλώματος και να μειώσει σημαντικά τα ποσοστά διαρροής ρεύματος.





Εικόνα 1.19 Στην παρακάτω εικόνα βλέπουμε το cross-section ενός GAA [19]

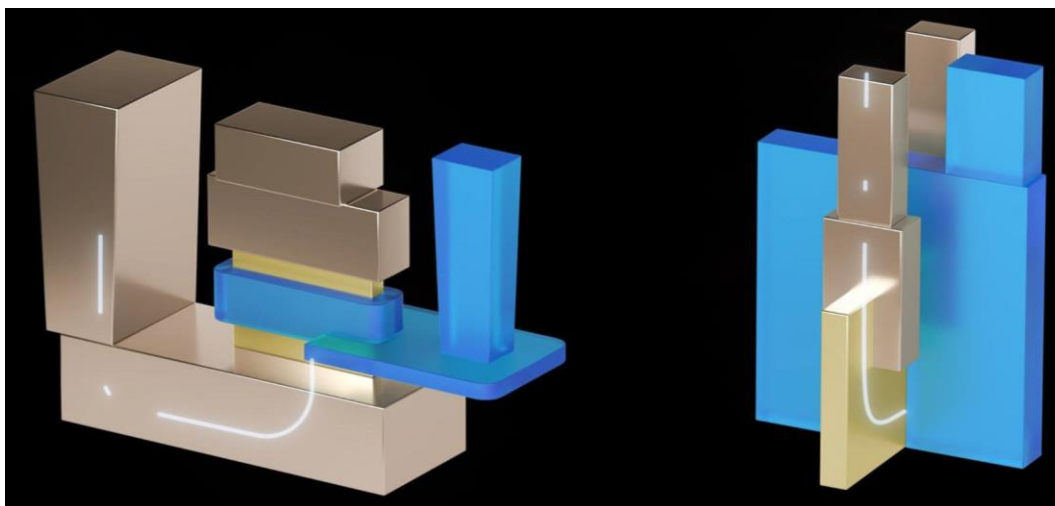
Ήδη έχουν κυκλοφορήσει οι πρώτες πατέντες πνευματικής ιδιοκτησίας, στις τεχνολογίες χαμηλής κλίμακας στα Gate All Around Transistors, όπως οι MBCFET (Samsung) και RibbonFET (Intel).



Εικόνα 1.20 RibbonFET σχεδίαση: Πηγή Intel Corporation

### 1.4.3. Τρανζίστορ Πεδίου Νανοσελίδων Κάθετης Μεταφοράς

Μια από τις μεγαλύτερες καινοτομίες των IBM και Samsung στον τομέα της κατασκευής ημιαγωγών, είναι τα Vertical Transport Nanosheet Field Effect Transistors (VTFET – Τρανζίστορ Πεδίου Νανοσελίδων Κάθετης Μεταφοράς). Σύμφωνα με ανακοινώσεις της IBM, είναι δυνατόν να διερευνηθεί η κλίμακα πέρα από την τεχνολογία nanosheet στο σχεδιασμό ημιαγωγών CMOS. Το VTFET υπολογίζεται πως παρέχει διπλάσια απόδοση ή έως και 85 τοις εκατό μείωση στη χρήση ενέργειας σε σύγκριση με το αντίστοιχο finFET.



Εικόνα 1.21 VTFET [20]

Σημαντικές είναι οι αλλαγές στο σκεπτικό σχεδιασμού των νέων ημιαγωγών, καθώς δεν ισχύουν οι συνηθισμένοι περιορισμοί. Μέχρι τώρα, ήταν ζητούμενο η σμίκρυνση του gate και των επαφών μεταξύ των στοιχείων. Η κάθετη ροή του ρεύματος (βελτιωμένη ροή), εξοικονομεί τόσο πολύ χώρο σε ένα τσιπ, ώστε να υποστηρίζονται μεγαλύτερο μέγεθος επαφών μεταξύ source-drain, μικρότερο μήκος διασυνδέσεων (λιγότερες απώλειες), περισσότερη ένταση ρεύματος αλλά και περισσότερο αριθμό στοιχείων (ενισχυμένη απόδοση).

Ο φυσικός χώρος των εξαρτημάτων του τρανζίστορ ονομάζεται contacted gate pitch (CGP) μπορεί να αυξηθεί, διατηρώντας παράλληλα μικρό το μέγεθος τρανζίστορ, επαφών και περιοχής απομόνωσης. Έτσι, γίνεται δυνατή η χρησιμοποίηση μεγαλύτερων επαφών πηγής/καταβόθρας για την αύξηση του ρεύματος στην συσκευή.[20]



Εικόνα 1.22 Σχεδιάγραμμα VTFET

Σύμφωνα με τους εκπροσώπους της IBM, η τεχνολογία αυτή θα προσφέρει διπλάσια αυτονομία ή +85% PPW (Performance Per Watt) καλύτερη απόδοση ισχύος σε σχέση με την υπάρχουσα FINFET σχεδίαση. Το πρώτο δοκιμαστικό microchip έχει ήδη κατασκευαστεί. Το πεδίο εφαρμογής είναι πολύ ευρύ, σε εφαρμογές υψηλής απόδοσης και σε εφαρμογές χαμηλής κατανάλωσης. Ενδεικτικά, η αυτόματη οδήγησης και το διαδίκτυο των πραγμάτων.

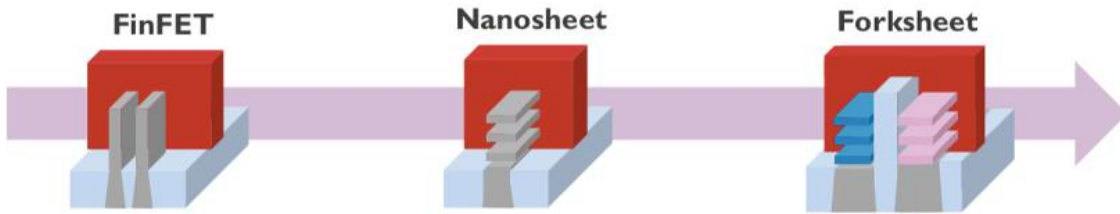
#### 1.4.4. Στοίβαξη τρανζίστορ και CFET

Την δεδομένη στιγμή, οι επεξεργαστές της Intel βασίζονται σε N-τύπου metal oxide semiconductor (NMOS τρανζίστορ) και P-τύπου metal oxide semiconductor (PMOS τρανζίστορ). Η νέα έρευνα της εταιρείας, πηγαίνει την παρούσα τεχνολογία ένα βήμα παρακάτω. [21]

Σε μια προσέγγιση παρόμοια με της IBM, γίνονται απόπειρες για στοίβαξη NMOS και PMOS τρανζίστορ με σκοπό την δημιουργία χώρου για τοποθέτηση επιπλέον transistor. Με την προσθήκη των επιπλέον τρανζίστορ, επιτυγχάνεται αύξηση της τάξης του 30-50% στην ίδια μονάδα χώρου με πριν. Η αύξηση της πυκνότητας των τρανζίστορ δεν είναι το μόνο πλεονέκτημα.

Μια ακόμα εφαρμογή προς εξέταση αφορά την παραγωγή NMOS και PMOS τρανζίστορ στο ίδιο βήμα. Αυτή η λογική έρχεται σε αντίθεση με την νόρμα στην κατασκευή τρανζίστορ, όπου πολλαπλά ίδια σε χαρακτηριστικά τρανζίστορ παράγονται σε ορισμένο αριθμό βημάτων παραγωγής, που σημαίνει ότι η παραγωγή τρανζίστορ διαφορετικού τύπου υλοποιείται ξεχωριστά.

Η διαδικασία ονομάζεται CFET (Complementary Field Effect Transistor – Συμπληρωματικό Τρανζίστορ Πεδίου) ή Forksheet και έχει ως προτέρημα την επίλυση προβλημάτων που προκαλούνται με την ευθυγράμμιση των τρανζίστορ κατά την στοίχιση, ενώ υπολογίζεται πως θα μειωθούν και τα βήματα κατασκευής. [22]



Εικόνα 1.23 Σύγκριση FinFET, GAAFET και CFET [23]

Το CFET αποτελεί μια πιο σύνθετη έκδοση του GAAFET και είναι σχεδιασμένο για κλίμακες μεγέθους μικρότερες των 2.5 nm. Η ιδέα είναι να στοιβάζονται καλώδια NMOS και PMOS το ένα πάνω στο άλλο. Ένα CFET θα μπορούσε να στοιβάζει ένα NMOS πάνω από ένα καλώδιο PMOS ή δύο NMOS πάνω από δύο σύρματα PMOS. Αυτό το «δίπλωμα» του NMOS και του PMOS εξαλείφει την συμμόρφωση που δημιουργείται στην σύνδεση P με N. [24]

Τελικά, το κύριο όφελος των CFET είναι η μείωση της απόστασης μεταξύ των τρανζίστορ. Όσον αφορά τον ηλεκτροστατικό έλεγχο, το CFET θα ήταν το ίδιο με ένα κανονικό nanowire.

#### 1.4.5. TSMC MIT 1nm transistor

Στα μέσα του 2021, η εταιρεία TSMC σε συνεργασία με το ερευνητικό κέντρο MIT, επενδύουν σημαντικά στην ανάπτυξη της τεχνολογίας, ανακοινώνοντας μια σημαντική καινοτομία στην τεχνολογία των ημιαγωγών μεγέθους 1nm. [25]

Η καινοτομία αυτή αφορά την ανάπτυξη νέων υλικών, τα οποία θα συμβάλλουν στην δημιουργία planar transistor σε πολύ μικρότερο μέγεθος. Το μέσο που οδηγεί σε αυτή την πραγματικά μεγάλη πρόοδο, είναι το Bismuth (Ενότητα 5.3).

Το Bismuth είναι ένα ημιμέταλλο, το οποίο θα αντικαταστήσει το πυρίτιο σαν ηλεκτρόδιο επαφής των τρανζίστορ. Η χρήση του παραπάνω υλικού, επιφέρει πλεονεκτήματα όπως η μείωση διαρροών ρεύματος, το οποίο με την σειρά του επιφέρει βελτίωση στην απόδοση ισχύος της εκάστοτε συσκευής.

## 2. Μέγεθος Τρανζίστορ

### 2.1. Νόμος του Moore

Πόσα τρανζίστορ είναι δυνατόν να χωρέσουν μέσα σε ένα μικροτσίπ; Δισεκατομμύρια! Δηλαδή, όσο μεγαλύτερο το μικροτσίπ, τόσο περισσότερα τα τρανζίστορ; Για ποιόν λόγο μικραίνουν με την πάροδο του χρόνου, αντί να μεγαλώνουν;

Τα σύγχρονα τρανζίστορ είναι πολύ μικρά σε μέγεθος. Ας συγκρίνουμε το μέγεθος του τρανζίστορ με μια ανθρώπινη τρίχα. Παρατηρούμε ότι το πάχος της είναι 0.1 mm ενώ ένα τρανζίστορ παρωχημένης τεχνολογίας των 10 nm είναι 10000 φορές μικρότερο. Όσο μικραίνουν τα τσιπ, τόσο αυξάνεται η ταχύτητα των συσκευών, ενώ μειώνονται και η απαιτούμενη τάση τροφοδοσίας τους.

Είναι κοινώς αποδεκτό, πώς το μέγεθος των ημιαγωγών και πιο συγκεκριμένα τα τρανζίστορ πυριτίου, μειώνεται με ένα πολύ σημαντικό ρυθμό μεταβολής. Το 1965, ο Gordon Moore παρατήρησε ότι ο αριθμός των ηλεκτρικών στοιχείων σε ένα ολοκληρωμένο κύκλωμα (IC) διπλασιάζεται κάθε περίπου δύο χρόνια, ενώ θα συνεχίσει σε αυτόν τον ρυθμό τουλάχιστον για τα επόμενα 10 χρόνια. [26]

#### 2.1.1. Ιστορική Αναδρομή

Το πόσο αξιοσέβαστη και αποδεκτή είναι μια άποψη, συνδέεται άρρηκτα με την προσωπικότητα που την εκφέρει. Ο Gordon Moore αποτελεί αναμφίβολα μια μεγάλη προσωπικότητα στον χώρο της ηλεκτρονικής και των υπολογιστών.

Γεννήθηκε το 1923 στο Σαν Φρανσίσκο της Καλιφόρνια. Εργαζόταν για έναν από τους εφευρέτες των τρανζίστορ, τον William Shockley, στο Shockley Semiconductor Laboratory της εταιρείας Beckman Instruments.



Εικόνα 2.1 Gordon Moore at the Chemical Heritage Foundation in 2005[27]

Ως κάτοχος βραβείου Nobel, ο Shockley είχε ευρείες γνώσεις στον τομέα των ημιαγωγών. Ωστόσο, οι δεξιότητες στην ηγεσία και την διαχείριση της ερευνητικής ομάδας του ήταν αντιστρόφως ανάλογες, διότι δεν διατηρούσε τις καλύτερες σχέσεις με τους συνεργάτες του.

Μοιραία, το 1957 ο Moore και άλλοι επτά εργαζόμενοι παραιτήθηκαν και σύναψαν συμφωνία με τον εφευρέτη και επιχειρηματία Sherman Fairchild. Με αυτόν τον παράδοξο τρόπο, δημιουργήθηκε η εταιρεία Fairchild Semiconductors.

Στην νέα του πρόκληση, διορίστηκε προϊστάμενος του τμήματος Έρευνας και Ανάπτυξης. Η πρόβλεψη για την οποία έχει μείνει στην ιστορία, συνέβη σε συνέντευξή του στο περιοδικό Electronics Magazine. Το άρθρο δημοσιεύτηκε στις 19 Απριλίου 1965.[27]

Το 1968 συν-ίδρυσε την NM Electronics μαζί με τον Robert Noyce. Η εταιρεία ακούει πλέον στο όνομα Intel Corporations, ένας από τους κατασκευαστές μικροτσιπ στον παγκόσμιο επιχειρηματικό χάρτη.

### 2.1.2. Περιορισμοί

Η προφητεία του Moore βγήκε αληθινή, σε μεγάλο βαθμό. Από έτος σε έτος, οι κατασκευαστές microchip κατάφεραν να μειώνουν το μέγεθος των ηλεκτρικών στοιχείων και δη, των τρανζίστορ, όλο και περισσότερο.

Ωστόσο, με το πέρας της δεκαετίας του 2000 ήταν εμφανές πως είχαμε φτάσει στα όρια των συμβατικών μεθόδων και συμβατικών υλικών κατασκευής ημιαγωγών. Η χρονική στιγμή αυτή συνέπεσε με την άφιξη σε μεγέθη κλίμακας <10nm, το 2010.

### 2.1.3. Από προφητεία σε πρόγνωση

Στην Ενότητα 2.1.1 έγινε αναφορά στον Νόμο του Moore με όρους όπως η “παρατήρηση” και η “προφητεία”. Πράγματι, ο όρος “Νόμος” προσδίδει την διάσταση της μακροχρόνιας επιρροής και επιβεβαίωσης, και δεν θα έμπαινε εύκολα στην ίδια συζήτηση με τους Νόμους του Kirchhoff ή του Νεύτωνα. Η βελτίωση της τεχνολογίας των ημιαγωγών είναι αποτέλεσμα πολλών παραγόντων.

Ένα μέρος, έχει να κάνει με την χρησιμότητα, το εύρος εφαρμογής και το γενικότερο ενδιαφέρον γύρω από τους ημιαγωγούς. Η επιστήμη της πληροφορικής έχει δει τεράστια ανάπτυξη τα τελευταία σαράντα χρόνια. Τα μικροτσιπ μπήκαν σιγά σιγά σε κάθε πτυχή της καθημερινότητας, αυξάνοντας την χρησιμότητα και την αξία των ημιαγωγών. Η εισδοχή της τεχνολογίας, έφερε καινοτόμα προϊόντα και υπηρεσίες, τραβώντας το ενδιαφέρον καταναλωτών και κατασκευαστών. Το καταναλωτικό ενδιαφέρον έφερε χρηματοδοτήσεις σε έρευνα και ανάπτυξη.

Το άλλο μέρος, έχει να κάνει με την θέση του ιδίου του Moore στην εταιρεία οδηγό της αγοράς των ημιαγωγών. Στην Fairchild Semiconductors κατείχε την θέση του προϊσταμένου, ενώ ήταν συνιδρυτής στην Intel. Όντας σε υψηλή θέση, μπορούσε να επηρεάσει την επιχειρησιακή πορεία και τους στόχους της εταιρείας – κάτι που ήταν σαφώς μέρος του ρόλου του. Συνέβαλε την ανάπτυξη και σαν μηχανικός και σαν προϊστάμενος. [27]

Όσο το μερίδιο της εταιρείας μεγάλωνε, τόσο μεγάλωναν οι επενδύσεις σε έρευνα και ανάπτυξη νέων λύσεων, με γνώμονα το κέρδος και την επίτευξη των επιμέρους στόχων. Αυτό οδήγησε τους ανταγωνιστές σε παρόμοιες ερευνητικές και επενδυτικές τακτικές.

Ωστόσο, ο Νόμος βασίζεται στην μόνιμη καινοτομία και παραγωγή. Το φυσικό τέλμα των τρανζίστορ πυριτίου στα 10nm, μια φυσική καταστροφή, ακόμα και μια πανδημία, θα μπορούσαν να επηρεάσουν την εξέλιξη του. Συνεπώς, είναι άρρηκτα στην διαθεσιμότητα πρώτης ύλης και στον ανθρώπινο παράγοντα που καταναλώνει και παράγει.

Όπως αναφέρθηκε στην ενότητα για τους περιορισμούς του Νόμου του Moore, το φυσικό τέλμα επήλθε στα 10nm. Αυτή η εξέλιξη, ώθησε τους ερευνητές να αναζητήσουν νέες οδούς στον δρόμο για την περαιτέρω μείωση του μεγέθους των ημιαγωγών και αρκετά παράδοξα- την διατήρηση του Νόμου Moore. Η προσοχή έφυγε από τα συμβατικά Planar Transistor, και στράφηκε στην αναζήτηση πιο σύνθετων δομών. Οι επεξεργαστές των 5nm της Apple έχουν γίνει διαθέσιμοι στην αγορά, ενώ έχουν ανακοινωθεί και οι τεχνολογίες των 3nm και 2nm. Η πρόβλεψη του συγγραφέα της πτυχιακής, είναι πως όσο τα μικροτσιπ μας συνεχίζουν να βασίζονται σε τρανζίστορ, ο Νόμος του Moore θα συνεχίσει να ισχύει.

## 2.2. Κομβικές καινοτομίες στο μονοπάτι προς τα 2nm

Η έρευνα στον τομέα των μικροτσιπ είναι πολλά υποσχόμενη. Τον Δεκέμβριο του 2021, η IBM με την Samsung παρουσίασε την τεχνολογία τρανζίστορ των 2nm. Αμέσως μετά, ο όμιλος TSMC ανακοίνωσε πως έχουν προχωρήσει έρευνες για τρανζίστορ 1nm. [28]

Από τον Νοέμβριο του 2020, βρίσκονται στα χέρια των καταναλωτών συσκευές της Apple με τον επεξεργαστή Apple M1, φτιαγμένος με τεχνολογία 5nm. Ο επεξεργαστής, περιέχει 16 δισ. τρανζίστορ! Κάθε τρανζίστορ αποτελείται από 10 μεγάλα άτομα πυριτίου, ενώ τα άτομα πυριτίου κυμαίνονται σε μέγεθος περίπου από 0.2 μέχρι 0.5 nm. [29] Συνεπώς, το φυσικό του Si τρανζίστορ είναι τα 0.2 nm, καθώς τόσο είναι το ελάχιστο μέγεθος ενός Si ατόμου. [30]

### 2.2.1. Συνάρτηση μεγέθους - απόδοση

Στην Ενότητα 2.4 έγινε παρουσίαση της GAA. Μεταξύ άλλων, αναφέρθηκε πως το ύψος ενός nanosheet είναι 5nm ενώ το πλάτος 40nm. Με γνώμονα τις παραπάνω διαστάσεις, από που προκύπτουν οι διθύραμβοι για τρανζίστορ μεγέθους 2nm; Αν έχουμε φτάσει στα όρια της Si ως υλικό ημιαγωγού, πώς γίνεται να έχουμε τόσο μικρά τρανζίστορ; Η απάντηση έχει 2 πτυχές. Εμπορικότητα και έλεγχος επιδόσεων.

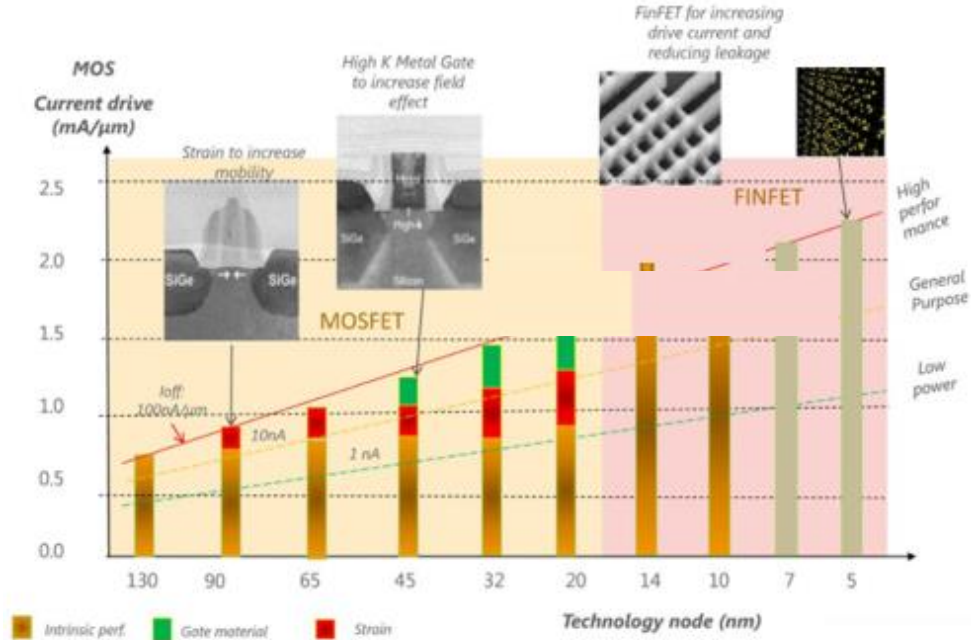
- Έλεγχος επιδόσεων, επειδή πλέον το μέγεθος των τρανζίστορ δεν χρησιμοποιείται για μέτρηση και κατηγοριοποίηση των μικροτσιπ, αλλά ως σημείο αναφοράς για την απόδοσή τους σε σχέση με τα προηγούμενα.
- Εμπορικότητα, επειδή ανακοινώσεις αυτού του επιπέδου τραβούν τα βλέμματα αγορών και καταναλωτών.

Επιπροσθέτως, με την εμφάνιση του τρισδιάστατου σχεδιασμού τρανζίστορ, το όνομα του κόμβου διεργασίας (κλίμακα σχεδίασης) είναι πλέον μια ερμηνεία ενός σχεδίου «ισοδύναμου τρανζίστορ 2D».

Ορισμένα από τα χαρακτηριστικά αυτού του τσιπ είναι πιθανό να είναι χαμηλά μονοψήφια σε πραγματικά nm, όπως τα στρώματα προστασίας από διαρροή πτερυγίων τρανζίστορ, αλλά είναι σημαντικό να σημειωθεί η αποσύνδεση στον τρόπο με τον οποίο ονομάζονται επί του παρόντος οι κόμβοι διεργασίας. Συχνά το όρισμα στρέφεται στην πυκνότητα του τρανζίστορ ως πιο ακριβή μέτρηση, και αυτό είναι κάτι που μοιράζεται η IBM μαζί μας.[31]

Στην παρακάτω εικόνα, φαίνονται τα άλματα τεχνολογίας από κόμβο σε κόμβο.

Η εξέλιξη της τεχνολογίας των Μικροψηφίδων

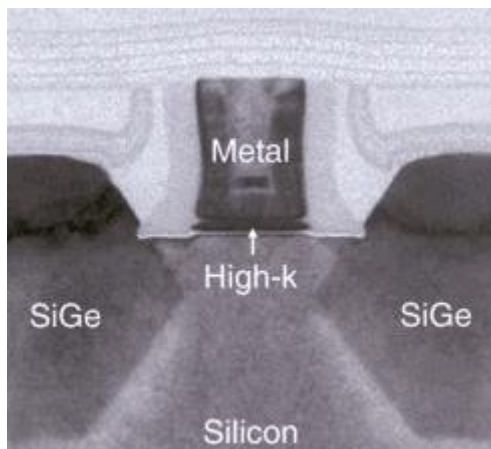


Εικόνα 2.2 Απόδοση των Planar και των Fin σε σχέση με το Current drive (mA/μm) και το Technology Node nm. Όσο αυξάνεται το Current Drive, τόσο μειώνεται το Technology Node [32]

Strain: Είναι μίξη Si και Ge, που αυξάνει την κινητικότητα των ατόμων του πυριτίου. [33]

K-metal Gate: Είναι η τεχνολογία σε ένα τσιπ της Intel που επέτρεψε την κατασκευή μικροεπεξεργαστών 45 nm το 2007. Καθώς τα στοιχεία στο τσιπ μειώνονταν στα 45 nm, το διηλεκτρικό πύλης άρχισε να χάνει τη μονωτική του ποιότητα και παρουσίαζε υπερβολική διαρροή. Αποτελεί ένα πολύ λεπτό στρώμα μόνωσης, παραδοσιακά κατασκευασμένο από διοξείδιο του πυριτίου, που βρίσκεται μεταξύ του μεταλλικού ηλεκτροδίου πύλης του τρανζίστορ και του καναλιού μέσω του οποίου ρέει το ρεύμα.

Η λύση της Intel στο πρόβλημα ήταν να συνδυάσει ένα διηλεκτρικό στρώμα με βάση το άφνιο (hafnium-Hf), με ένα ηλεκτρόδιο πύλης που αποτελείται από εναλλακτικά μεταλλικά υλικά. Έτσι, προκύπτει η υψηλή διηλεκτρική σταθερά, αλλιώς γνωστή ως «υψηλό-K».



Εικόνα 2.3 K-metal Gate Πηγή Intel Corporation

Τι πλεονεκτήματα έχει η τεχνολογία των 2nm σε σύγκριση με τα 7nm;



- 45% καλύτερη απόδοση ανα Watt, καθώς λειτουργεί απαιτώντας λιγότερη τάση.
- 75% εξοικονόμηση ενέργειας, καθώς υπάρχουν λιγότερες διαρροές [34]

## 2.2.2. Angstroms

Η Intel παρουσίασε τον νέο χάρτη προς τις μικρότερες κλίμακες μεγέθους ημιαγωγών.



Εικόνα 2.4 Ο οδικός χάρτης διαδικασιών της Intel για το 2025: με 4nm, 3nm, 20A και 18A;! [35]

Ιδιαίτερο ενδιαφέρον συγκεντρώνει η ονομασία 20A. Ο όρος «A» προέρχεται από την λέξη Angstrom, που είναι μονάδα μέτρησης απόστασης και ορίζεται ως το  $10^{-10}$  του μέτρου, ή 0,1 nm. [35]

Με αντίστοιχους όρους έχουν ονομάσει και τις νέες κατασκευαστικές πρακτικές στα 20A και 14A. Υπάρχουν τρία βασικά πλεονεκτήματα:

- Αποφεύγονται τα δεκαδικά ψηφία, για κλίμακες κάτω του 1nm.
- Αποτυπώνεται πιο έγκυρα η βελτίωση από κλίμακα σε κλίμακα, π.χ. 20A->14A σε σχέση με 2nm->1,4nm
- Καθίσταται πιο εμπορικό, καθώς μπορεί να κατοχυρωθεί ως εμπορικό σήμα

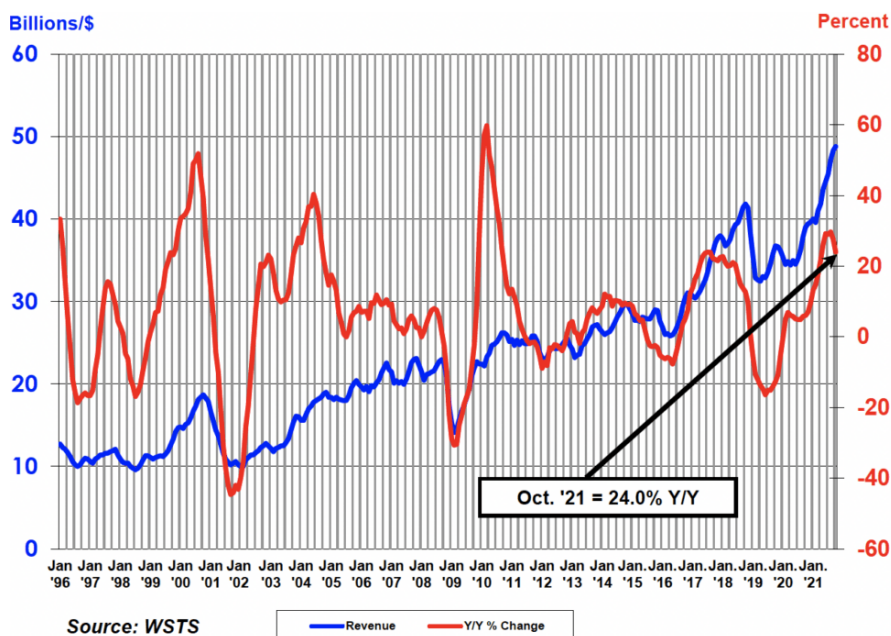
## 2.3. Οικονομία ημιαγωγών

Σύμφωνα με το WSTS Semiconductor Market Forecast που διεξήχθη το φθινόπωρο του 2021, οι πωλήσεις των ημιαγωγών σημείωσαν αύξηση 24% από το διάστημα Οκτώβριος 2020 – Οκτώβριος 2021, ενώ το 2022 αναμένεται να ξεπεράσουν τα 600 δισεκατομμύρια δολάρια. [36]

Στο σχετικό άρθρο της Ένωσης της Βιομηχανίας Αγωγών (Semiconductor Industry Association – SIA), ο CEO και πρόεδρος John Neuffer, επισημαίνει πως «Τον Οκτώβριο του 2021, η ζήτηση για ημιαγωγούς παρέμεινε σε υψηλά επίπεδα, ενώ αυξάνονται σημαντικά σε όλες τις μεγάλες περιφερειακές αγορές. Οι ετήσιες πωλήσεις τσιπ και οι μονάδες που αποστέλλονται αναμένεται να φτάσουν στα υψηλότερα επίπεδα όλων των εποχών, για το τρέχον έτος. Περαιτέρω ανάπτυξη αναμένεται για το έτος 2022, ωστόσο θα κυμανθεί σε μέτρια επίπεδα.» [37]

Στο παρακάτω γράφημα, βλέπουμε ότι τα έσοδα αυξάνονται εκθετικά από χρόνο σε χρόνο, από τον Ιανουάριο του 1996 μέχρι και σήμερα.

## Η εξέλιξη της τεχνολογίας των Μικροηφίδων



Εικόνα 2.5 Ετήσια ποσοστιαία μεταβολή των εσόδων ημιαγωγών παγκοσμίως από έτος σε έτος. Πηγή γραφήματος [37]

Πίσω από τα στατιστικά, βρίσκεται ο οργανισμός WSTS (World Semiconductor Trade Statistics). Ιδρύθηκε το 1986 ως μη κερδοσκοπική οργάνωση εταιρειών προϊόντων ημιαγωγών και είναι η μόνη πηγή για σχετικές στατιστικές.

Στον παρακάτω πίνακα, φαίνονται οι προβλέψεις στις πωλήσεις των ημιαγωγών για το έτος 2022, ανά γεωμετρική ζώνη και ανά κατηγορία προϊόντος.

Fall 2021	Amounts in US\$M			Year on Year Growth in %		
	2020	2021	2022	2020	2021	2022
<b>Americas</b>	95,366	118,835	131,084	21.3	24.6	10.3
<b>Europe</b>	37,520	47,126	50,467	-5.8	25.6	7.1
<b>Japan</b>	36,471	43,581	47,621	1.3	19.5	9.3
<b>Asia Pacific</b>	271,032	343,419	372,317	5.1	26.7	8.4
<b>Total World - \$M</b>	440,389	552,961	601,490	6.8	25.6	8.8
<b>Discrete Semiconductors</b>	23,804	30,100	32,280	-0.3	26.4	7.2
<b>Optoelectronics</b>	40,397	43,229	45,990	-2.8	7.0	6.4
<b>Sensors</b>	14,962	18,791	20,913	10.7	25.6	11.3
<b>Integrated Circuits</b>	361,226	460,841	502,307	8.4	27.6	9.0
Analog	55,658	72,842	79,249	3.2	30.9	8.8
Micro	69,678	79,102	83,980	4.9	13.5	6.2
Logic	118,408	150,736	167,396	11.1	27.3	11.1
Memory	117,482	158,161	171,682	10.4	34.6	8.5
<b>Total Products - \$M</b>	440,389	552,961	601,490	6.8	25.6	8.8

Εικόνα 2.6 Πρόγνωση πωλήσεων σε δολάρια για τα έτη 2021 και 2022 Ετήσια ποσοστιαία μεταβολή των εσόδων ημιαγωγών παγκοσμίως από έτος σε έτος. [37]

### 3. Μικροτσιπ

#### 3.1. Ιστορική αναδρομή της βιομηχανίας

Το πρώτο τρανζίστορ πυριτίου έκανε την εμφάνισή του στην αγορά το 1958. Δύο χρόνια αργότερα, το 1960, οι ερευνητές της Fairchild Semiconductors κατάφεραν να ενσωματώσουν τέσσερα transistor στα μικροτσιπ τους. Μόλις πέντε χρόνια αργότερα, ο αριθμός των τρανζίστορ είχε φτάσει τα 60.

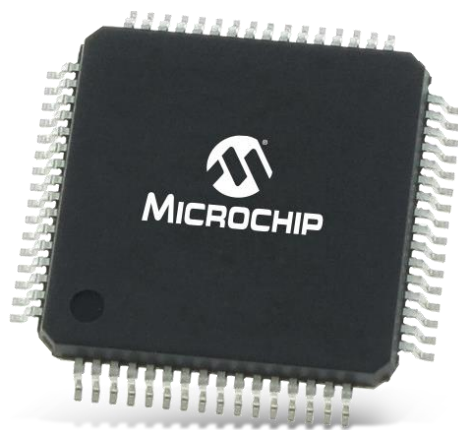
Ο Gordon Moore προέβλεψε ότι ο αριθμός των τρανζίστορ ανά επεξεργαστή θα φτάσει τις 60000 μέσα σε 10 χρόνια. Η πρόβλεψη του βγήκε αληθινή, καθώς αναγνώρισε με ακρίβεια την εκθετικά ανοδική τάση της βιομηχανίας.

Την στιγμή της ανάπτυξης του πρώτου τρανζίστορ, η Fairchild απασχολούσε μερικές δεκάδες υπαλλήλους στην γραμμή παραγωγής. Μερικά χρόνια μετά, απασχολούσαν περισσότερους από 12 χιλιάδες, έχοντας έσοδα που άγγιζαν τα 130 εκατομμύρια δολάρια. Η ανοδική τάση της αγοράς, άφηνε περιθώριο στις εταιρείες να επενδύουν συνεχώς στην έρευνα, την παραγωγή και το δυναμικό τους.

#### 3.2. Εισαγωγή στις Μικροψηφίδες

Μικροψηφίδες, είναι όρος που περιγράφει οικογένειες ολοκληρωμένων κυκλωμάτων (Integrated Circuit – IC). Σύμφωνα με την εγκυκλοπαίδεια Merriam-Webster, ολοκληρωμένο κύκλωμα αποτελεί ένα μικροσκοπικό σύμπλεγμα ηλεκτρονικών εξαρτημάτων και των συνδέσεών τους που παράγεται μέσα ή πάνω σε μια μικρή στρώση υλικού (όπως το πυρίτιο).

Στην έκταση της εργασίας, έχουν χρησιμοποιηθεί διάφοροι όροι συνώνυμοι των μικροψηφίδων, όπως μικροτσιπ, microchip, τσιπ, ολοκληρωμένο κύκλωμα και IC.



Εικόνα 3.1 Εμπορικό ολοκληρωμένο κύκλωμα της εταιρείας Microchip

Τα μικροτσιπ υπάρχουν σε καθημερινές εφαρμογές, όπως στους επεξεργαστές υπολογιστών, ενώ κατασκευάζονται επίσης μικροτσιπ που περιλαμβάνουν λογική και μνήμη και για ειδικούς σκοπούς, όπως μετατροπή αναλογικού σήματος σε ψηφιακό, πράξεις μεταξύ bit και λογικές πύλες. Στην σύγχρονη εποχή, τα μικροτσιπ βρίσκονται παντού. Από την ζυγαριά του μπάνιου μας, μέχρι τους πυραύλους που στέλνουν οι αεροδιαστημικοί οργανισμοί για εξερεύνηση αστρικών σωμάτων.

### 3.2.1. Κλίμακα μεγέθους βάση του αριθμού τρανζίστορ

Μια βασική κατηγοριοποίηση των IC (ολοκληρωμένα κυκλώματα) γίνεται με γνώμονα τον αριθμό τρανζίστορ εντός του chip.

Κλίμακα σχεδίασης	Αριθμός τρανζίστορ
Small Scale Integration (SSI)	100
Medium Scale Integration (MSI)	100 - 1000
Large Scale Integration (LSI)	1000 - 20000
Very Large Scale Integration (VLSI)	20000 - 1.000.000
Ultra Large Scale Integration (ULSI)	1.000.000 - 10.000.000
Giant Scale Integration (GSI)	10.000.000 +

*Πίνακας 3.1 Κλίμακα σχεδίασης ολοκληρωμένων συστημάτων ανα αριθμό τρανζίστορ [5]*

### 3.2.2. Γραμμή παραγωγής μικροηφίδων

Η κατασκευή ενός μικροτσιπ είναι μια πολύπλοκη διαδικασία, ενώ υπάρχει εξειδίκευση σε πολλούς τομείς. Η διαδικασία παραγωγής χωρίζεται στα παρακάτω μέρη.

1. Αρχιτεκτονική Συνόλου Οδηγιών
2. Σχεδιασμός Μικροτσιπ
3. Κατασκευή
4. Συσκευασία

Παραδοσιακά, κάθε εταιρεία υπολογιστών θα κατασκεύαζε τις συσκευές εκτελώντας η ίδια όλη την διαδικασία από το 1<sup>ο</sup> έως το 4<sup>ο</sup> βήμα. Πλέον, με την εισαγωγή των fabs, την εξουσιοδότηση των ISA και την εξειδίκευση των μηχανημάτων παραγωγής, η διαδικασία κατασκευής έχει κατανεμηθεί σε περισσότερες εταιρείες. Κάθε μέρος έχει τις δικές του διαδικασίες, προκλήσεις, αλλά και καινοτομίες όπως παρουσιάζονται στην συνέχεια.

## 3.3. Αρχιτεκτονική Συνόλου Οδηγιών

Το πρώτο βήμα στην δημιουργία ενός chip είναι η κατασκευή της Αρχιτεκτονικής του Συνόλου Οδηγιών (ISA). Στο ISA, ορίζεται ο τρόπος με τον οποίο γίνονται ενέργειες όπως:

- μαθηματικοί υπολογισμοί
- πρόσβαση στην μνήμη
- χρήση καταχωρητών

Στους πρώτους υπολογιστές, κάθε κατασκευαστική εταιρεία σχεδίαζε το δικό της ISA. Στην εποχή μας, τα πρότυπα ISA είναι συγκεκριμένα, σκοπεύοντας στην συμβατότητα σε όλο το φάσμα της αγοράς.

Παραδείγματος χάρη, ένας επεξεργαστής Intel i3, είναι συμβατός πολλά λειτουργικά συστήματα όπως Windows, macOS, καθώς και με διάφορες διανομές Linux. Αντίστοιχα, τα λειτουργικά συστήματα μπορούν να «τρέξουν» και επεξεργαστές άλλων εταιρειών όπως η AMD.

Κωδικός Εντολής	Διεύθυνση 1	Διεύθυνση 2	Τιμή
001000	000001	00010	0000000101011110
Αντίστοιχη Εντολή: <code>addi \$r1, \$r2, 350</code>			

Πίνακας 3.2 Παράδειγμα άμεσης πρόσθεσης για MIPS32

Παραδείγματα εταιρειών και ISAs είναι οι παρακάτω:

- Intel παράγει το x86
- AMD παράγει το GCN3
- Via Technologies Είναι πιο πίσω από Intel και AMD. Έχει συμφωνήσει με την Κινεζική κυβέρνηση για την δημιουργία κινεζικών x86 chips (Chaoshin)
- Arm (εξαγοράστηκε από NVIDIA)
- MIPS Χρήση σε ενσωματωμένα συστήματα όπως δρομολογητές (routers)
- RISC-V Open Source. Έβγαλαν τα πρώτα τους development boards.

Όταν έχεις ένα σύστημα το οποίο λειτουργεί σε ένα ISA, δεν είναι εύκολο να το μεταφέρεις σε ένα άλλο. Ξεκάθαρο παράδειγμα είναι η προσπάθεια για μεταφορά των Windows (x86) σε επεξεργαστές κινητών (ARM), με το νέο λειτουργικό σύστημα να ονομάζεται Windows Phone. Η απόδοση του ήταν προβληματική και οδήγησε την εταιρεία να ανακοινώσει την απόσυρση του. [39]

### 3.4. Σχεδιασμός Μικροτσιπ

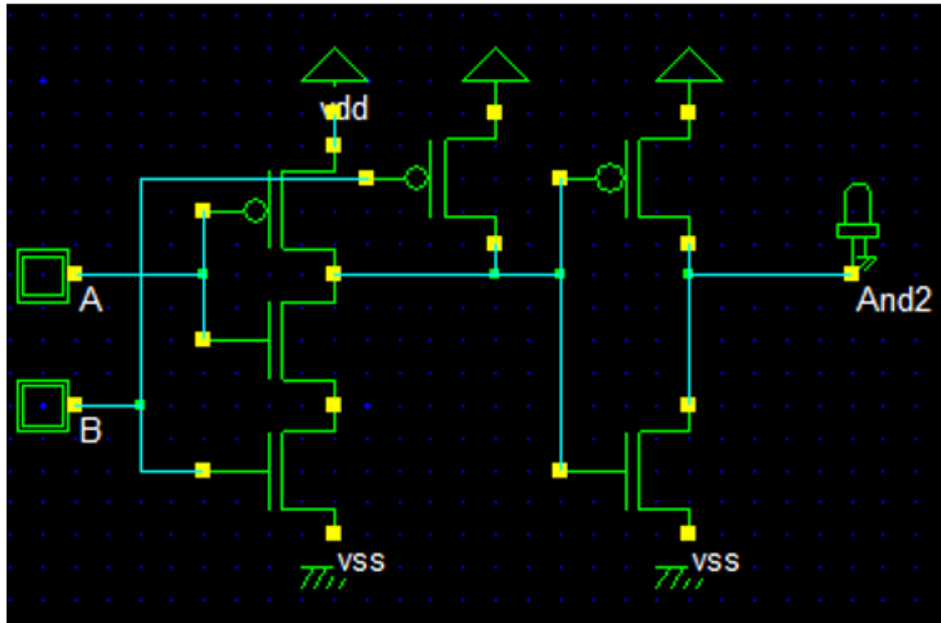
Το δεύτερο βήμα στην κατασκευή ενός μικροτσιπ, είναι ο σχεδιασμός του. Μεταξύ άλλων, σχεδιάζονται τα Circuit Diagrams, ο αριθμός των πυρήνων του επεξεργαστή τους και η διάταξη της μνήμης στο πυρίτιο. Έτσι, ο σχεδιασμός του μικροτσιπ είναι μια διαδικασία δημιουργίας όλων των απαραίτητων μασκών που καθορίζουν τα μεγέθη και την θέση των διαφόρων συσκευών και οι διασυνδέσεις μεταξύ τους. Πιο συγκεκριμένα, τα στάδια σχεδιασμού είναι τα παρακάτω:

1. Βασικός λογικός σχεδιασμός
2. Επαλήθευση λογικής
3. Διάταξη φυσικής σχεδίασης
4. Επαλήθευση διάταξης

Θα εξετάσουμε τα βήματα που ακολουθήθηκαν για τον σχεδιασμό ενός 2bit Πολλαπλασιαστή. Το παράδειγμα και οι εικόνες εμφανίζονται στην ιστοσελίδα της Anysilicon. [38]

#### 3.4.1. Βασικός Λογικός Σχεδιασμός

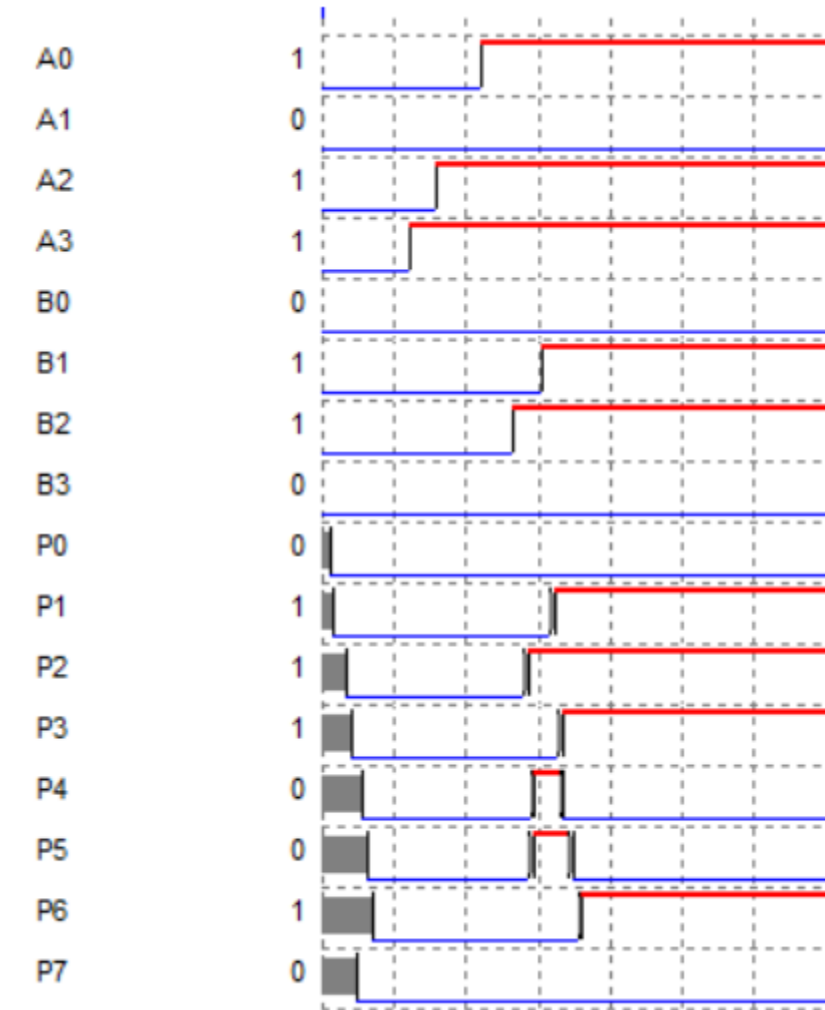
Στην παρακάτω εικόνα εμφανίζεται το κύκλωμα του 2bit Πολλαπλασιαστή. Όλες οι μονάδες (AND, Half Adder, Full Adder) που χρησιμοποιούνται για την κατασκευή αυτού του πολλαπλασιαστή είναι κατασκευασμένες από βασικά τρανζίστορ. Ένα παράδειγμα σχηματικού σχήματος της πύλης AND φαίνεται παρακάτω. Στην διάταξη χρησιμοποιούνται έξι τρανζίστορ. [38]



Εικόνα 3.2 Σχεδιάγραμμα 2bit Πολλαπλασιαστή Πηγή Anysilicon [38]

### 3.4.2. Επαλήθευση Λογικής

Με την ολοκλήρωση της σχεδίασης του συστήματος, έπεται η λειτουργική επαλήθευση με χρήση εργαλείων προσομοίωσης. Εάν εντοπιστεί κάποιο πρόβλημα στη λειτουργικότητα του συστήματος, μπορεί να διορθωθεί στο επίπεδο σχηματικής σχεδίασης. Παρακάτω εμφανίζονται οι κυματομορφές επαλήθευσης για το παραπάνω σύστημα.

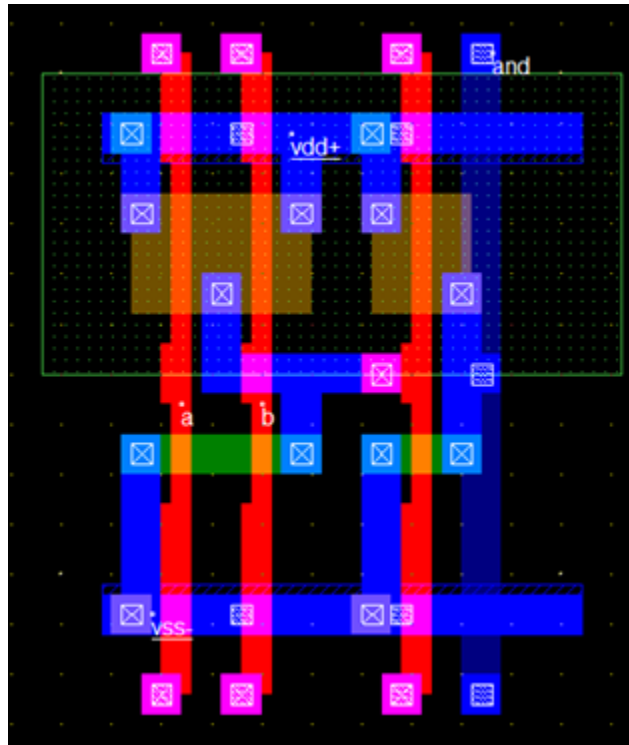


Εικόνα 3.3 Κομματομορφές επαλήθευσης συστήματος. Πηγή AnySilicon [38]

Επαληθεύεται ο πολλαπλασιασμός του  $1101 (13) * 0110 (6) = 01001110 (78)$ .

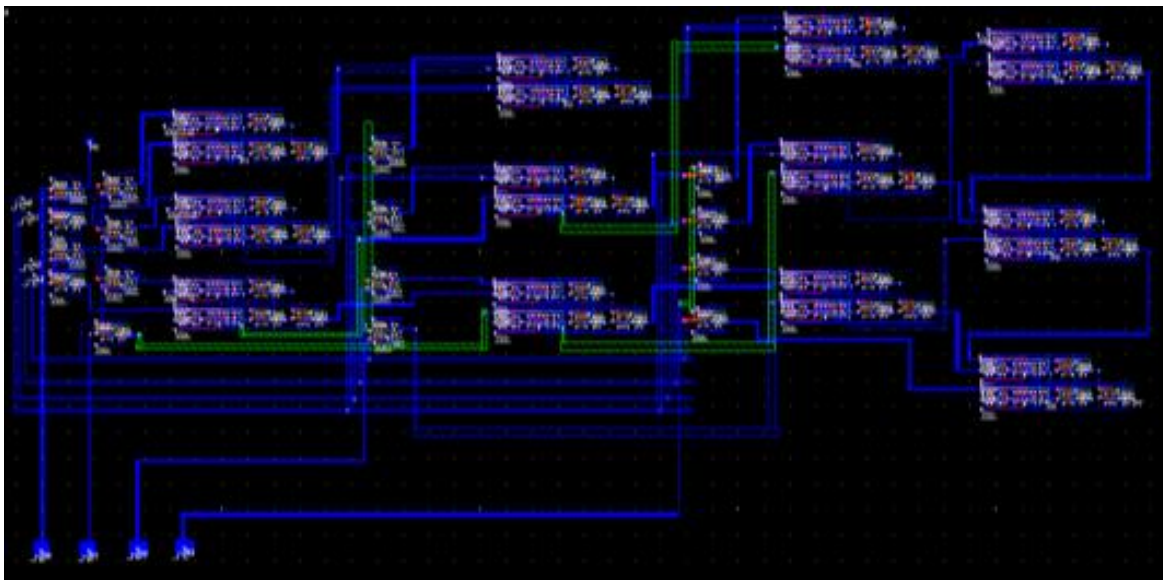
### 3.4.3. Διάταξη Φυσικής Σχεδίασης

Το επόμενο και πιο σημαντικό βήμα είναι η μετάφραση του συστήματος σε φυσικό επίπεδο. Σε αυτό το επίπεδο, το σχηματικό μετατρέπεται σε φυσική διάταξη χρησιμοποιώντας βασικά δομικά στοιχεία. Για παράδειγμα, το παρακάτω διάγραμμα δείχνει τη διάταξη μιας πύλης AND δύο εισόδων που χρησιμοποιήθηκε στην παραπάνω διάταξη. Μπορούμε να παρατηρήσουμε ότι κάθε τρανζίστορ αντικαθίσταται με την αντίστοιχη φυσική διάταξη, ενώ οι διασυνδέσεις αντικαθίστανται με διαφορετικά μεταλλικά στρώματα όπως Metal 1, Metal 2 και Polysilicon. Αυτή φαίνεται να είναι λίγο περίπλοκη διαδικασία, καθώς ο σχεδιαστής πρέπει να φτιάξει όλα τα τρανζίστορ και τις διασυνδέσεις με το χέρι. Το αποτέλεσμα ονομάζεται μάσκα.[40]



Εικόνα 3.4 Πύλη NAND 2 εισόδων Πηγή Anysilicon [38]

Επειδή πρέπει να βεβαιωθούμε ότι όλα τα τρανζίστορ έχουν τοποθετηθεί σωστά, τα τρανζίστορ δεν πρέπει να καταλαμβάνουν περιττό χώρο, όλες οι διασυνδέσεις προστίθενται σύμφωνα με το σχηματικό σχέδιο, χρησιμοποιούνται πολλαπλά στρώματα διασυνδέσεων για την αποφυγή πολυπλοκότητας και προστίθενται όλες οι απαιτούμενες επαφές κάνουμε μια ένωση δύο διαφορετικών στρώσεων. Ο πλήρης πολλαπλασιαστής απεικονίζεται παρακάτω.



Εικόνα 3.5 Μάσκα 2bit Πολλαπλασιαστή Πηγή Anysilicon [38]



### 3.4.4. Επαλήθευση Διάταξης

Για την επαλήθευση φυσικής διάταξης χρησιμοποιούνται πολλαπλές τεχνικές:

- Έλεγχος κανόνων σχεδίασης (DRC) όπου το εργαλείο σχεδιασμού ελέγχει για τυχόν παραβιάσεις στους κανόνες σχεδιασμού, όπως απόσταση μετάλλων, μεγέθη επαφών κ.λπ.,
- Έλεγχος διάταξης έναντι σχηματικού (LVS) για την επαλήθευση συνδέσεων
- Ανάλυση χρονισμού και ισχύος για την ύπαρξη θεμάτων χρονισμού και περιττών καθυστερήσεων. Ο κακός σχεδιασμός των καθυστερήσεων χρονισμού έχει ως αποτέλεσμα χαμηλότερη συχνότητα λειτουργίας, επομένως αυτή η επικύρωση και η διόρθωση των καθυστερήσεων χρονισμού είναι σημαντική για κάθε σχεδιαστή. Η ανάλυση ισχύος δείχνει ότι πόση ενέργεια πρόκειται να καταναλώσει το σύστημα και επίσης λέει σε ποια τάση θα λειτουργήσει το σύστημα.

### 3.4.5. Συντελεστές

Στο πεδίο του σχεδιασμού μικροτσίπ, υπάρχουν πολλοί συντελεστές.

Samsung	Qualcomm	Google	Apple
Mediatek	Huawei	Amazon	AMD
Nvidia	Intel	Microsoft	

*Πίνακας 3.3 Σχεδιαστές Chip*

Η διαδικασία έχει αποκτήσει πολύ ενδιαφέρον τα τελευταία 10 χρόνια. Κάποιες εταιρείες κατασκευάζουν τα chip τους οι ίδιες (Samsung, Intel) ενώ οι περισσότερες αναθέτουν το έργο της κατασκευής σε τρίτες.

## 3.5. Κατασκευή

### 3.5.1. Fabs και Clean Rooms

Fabrication, ονομάζεται το σύνολο των κατασκευαστικών διεργασιών για την κατασκευή συσκευών ημιαγωγών, όπως τα MOSFETS που χρησιμοποιούνται σε ολοκληρωμένα κυκλώματα. Οι εταιρείες που σχεδιάζουν και πωλούν μικροτσίπ χωρίς να το κατασκευάζουν εκείνες, ονομάζονται fabless. Η fabless εταιρεία διαθέτει στην κατοχή της την πνευματική ιδιοκτησία του σχεδίου. [41]

Ο όρος fab προέρχεται από την αγγλική λέξη fabrication, που στα ελληνικά σημαίνει κατασκευαστική εργασία. Η εταιρεία που κατασκευάζει τα τσιπ εκ μέρους της fabless, ονομάζεται fab. Οι εργασίες εκτελούνται εντός των clean rooms (καθαρά δωμάτια).



Εικόνα 3.6 Clean Room [42]

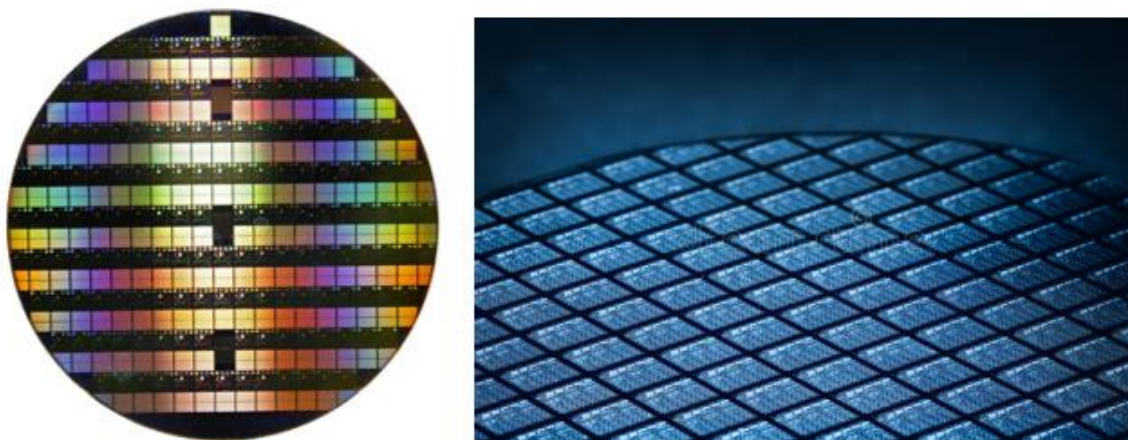
Τα clean rooms είναι ειδικά σχεδιασμένα δωμάτια που παρέχουν ένα κλειστό περιβάλλον, ιδανικό για την κατασκευή μικροτσιπ. Παράμετροι όπως η ποιότητα του αέρα, ο αριθμός και το μέγεθος των σωματιδίων σκόνης ανά κυβικό μέτρο μπορούν να καθορίσουν επηρεάσουν σημαντικά την ποιότητα του προϊόντος και την διαδικασία κατασκευής. Οι εργαζόμενοι φορούν υποχρεωτικά ειδικές φόρμες εργασίας, ώστε το μικροκλίμα του δωματίου να διατηρηθεί αυτούσιο. [43]

### 3.5.2. Διαδικασία Κατασκευής Συσκευών Ημιαγωγών

Η διαδικασία κατασκευής συσκευών ημιαγωγών (fabrication), συνοψίζεται σε τρία βήματα.

#### 1. Επεξεργασία wafers

Τα σχεδιασμένα κυκλώματα τοποθετούνται σε wafers. Wafers ονομάζονται τα στρογγυλά κομμάτια ημιαγωγού, που λειτουργούν σαν βάση για τις κατασκευασμένες συσκευές. Σε ένα wafer τοποθετούνται εκατοντάδες συσκευές. [44]



Εικόνα 3.7 Wafers Πορτίου [45]

Το wafer περνάει από διάφορες χημικές διαδικασίες όπως η φωτολιθογραφία (photolithography), η ιοντική εμφύτευση (ion implantation) και η ξηρή χάραξη (dry etching). Κατά την φωτολιθογραφία, το wafer βάλλεται από δέσμες υπεριώδους φωτός (Ultraviolet light) ξεπατικόνοντας το τυπωμένο κύκλωμα στο στρώμα του ημιαγωγού από κάτω. Στην συνέχεια, γίνεται η κατάλληλη ενίσχυση στις περιοχές του ημιαγωγού όπου απαιτείται περισσότερη κινητικότητα φορτισμένων σωματιδίων με την διαδικασία της ιοντικής εμφύτευσης. Τέλος, εκτίθενται οι κατάλληλες περιοχές των συσκευών με την διαδικασία της ξηρής ή της υγρής χάραξης. Στην ξηρή χάραξη, στοχευμένες περιοχές του wafer βάλονται από πλάσμα αντιδραστικών αερίων, όπως ο άνθρακας και η χλωρίνη. [46]

## 2. Προετοιμασία μήτρας

Μετά την περάτωση του σχεδιασμού των ημιαγωγών στο wafer, πρέπει γίνουν οι μεταξύ τους συνδέσεις. Σε αυτό το βήμα, προστίθενται αγωγοί συνδεσιμότητας όπως τα through silicon vias (βλ. κεφάλαιο 2), αφαιρείται με προσοχή όλο το επιπλέον υλικό λεπταίνοντας το wafer, και ολοκληρώνεται με τεμαχισμό των μητρών από το wafer – λεγόμενο και Wafer Dicing.



Εικόνα 3.8 Τεμαχισμός μητρών από wafer [47]

### 3. Σύνθεση Ολοκληρωμένου Κυκλώματος

Η αποκομμένη μήτρα προσαρτάται σε μολύβδινο πλαίσιο, χρησιμοποιώντας αγωγή πάστα ή ειδικό φιλμ. Η διαδικασία ολοκληρώνεται με την καλωδίωση, την ενθυλάκωση της μήτρας σε ολοκληρωμένο κύκλωμα και την δοκιμή αυτού, με σκοπό την διασφάλιση ποιότητας. [48]

#### 3.6. Συσκευασία

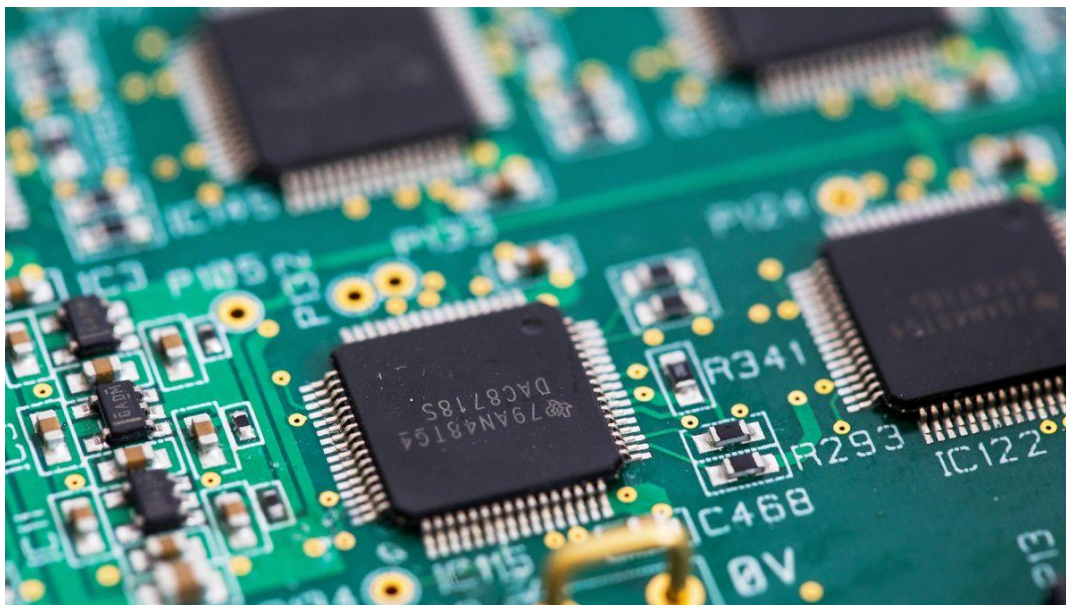
Σημαντικό μέρος της παραγωγή ηλεκτρονικών συσκευών, αποτελεί το η διασύνδεση των επιμέρους μικροτσιπ, τα λεγόμενα chiplets ή dies (μήτρες). Κάθε μήτρα εκτελεί ένα αυτόνομο μέρος της λειτουργικής αλυσίδας, όπως την διαχείριση συσκευών εξόδου.

##### 3.6.1. Διασύνδεση Μικροτσιπ

Μικροηφίδες όπως οι επεξεργαστές (CPUs) δεν είναι ένα ενιαίο κομμάτι πυριτίου. Βασίζονται σε πολλαπλά μικρότερα chiplets. Chiplet ονομάζονται τα ολοκληρωμένα κυκλώματα που έχουν σχεδιαστεί να λειτουργούν ως μέρος μιας συσκευής (υποκυκλώματα). Πολλά chiplet συνθέτουν ένα μικροτσιπ. Η σύνδεση μεταξύ τους, αναφέρεται στην βιβλιογραφία ως σύνδεση chip-to-chip. [49]

Συσκευασία (Packaging) ονομάζεται η διαδικασία διασύνδεσης των chiplets και η σύνθεση του τελικού ολοκληρωμένου κυκλώματος. Η απόδοση του τελικού προϊόντος, μπορεί να καθοριστεί από την επιμέρους βελτίωση των chiplets, αλλά και στην αποτελεσματική συσκευασία του chip.

Η επιφάνεια όπου τοποθετούνται τα chip, ονομάζεται υπόστρωμα (substrate).

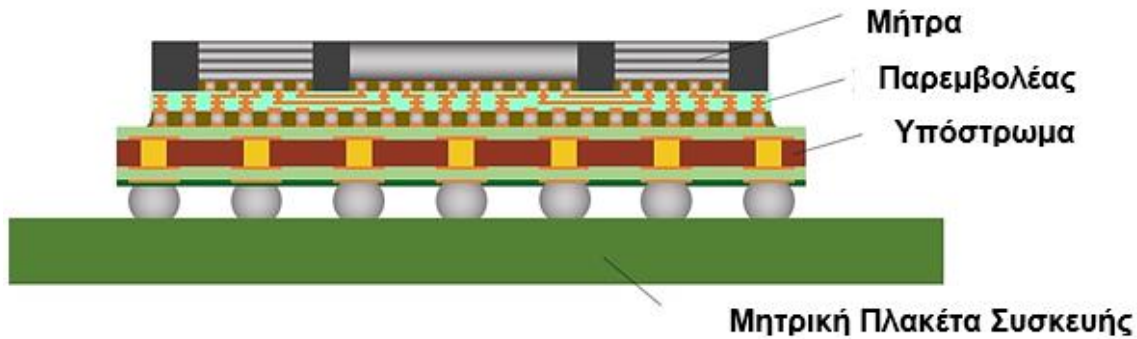


Εικόνα 3.9 Μικροτσιπ σε μητρική πλακέτα

Στην παραπάνω εικόνα, παρατηρούμε το υπόστρωμα, που έχει πράσινο χρώμα και είναι κατασκευασμένο από υαλοβάμβακα (fiberglass).

Τα πιο διαδεδομένα υλικά για substrate είναι το πυρίτιο, ο υαλοβάμβακας και το κεραμικό. Τα chip συνδέονται μέσω προσαρμοσμένων καναλιών, που φαίνονται σαν “χαρακιές” στην επιφάνεια του substrate. Η ποιότητα κατασκευής του υποστρώματος παίζει μεγάλο ρόλο, καθώς καλείται να προσφέρει ισχυρή ηλεκτρομόνωση. Η ηλεκτρομόνωση παίζει κομβικό ρόλο στην ελάττωση απωλειών ενέργειας, ενώ συμβάλλει στην αποφυγή βραχυκυκλωμάτων. Επιπλέον, αυτές οι υλοποιήσεις έχουν περιορισμένο bandwidth. [50]

Bandwidth (εύρος ζώνης) είναι ο όγκος δεδομένων που μπορεί να αποσταλεί μέσω μιας σύνδεσης. Μονάδα μέτρησης είναι τα Mbps (megabit ανά δευτερόλεπτο). Εναλλακτικά, μπορεί να χρησιμοποιηθεί ένας παρεμβολέας (interposer). Το interposer είναι ειδικά σχεδιασμένη συσκευή που διασυνδέει ακίδα προς ακίδα δύο μικροτσιπ μεταξύ τους. Είναι φτιαγμένο από πυρίτιο. Τα τσιπ τοποθετούνται στις υποδοχές. Τα κανάλια του interposer, συνδέουν τσιπ από πυρίτιο. Αυτό εξασφαλίζει λιγότερη απώλεια ισχύος και μεγαλύτερο εύρος ζώνης σε σχέση με την προηγούμενη μέθοδο.



Εικόνα 3.10 Interposer [51]

Ωστόσο, και ο interposer έχει μειονεκτήματα:

- Απαιτείται ακρίβεια στον σχεδιασμό
- Περιορισμός στην χρήση μικροτσιπ συγκεκριμένου μεγέθους
- Αυξημένο κόστος

Μια βελτίωση του interposer είναι το active interposer, που περιλαμβάνει προσαρμοσμένη λογική για βελτιστοποιημένη chip-to-chip διασύνδεση.

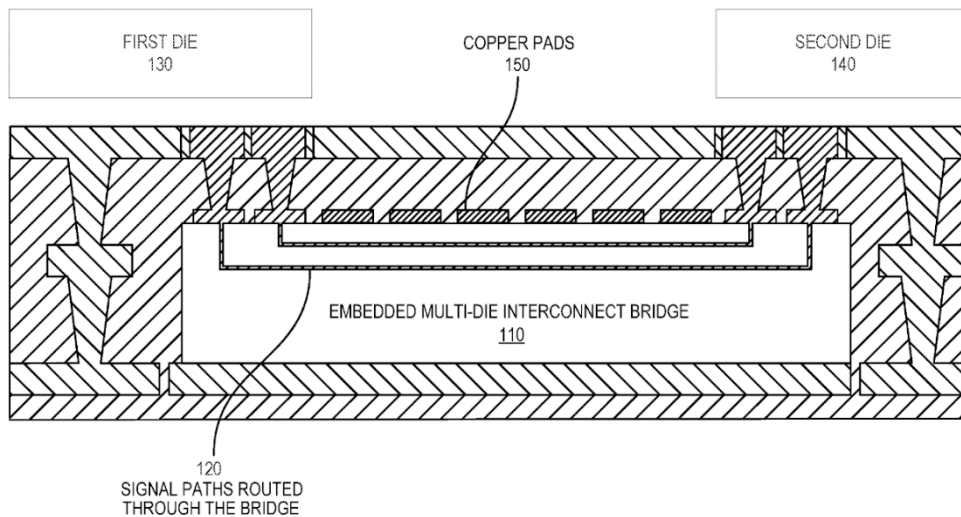
Η Intel έχει αναπτύξει δύο νέες εξειδικευμένες τεχνολογίες συσκευασίας, την EMIB (Embedded Multi-Die Interconnect Bridge) και την Foveros.

### 3.6.2. EMIB: Embedded Multi-Die Interconnect Bridge

Η τεχνολογία EMIB έχει σχεδιαστεί για chip-to-chip συνδέσεις τοποθετημένες σε διδιάστατη επιφάνεια (2D). Πρόκειται για έναν συνδυασμό των substrate και interposer. Σε μια πλακέτα EMIB, υπάρχουν υποδοχές στις οποίες τοποθετούνται τα chip - όπου συνδέονται μεταξύ τους μέσω καναλιών χαλκού.

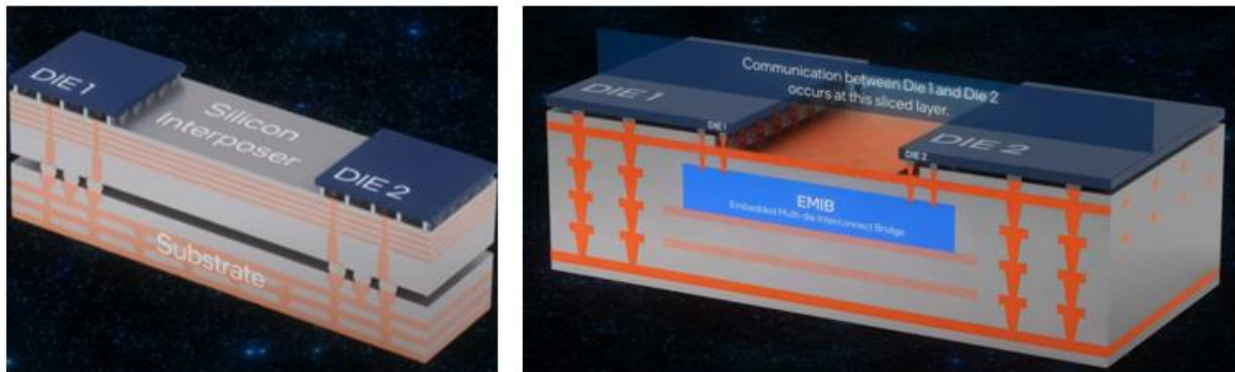
Η καινοτομία βρίσκεται στο EMIB, το οποίο αποτελεί ένα υπόστρωμα ημιαγωγού (πυρίτιο) που παρεμβάλλεται μεταξύ των IC και προσαρμόζεται εντός του υποστρώματος. Τα κανάλια χαλκού περνούν μέσω του EMIB και συνδέονται απευθείας στις υποδοχές των τσιπ, καθιερώνοντας την σύνδεση. Το EMIB αναφέρεται και ως γέφυρα (bridge).

Η γέφυρα προσφέρει μεγάλη συνδεσιμότητα. Σε κάθε πλευρά υπάρχουν από εκατοντάδες μέχρι και χιλιάδες συνδέσεις. Τώρα και τα δύο τσιπ είναι συνδεδεμένα σε αυτήν τη γέφυρα, έχοντας το πλεονέκτημα της μεταφοράς δεδομένων μέσω πυριτίου. Με αυτό το τέχνασμα, αποφεύγονται οι μεγάλες απώλειες που επέφερε η συμβατική χρήση των υποστρωμάτων. [52]

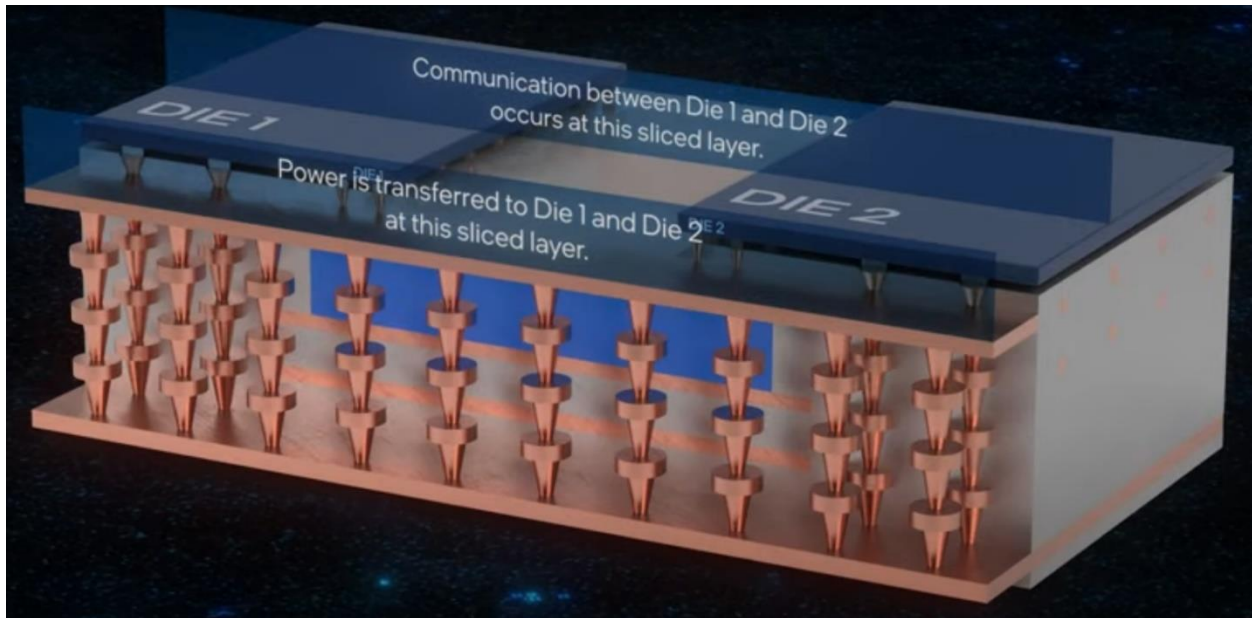


Εικόνα 3.11 Foveros cross section (τομή) Από δημοσίευση της Intel

Μπλοκ χαλκού, τοποθετούνται ανάμεσα σε υπόστρωμα και bridge. Έτσι, προστατεύεται η συσκευή κατά την διαδικασία wafer thinning, όπου αφαιρούνται ανεπιθύμητες στρώσεις υλικού από τα wafers. [53]



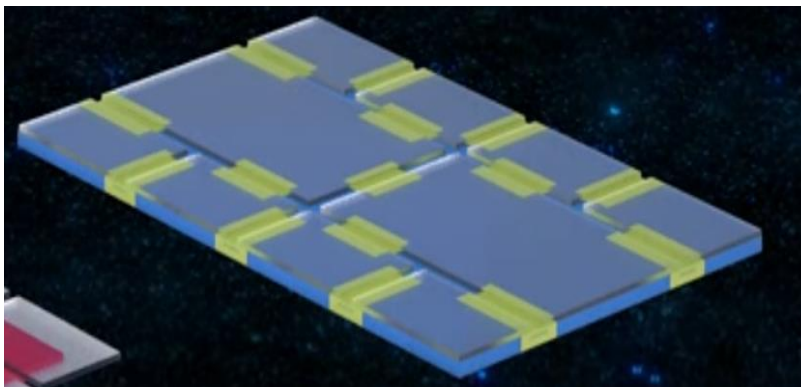
Εικόνα 3.12 Σύγκριση κοινού interposer (αριστερά) με EMIB (δεξιά). Φωτογραφία από Intel



Εικόνα 3.13 Κανάλια τροφοδότησης. Φωτογραφία από Intel

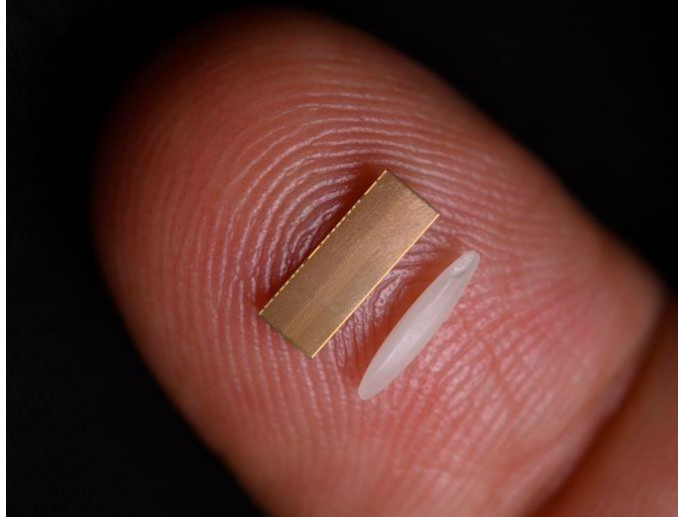
Η τάση τροφοδοσίας διοχετεύεται στα dies μέσω ενός δικτύου χαλκού στην εξωτερική πλευρά της συσκευής.

Η Intel μπορεί να ενσωματώσει πολλαπλές γέφυρες μεταξύ δύο τσιπ εάν χρειάζεται περισσότερο εύρος ζώνης ή πολλές γέφυρες για σχέδια που χρησιμοποιούν περισσότερα από δύο τσιπ. Επίσης, το κόστος αυτής της γέφυρας είναι πολύ μικρότερο από έναν μεγαλύτερο interposer.



Εικόνα 3.14 Διασύνδεση με πολλαπλά τσιπ. Με ανοιχτό πράσινο είναι σημειωμένες οι γέφυρες, ενώ μπλε είναι τα μικροτσιπ. Φωτογραφία από Intel

Το EMIB παρέχει ευελιξία στην τοποθέτηση των τσιπ, επιτρέποντας scaling και στις δύο διαστάσεις και απλότητα στον σχεδιασμό. Επιπλέον, το EMIB έχει μεγάλο yield rate - όπου yield rate είναι το ποσοστό των συσκευών που περνούν με επιτυχία τεστ λειτουργικότητας. Επιπλέον, δεν υπάρχουν TSV (Through-silicon via). TSV ονομάζεται η διαδικασία όπου ένα υλικό πρέπει να διαπεράσει το chip από άκρη σε άκρη. Γενικά, αποτελεί μια κοστοβόρα διαδικασία, το κόστος της οποίας δεν επιφορτίζεται το EMIB.



Εικόνα 3.15 EMIB 1ης Γενιάς και ένας κόκκος ρύζι

Από πλευράς απόδοσης, η πληροφορία chip-to-chip περνάει από κανάλια με αυξημένο εύρος ζώνης κατά 85%, σε σχέση με τα συμβατικά υποστρώματα. Αυτό μπορεί να κάνει την καθημερινή τεχνολογία μας — φορητό υπολογιστή, διακομιστή, επεξεργαστή 5G, κάρτα γραφικών — να λειτουργεί δραματικά πιο γρήγορα. EMIB επόμενης γενιάς θα μπορούσε να διπλασιάσει ή και να τριπλασιάσει αυτό το εύρος ζώνης. Η Intel διαθέτει επί του παρόντος το EMIB στην αγορά σε πολλά από τα προϊόντα της:

- Field Programmable Gate Arrays: Stratix FPGA, Agilex FPGA
- Mobile processors: Kaby G
- Radeon GPU

Η εταιρεία έχει ήδη δηλώσει ότι έρχεται σε πολλά μελλοντικά προϊόντα, όπως το Ponte Vecchio (γραφικά κατηγορίας υπερυπολογιστών), το Sapphire Rapids (επόμενη γενιάς επιχειρησιακός επεξεργαστής Xeon), το Meteor Lake (επεξεργαστής καταναλωτών 2023) και άλλα που σχετίζονται με τα γραφικά. [54]

### 3.6.3. Στοίβαξη μικροτσίπ: Τεχνολογία Foveros

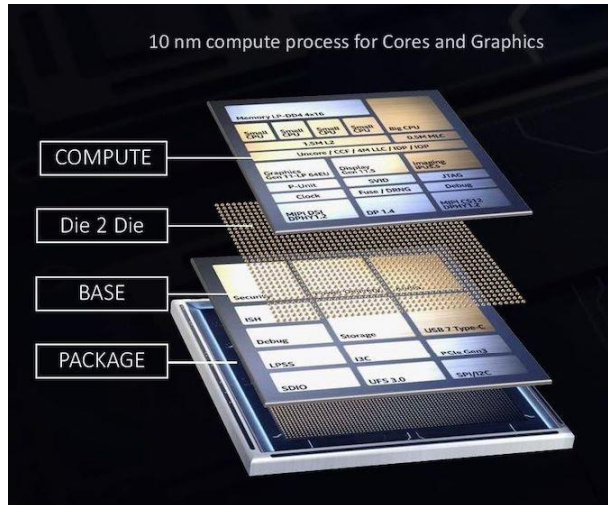
Το Foveros είναι μια τεχνολογία συσκευασίας 3D σύνδεσης και έχει αναπτυχθεί από την Intel. Αυτή η τεχνολογία χρησιμοποιείται για τη στοίβαξη δύο chip το ένα πάνω στο άλλο. Τα chip αναφέρονται και ως μήτρες (dies). Χρησιμοποιεί ενεργό interposer (παρεμβολέα) πυριτίου (Si).

Οι παρεμβολείς παθητικού Si έχουν μόνο ηλεκτρικές διασυνδέσεις ενώ οι ενεργοί παρεμβολείς Si που χρησιμοποιούνται στο Foveros, ενσωματώνουν επίσης μια δομή IC που τα καθιστά αποδοτικότερα.

Η διασύνδεση γίνεται μέσω μικροσκοπικών εξογκωμάτων που ονομάζονται microbumps. Τα bumps συνδέουν δύο άνω και κάτω chip που ονομάζονται αντίστοιχα, άνω πακέτο και κάτω πακέτο ή πακέτο βάσης. [55]

Ο Foveros μπορεί να επιτύχει διασύνδεση σε πολύ μικρή κλίμακα, με μικρότερες αποστάσεις μεταξύ των bumps. Έτσι, προσφέρεται υψηλότερο εύρος ζώνης, μειωμένη καθυστέρηση και βελτιωμένη απόδοση ισχύος.





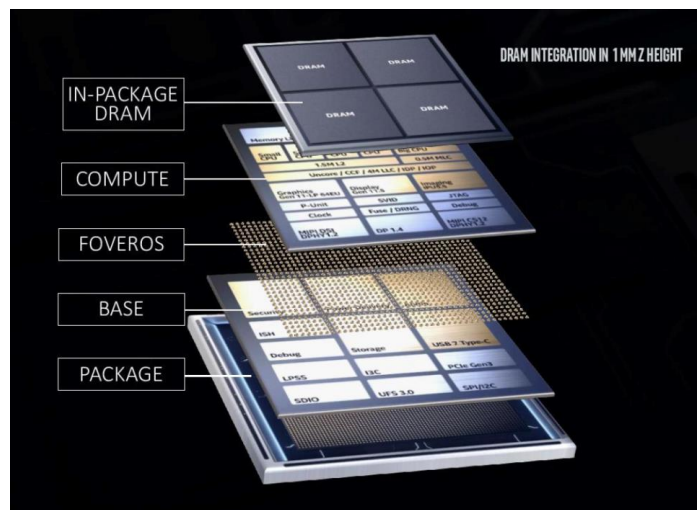
Εικόνα 3.16 Διασύνδεση μητρών με Foveros [55]

Υπάρχουν όμως δύο βασικοί περιορισμοί: η θερμότητα και η ισχύς. Για να αποφύγει προβλήματα με την θερμότητα, η Intel σχεδίασε τα τσιπ της βάσης (base) ώστε να έχουν πολύ λίγη λογική και υλοποιούν διαδικασίες χαμηλής ισχύος.

Ο φόρτος των υπολογισμών μεταφέρεται στα άνω τσιπ, τα οποία τροφοδοτούνται μέσω TSV. Όπως αναφέραμε και στην προηγούμενη ενότητα, τα TSV που φέρουν ισχύ, μπορεί να προκαλέσουν θόρυβο στα δεδομένα λόγω παρεμβολών που προκαλούνται από υψηλά ρεύματα.

### Εφαρμογή στην οικογένεια επεξεργαστών Lakefield

Το πρώτο προϊόν που χρησιμοποιεί την τεχνολογία Foveros είναι το Intel Core i5-L16G7, με κωδικό όνομα "Lakefield", το 2019. Χρησιμοποίησε τεχνολογία 2ης γενιάς Foveros. Το μέγεθος συσκευασίας είναι 12x12mm με πάχος 1mm.



Εικόνα 3.17 Διατομή Lakefield [56]

Η παραπάνω φωτογραφία δείχνει τη δομή του πιο καθαρά. Το πάνω πακέτο είναι μνήμη DRAM και το Foveros είναι μέρος του κάτω πακέτου. Για το κάτω πακέτο, η τεχνολογία Foveros στοιβάζει 2 μήτρες, την πάνω μήτρα υπολογισμού και την κάτω βάση χρησιμοποιώντας micro bump.

Η βάση είναι ενεργός παρεμβολέας. Και η κάτω μήτρα βάσης έχει TSV και συνδέεται με το υπόστρωμα της συσκευασίας. Το chip χρησιμοποιεί τεχνολογία 10nm και διαθέτει πυρήνα υπολογιστών, γραφικά και ελεγκτή μνήμης.

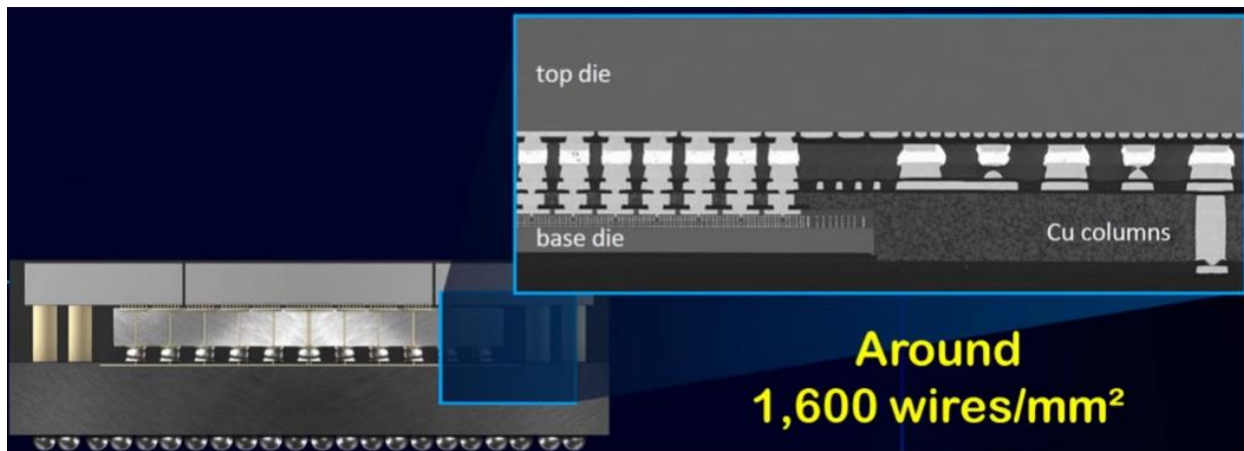
Η κάτω μήτρα χρησιμοποιεί τεχνολογία 22nm και διαθέτει περιφερειακά εξαρτήματα όπως ελεγκτή ασφαλείας, θύρες USB και λωρίδες PCIe. Το κορυφαίο πακέτο είναι το πακέτο μνήμης DRAM και χρησιμοποιεί SK Hynix LPDDR4 (8 GB).

Το κάτω πακέτο περιλαμβάνει την πάνω μήτρα υπολογισμού και τη μήτρα βάσης κάτω και αυτές οι 2 μήτρες συνδέονται χρησιμοποιώντας micro bump. Για περισσότερες λεπτομέρειες, το πάνω και το κάτω καλούπι εφάπτεται με μικρά εξογκώματα κολώνας χαλκού, με απόσταση 50um.

### 3.6.4. Εξέλιξη Foveros

Έχουν ανακοινωθεί δύο επιπλέον παραλλαγές για την τεχνολογία Foveros, που αναμένεται να διατεθούν στην αγορά στα μέσα του 2023. Το Foveros Omni και το Foveros Direct. [57]

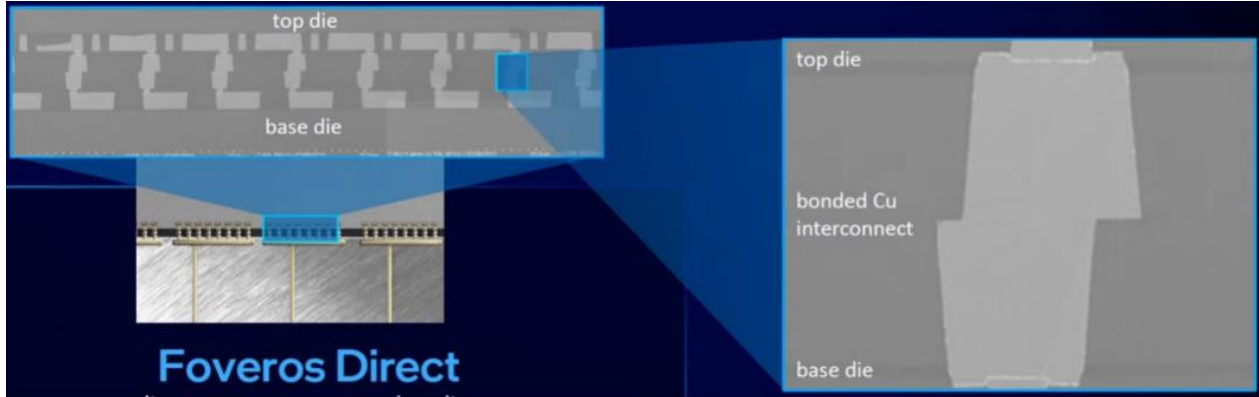
Το Foveros έχει απολήξεις τύπου micro bump και TSV συνδεσιμότητα με το υπόστρωμα, ενώ το bump pitch είναι ανάμεσα 50-36 μm. Bump pitch είναι η απόσταση των κέντρων μεταξύ δύο συναπών micro bumps (βήμα απόστασης). Ολόκληρο το δίκτυο παροχής ρεύματος, καθώς και σήματα, περνούν από τα TSV.



Εικόνα 3.18 Foveros Omni (2023) Πηγή Intel

Το Foveros Omni χρησιμοποιεί χάλκινες στήλες και micro bump, ενώ το bump pitch είναι 25 μm. Οι χάλκινες στήλες εισάγονται για άμεση τροφοδοσία των άνω τσιπ παρακάμπτοντας τα TSV. Έτσι, επιτυγχάνεται σημαντική βελτίωση στην ακεραιότητα του σήματος.

Στην 4η γενιά Foveros, το Foveros Direct δεν χρησιμοποιεί micro bump για τη σύνδεση τσιπ. Εν αντιθέσει, υπάρχει απευθείας σύνδεση χαλκού με χαλκού και έχει βήμα (bump pitch) μικρότερο από 10 μm.



Εικόνα 3.19 Το Foveros Direct (2023) Πηγή Intel

Το Foveros Direct είναι μια τεχνολογία που βοηθά την Intel να μειώσει το bump pitch των die-to-die συνδέσεων της στα 10 micron, πολλαπλασιάζοντας χ6 φορές στην πυκνότητα σε σχέση με το Foveros Omni. Η χρήση μιας εξ ολοκλήρου χάλκινης σύνδεσης, σημαίνει χαμηλή αντίσταση λόγω των αγωγικών ιδιοτήτων του χαλκού- ενώ μειώνεται η κατανάλωση ρεύματος. Τέλος, οι λειτουργίες της εκάστοτε συσκευής θα μπορούσαν να χωριστούν σε πολλαπλά επίπεδα ανάλογα με τις ανάγκες.

Η συγκεκριμένη παραλλαγή θεωρείται συμπληρωματική του Foveros Omni, καθώς θα μπορούσαν να συμπεριληφθούν και τα δύο σε μια διάταξη, καθώς είναι δύναται έχουν κοινές εξωτερικές συνδέσεις τροφοδοσίας εκτελώντας ανεξάρτητες λειτουργίες.

Στην παρακάτω εικόνα, φαίνονται οι τρεις παραλλαγές της Foveros. Τα microns είναι μονάδα μέτρησης σε πλήρη αντιστοίχιση με τα μm.



Εικόνα 3.20 Σύγκριση Foveros Πηγή Intel

Συνοψίζοντας, τα χαρακτηριστικά ανά γενιά φαίνονται στο παρακάτω πίνακάκι.

Γενιά	1η	2η	3η	4η
Όνομα	Foveros	Foveros	Foveros Omni	Foveros Direct
Απόσταση	55um	45um	25um	≤10
Συνδεσιμότητα	Micro bump		Στήλη Χαλκού	Δεσμός Χαλκός με Χαλκό

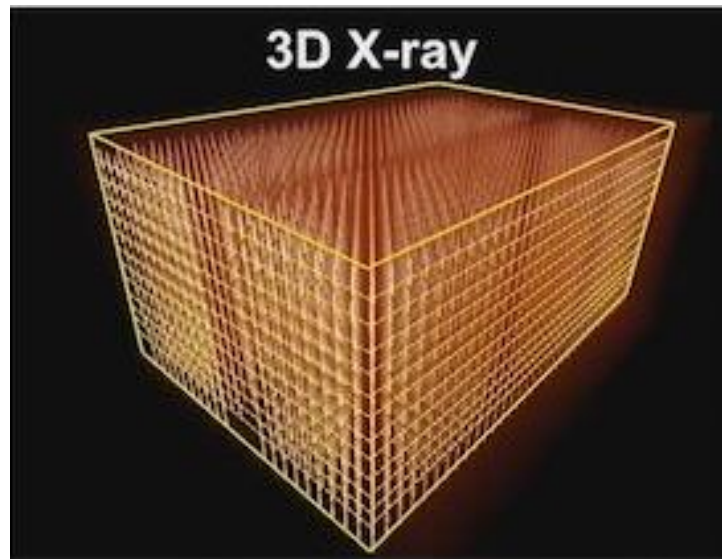
Εικόνα 3.21 Γενιές Foveros [55]

## Μελλοντικές εφαρμογές και ανταγωνισμός

Η καινοτομία Foveros πρόκειται να ενσωματωθεί στις παρακάτω εφαρμογές, μεταξύ άλλων:

- Υπερυπολογιστής Auriga, ο πρώτος υπολογιστής εξ κλίμακας κατασκευασμένος στις ΗΠΑ το 2023
- Επεξεργαστές Intel Meteor Lake (2023)

Η Intel δεν ο μόνος οργανισμός που καινοτομεί στον τομέα της κάθετης σύζευξης μικροτσιπ. Η TSMC διαθέτει παρόμοια τεχνολογία, γνωστή ως Chip-on-Wafer (Δισκίο πυριτίου). Σε μεγάλη επίδειξη το 2020, η εταιρεία παρουσίασε την στοίχιση 12 μικροτσιπ, με το συνολικό πάχος να είναι μικρότερο των 600 microns



Εικόνα 3.22 Το 2020, η IBM παρουσίασε την στοίχιση 12 μικροτσιπ, με το συνολικό πάχος να είναι μικρότερο των 600 microns

Η διεπικοινωνία γίνεται μέσω TSVs πυριτίου, και κάθε επίπεδο υποστηρίζει διαφορετικές λειτουργίες όπως: λογική, υπολογισμοί, έλεγχος εισόδων/εξόδων και θερμομόνωση. [58]

Ζητήματα του chip stacking, όπως οι θερμοκρασίες και η λειτουργικότητα του κάθε στρώματος, αναμένεται να συνεχίσουν να απασχολούν τους ερευνητές για πολλά χρόνια ακόμη.

### 3.7. Οικονομική πολιτική των Fab και Fabless

Το πλεονέκτημα μιας fab εταιρίας, είναι η αποφυγή επενδύσεων στο κομμάτι του σχεδιασμού ISA και του εξοπλισμού παραγωγής, δίνοντας προτεραιότητα στον σχεδιασμό των chip. Αυτό συμφέρει εταιρείες που χρησιμοποιούν εξειδικευμένα chips, όπως η Apple και η Huawei για τα τηλέφωνα τους, η Microsoft και η Amazon για τα Data Centers και η Google για τις υπηρεσίες τεχνητής νοημοσύνης στο cloud. Έτσι, λύνονται τα χέρια των εταιρειών που δεν χρειάζεται πλέον να συμβιβαστούν με προσχεδιασμένα τσιπ.

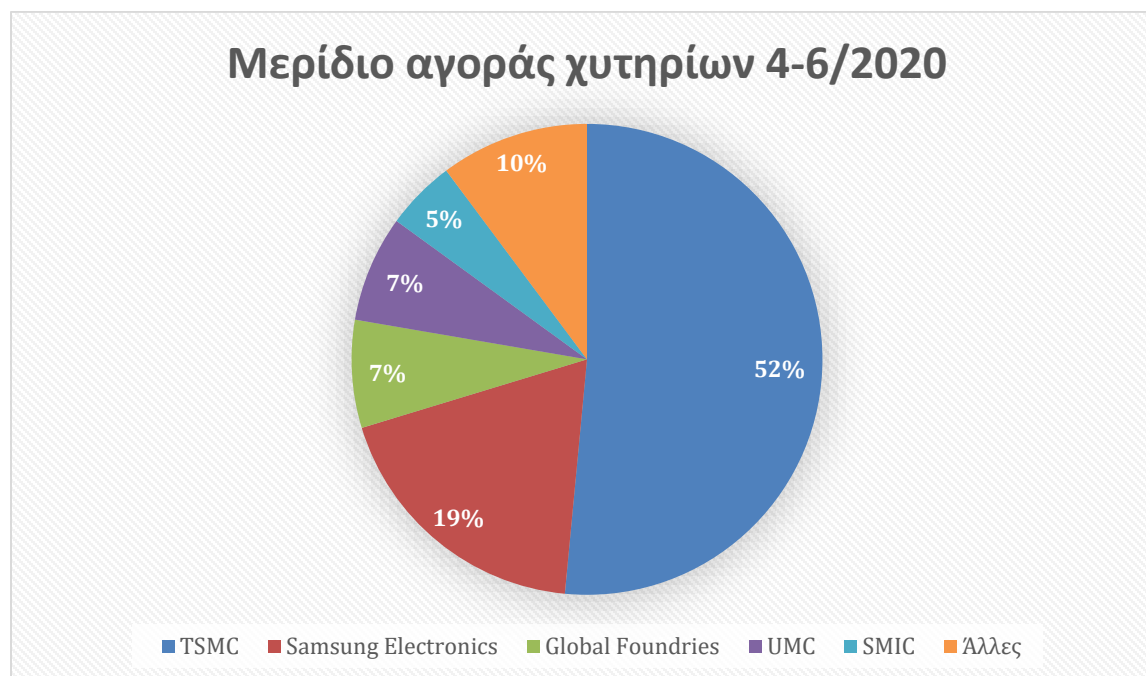
Επιπλέον, οι fabs μοιράζονται έργα αλλά και υποδομές μεταξύ τους. Με αυτόν τον τρόπο, μοιράζεται το κόστος αλλά και η γνώση. Ένα παράδειγμα είναι η κατασκευή τσιπ για κινητό ναυαρχίδα γνωστής εταιρείας. Ένα fab θα αγοράσει νέα bleeding edge μηχανήματα και θα σχεδιάσει τις απαραίτητες διαδικασίες.

Μόλις ολοκληρωθεί η παραγωγή του προϊόντος, τα μηχανήματα εμφανίζουν φυσική φθορά. Ωστόσο, οι fabs χρησιμοποιούν τα μηχανήματα για παραγωγή μικροτσιπ Β διαλογής που προορίζεται για κινητές συσκευές χαμηλότερων δυνατοτήτων και ποιότητας.

Η παραπάνω τακτική ξεκίνησε από την TSMC την δεκαετία του 80. Έκτοτε, έχει φανεί τόσο προσοδοφόρα όπου πολλοί οργανισμοί έχουν φτιάξει θυγατρικές εταιρείες, μοιράζοντας το design και το fabrication.

ΣΧΕΔΙΑΣΜΟΣ IC	ΘΥΓΑΤΡΙΚΗ	ΈΤΟΣ
MEDIATEK	UMC	1997
SAMSUNG ELECTRONICS	Samsung	2006
AMD	Global Foundries	2006

Η TSMC (Taiwanese Semiconductor Company - Ταϊβανέζικη Εταιρεία Ημιαγωγών) μαζί με την Intel έχουν το μεγαλύτερο ποσοστό της αγοράς σε αυτόν τον τομέα, ενώ οι επενδύσεις τους σε έρευνα και ανάπτυξη φτάνουν τα 20 δισεκατομμύρια ευρώ τον χρόνο.[59] Επιπλέον, κατασκευάζουν τρία νέα foundries (εργοστάσιο κατασκευή ημιαγωγών) στην Αριζόνα, με το συνολικό κόστος και των τριών να εκτιμάται στα 50 δις δολάρια.[60]



Εικόνα 3.23 Μερίδιο αγοράς χυτηρίων 4-6/2020 Πηγή [61]

## 4. Ανερχόμενες Τεχνολογίες

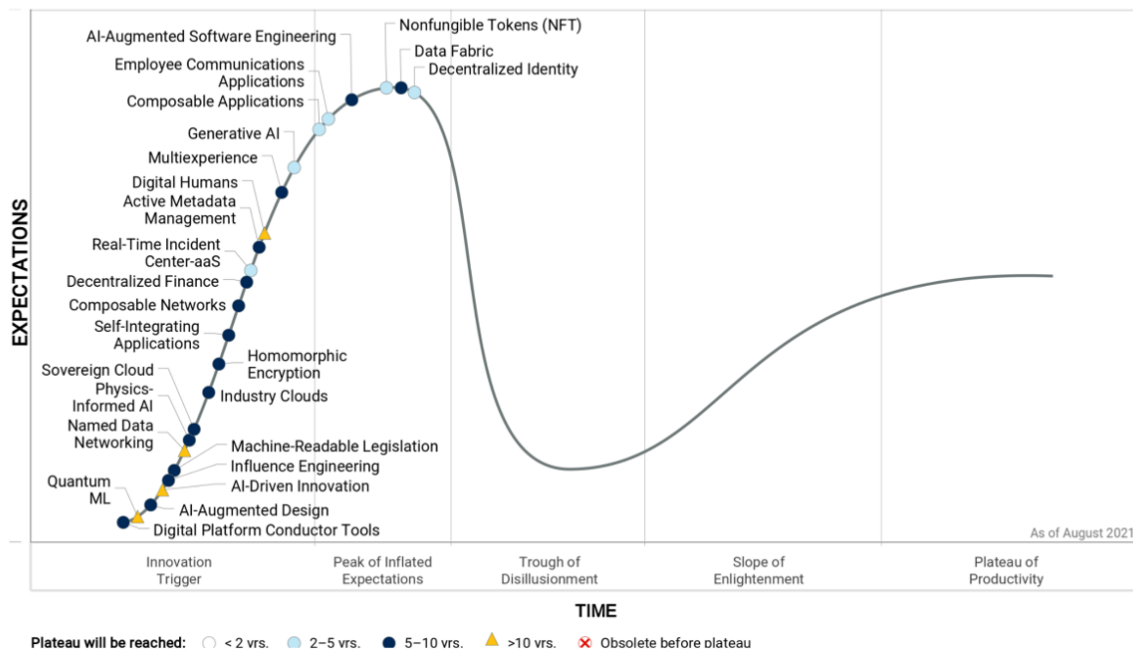
### 4.1. Εισαγωγή

Η εξέλιξη της τεχνολογίας έρχεται μέσα από την καινοτομία. Η καινοτομία εκφράζεται μέσα από:

- Την κατασκευή και χρήση νέων εργαλείων
- Τον σχεδιασμό και την εκτέλεση νέων διαδικασιών
- Τον συνδυασμό των παραπάνω για την εξαγωγή συμπερασμάτων
- Το φιλτράρισμα των συμπερασμάτων για την βελτίωση των εργαλείων και των διαδικασιών για την βελτίωση ή την δημιουργία νέων

Κάθε κλάδος εξελίσσεται σε διαφορετικό τέμπο και έχει τις δικές του προκλήσεις. Ανα τα χρόνια, πολλές από τις σημαντικότερες προκλήσεις έχουν βρει λύση χρησιμοποιώντας εργαλεία ή διαδικασίες από άλλες επιστήμες.

### Hype Cycle for Emerging Technologies, 2021



Εικόνα 4.1 Πηγή Gartner.com

## 4.2. Νευρομορφικοί Υπολογιστές και Brainchip

### 4.2.1. Νευρομορφικός Υπολογισμός και Τεχνητή Νοημοσύνη

Νευρομορφικός υπολογισμός, ονομάζεται η μέθοδος που χρησιμοποιεί ένα υπολογιστικό σύστημα διαμορφωμένη σαν ένας ανθρώπινος εγκέφαλος (βιολογικός νευρωνικός υπολογισμός). Η μέθοδος επεκτείνεται στον κατάλληλο σχεδιασμό υλικού και λογισμικού του νευρομορφικού υπολογιστή που συνδυάζονται για να παράγουν νευρώνες που μπορούν να ενεργοποιήσουν άλλους νευρώνες, να σχηματίσουν συνδέσεις και να ανταποκριθούν σε ερεθίσματα. [62]

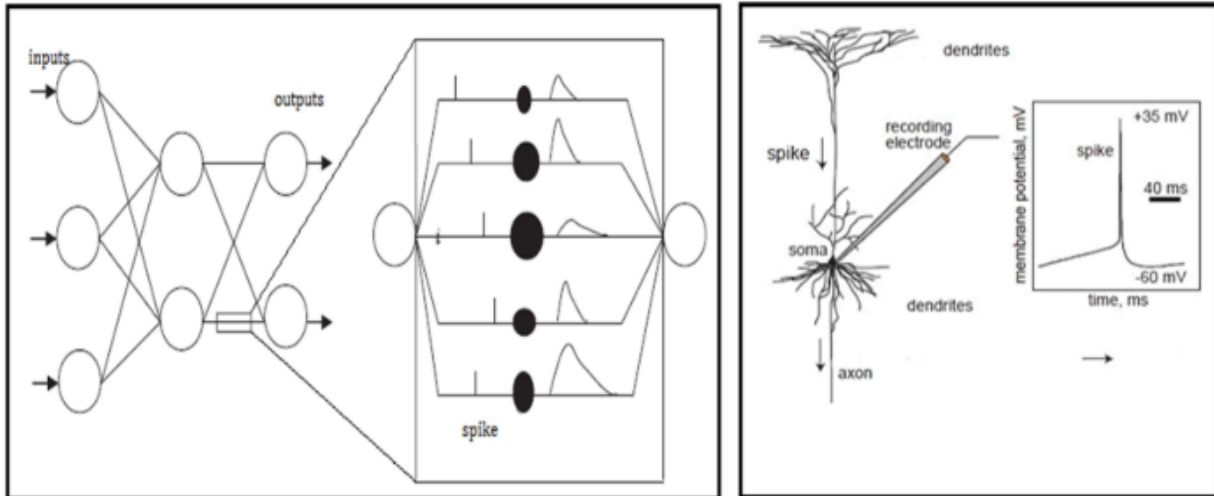
Ο στόχος του νευρομορφικού υπολογισμού είναι να ενεργοποιήσει έξυπνες συσκευές επόμενης γενιάς και αυτόνομα συστήματα. Πιο συγκεκριμένα, χρησιμοποιεί νέες αλγοριθμικές προσεγγίσεις τεχνητής νοημοσύνης που μιμούνται τον τρόπο με τον οποίο ο ανθρώπινος εγκέφαλος αλληλοεπιδρά με τον κόσμο παράγοντας νέες – σχεδόν ανθρώπινες γνώσεις. Διάφορα σήματα μπορούν να πυροδοτήσουν νευρώνες που τους αναγκάζουν να στέλνουν σήματα σε άλλους νευρώνες. Κάθε νευρώνας μπορεί αν θεωρηθεί ως κόμβος. [63]

Σύμφωνα με τον Robin Mitchell, «Ένα παράδειγμα του τρόπου με τον οποίο θα μπορούσε να χρησιμοποιηθεί το υλικό για την αναπαραγωγή αυτής της διαδικασίας θα ήταν οι μικροελεγκτές και τα FPGA. Οι μικροελεγκτές συμπεριφέρονται με παρόμοιο τρόπο με τους νευρώνες όπου μπορούν να επεξεργαστούν εισερχόμενα δεδομένα και να παράγουν μια έξοδο, ενώ τα FPGA συμπεριφέρονται με παρόμοιο τρόπο με τις συνδέσεις μεταξύ νευρώνων στις οποίες μπορούν να δημιουργήσουν, να σπάσουν και να επαναδρομολογήσουν συνδέσεις μεταξύ νευρώνων» [64].

Ο νευρομορφικός υπολογιστής είναι μικροτσίπ το οποίο μπορεί να υποστηρίξει μοντέλα νευρομορφικού υπολογισμού.

Σαν όρος ακούγεται πολύ παρόμοιος με τα πολύ διαδομένα εν έτη 2022, νευρωνικά δίκτυα. Ένα νευρωνικό δίκτυο, ωστόσο, είναι μια σειρά κόμβων που συνδέονται με σταθμισμένους συνδέσμους που - και αυτό - μοιάζει με τους νευρώνες ενός εγκεφάλου. Ωστόσο, σε αντίθεση με τα νευρομορφικά συστήματα, τα νευρωνικά δίκτυα δεν έχουν νευρώνες που πυροδοτούν και στέλνουν παλμούς σε άλλους κόμβους. Αντίθετα, τα νευρωνικά δίκτυα ενεργοποιούν όλους τους κόμβους που λαμβάνουν εισόδους, τις αθροίζουν, εφαρμόζουν συντελεστές και βάρη και μετά παράγουν τις εξόδους τους.

Τα νευρωνικά δίκτυα είναι αλγόριθμοι, που εκτελούνται σε συμβατικούς υπολογιστές. Οι νευρομορφικοί υπολογιστές είναι υπολογιστές με ειδικά σχεδιασμένο υλικό, που μπορεί να υποστηρίξει αλγορίθμους νευρωνικών δικτύων.



Εικόνα 4.2 Νευρώνες ακμής σε Νευρωνικό Δίκτυο (αριστερά) και στην φύση (δεξιά) [65]

Τα νευρωνικά δίκτυα ακίδων (Spike Neural Networks - SNN), είναι νέα μοντέλα που προσομοιώνουν τη φυσική μάθηση με νευρωνικών δικτύων, χρησιμοποιούνται στον νευρομορφικό υπολογισμό για τη λήψη αποφάσεων ως απάντηση στα μαθημένα μοτίβα με την πάροδο του χρόνου. Οι νευρομορφικοί επεξεργαστές αξιοποιούν αυτά τα ασύγχρονα SNN που βασίζονται σε συμβάντα για να επιτύχουν τάξεις μεγέθους κέρδη σε ισχύ και απόδοση σε σχέση με τις συμβατικές αρχιτεκτονικές.

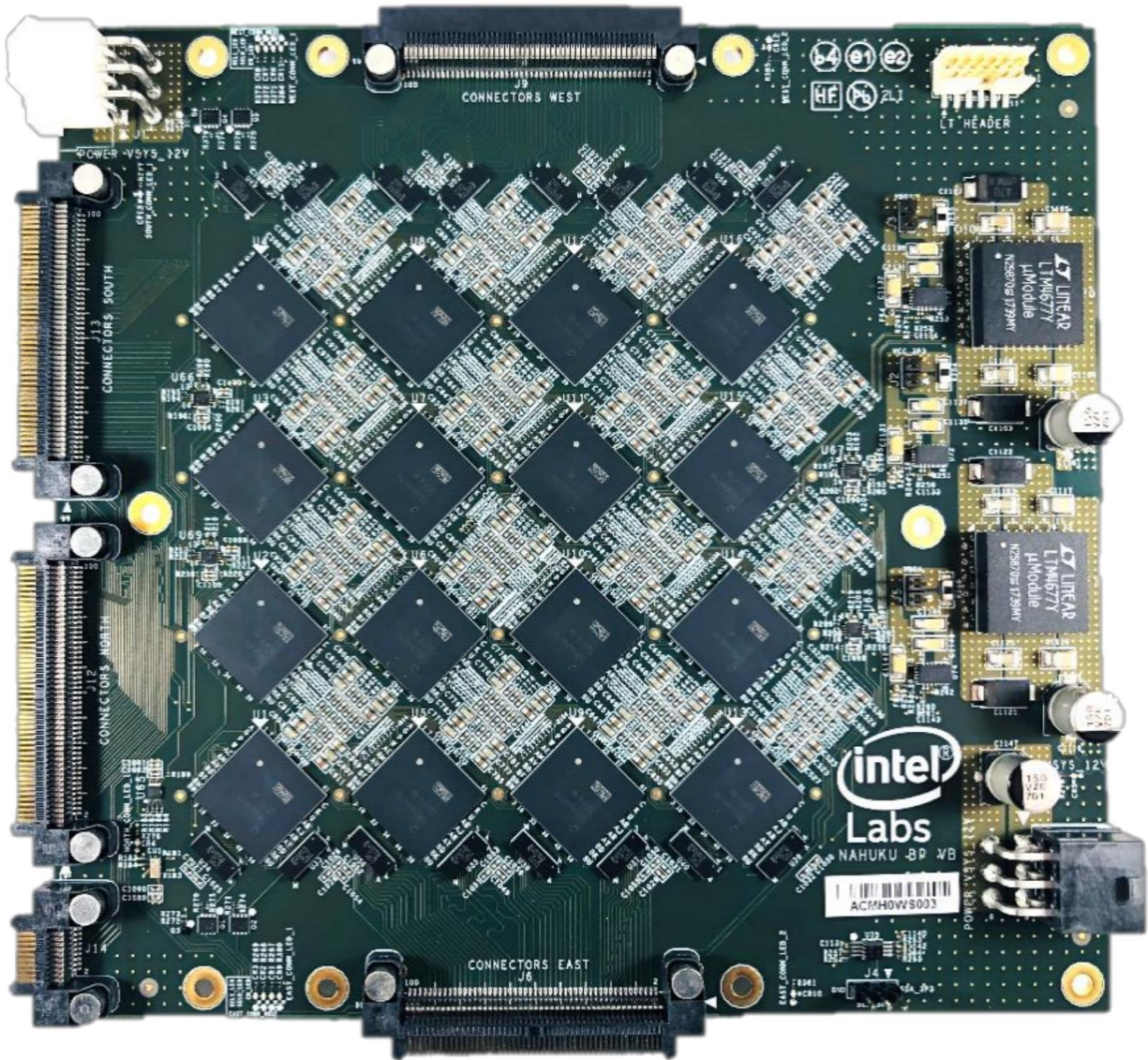
Η καινοτόμος αρχιτεκτονική προσέγγιση του νευρομορφικού υπολογισμού θα τροφοδοτήσει μελλοντικές αυτόνομες λύσεις τεχνητής νοημοσύνης που απαιτούν ενεργειακή απόδοση και συνεχή μάθηση. Υπόσχεται να ανοίξει νέες συναρπαστικές δυνατότητες στους υπολογιστές και χρησιμοποιείται ήδη σε διάφορους τομείς, όπως η αίσθηση, η ρομποτική, η υγειονομική περίθαλψη και εφαρμογές τεχνητής νοημοσύνης μεγάλης κλίμακας. [65]

Δύο παραδείγματα νευρομορφικών τσιπ είναι το Loihi της Intel και το Akida της BrainChip

#### 4.2.2. Intel Loihi

Το τσιπ νευρομορφικής έρευνας δεύτερης γενιάς της Intel Labs, με την κωδική ονομασία Loihi 2, και το Lava, ένα πλαίσιο λογισμικού ανοιχτού κώδικα, θα οδηγήσουν στην καινοτομία και την υιοθέτηση λύσεων νευρομορφικών υπολογιστών. [63]





Εικόνα 4.3 Loihi Nahuku Πλακέτα Πηγή: Intel

Σε σχέση με την προηγούμενη γενιά, το Loihi 2 εμφανίζει τις παρακάτω βελτιώσεις:

- Έως και 10 φορές ταχύτερη ικανότητα επεξεργασίας
- Έως και 60 φορές μεγαλύτερο εύρος ζώνης μεταξύ τσιπ
- Έως 1 εκατομμύριο νευρώνες με 15 φορές μεγαλύτερη πυκνότητα πόρων3
- Υποστηρίζει κλιμάκωση τριών διαστάσεων με εγγενή υποστήριξη Ethernet
- Ένα νέο πλαίσιο λογισμικού ανοιχτού κώδικα που ονομάζεται Lava
- Πλήρως προγραμματιζόμενα μοντέλα νευρώνων με διαβαθμισμένες αιχμές
- Βελτιωμένες δυνατότητες μάθησης και προσαρμογής

#### 4.2.3. Akida BrainChip

Το νευρομορφικό τσιπ Akida της εταιρείας BrainChip έχει παρόμοιες λειτουργίες με το Loihi. Η πεποίθηση της εταιρείας ότι ο δρόμος για την προώθηση της τεχνητής νοημοσύνης δεν είναι η κατασκευή γρηγορότερων υπολογιστών, αλλά η χρήση εξειδικευμένων τσιπ που μπορούν να αποκτήσουν και αποθηκεύσουν γνώση, όπως ο εγκέφαλος.



Εικόνα 4.4 Νευρωνικός επεξεργαστής Akida Πηγή Brainchip

Ο νευρωνικός επεξεργαστής της Akida έχει τα παρακάτω χαρακτηριστικά:

- Λειτουργεί σε χαμηλή ισχύ
- Χαμηλότερη κατανάλωση
- Προσφέρει ευελιξία και αυτονομία
- Βασίζεται σε συμβάντα
- Υποστηρίζει κοινά νευρωνικά δίκτυα
- Επιτρέπει σταδιακή μάθηση
- Εξάγει συμπεράσματα σε υψηλές ταχύτητες

Η καινοτομία της Akida βασίζεται στον όρο edge, όπου αναφέρεται στα άκρα του νευρωνικού δικτύου. Η κατοχυρωμένη τεχνολογία ονομάζεται Edge AI, και αφορά στην εφαρμογή αλγορίθμων τεχνητής νοημοσύνης στο edge, επειδή εκεί παράγονται ή ανιχνεύονται τα δεδομένα και όπου χρειάζονται οι πληροφορίες.

Η BrainChip πιστεύει ότι αυτό απαιτεί εξαιρετικά χαμηλή κατανάλωση ενέργειας και καμία εξάρτηση από τις συνδέσεις δικτύου σε ισχυρές απομακρυσμένες υποδομές υπολογιστικού νέφους (cloud). Επιπλέον, η παραγωγή δεδομένων στο Edge χρειάζεται μια σταθερή πλατφόρμα για συνεχή και αυτόνομη μάθηση που προσαρμόζεται στο τοπικό περιβάλλον σε σχεδόν πραγματικό χρόνο.

Αυτό προσφέρει το Akida chip. Για την αποθήκευση δεδομένων χρησιμοποιείται είτε εσωτερική είτε εξωτερική μνήμη, ενώ μπορεί να εκτελέσει συμπεράσματα και επαυξητική μάθηση χωρίς υποστήριξη κεντρικού επεξεργαστή.

Υπάρχει συγκρατημένη αισιοδοξία ότι η Akida θα αποτελέσει το επόμενο βήμα στην εξέλιξη της τεχνητής νοημοσύνης: μια ευέλικτη, επεκτάσιμη, βασισμένη σε συμβάντα λύση επεξεργαστή για εφαρμογές Edge AI που μπορεί να φέρει επανάσταση στην αλληλεπίδραση ανθρώπου με μηχανή και στο διαδίκτυο των πραγμάτων όπως το γνωρίζουμε.

### 4.3 Bismuth

Το Βισμούθιο (Bismuth) είναι ένα ορυκτό, το οποίο δεν είχε κεντρίσει ιδιαίτερα το ενδιαφέρον της κοινής επιστημονικής γνώμης, μέχρι σήμερα. Στην καθημερινότητα μας, δεν θα συναντήσουμε συχνή χρήση του. Χαρακτηριστικό του Βισμούθιου είναι τα όμορφα ιριδίζοντα χρώματα και ασυνήθιστα σχήματα στα οποία καταλήγει μετά από επεξεργασία. [66]



Εικόνα 4.5 Βισμούθιο

Η επεξεργασία περιλαμβάνει λιώσιμο του μετάλλου σε υψηλή θερμοκρασία, και στην συνέχεια ψύξη του σε αργό ρυθμό. Έχει χαμηλό σημείο τήξης. Παρόλη την δυνατότητα του να κρυσταλοποιείται σχηματίζοντας ασυνήθιστα γεωμετρικά σχέδια, είναι αρκετά εύθραυστο.

Μια ακόμη αξιοσημείωτη χρήση του, είναι σαν συστατικό σε αντιδιαρροϊκά σκευάσματα, όπου περιέχουν 0.25 γραμμάρια.

Ανακαλύφθηκε το 1753. Αρχικά γινόταν η εξαγωγή του από τα ορυχεία, μαζί με ορυκτά όπως ο μόλυβδος, ο χαλκός και ο κασσίτερος. Αποτελεί ένα βαρύ μέταλλο και βρίσκεται στην ίδια γειτονιά του περιοδικού πίνακα, μαζί με τον Υδράργυρο (Hg) και το Πολώνιο (Po). Σε αντίθεση με τα υπόλοιπα μέταλλα της κατηγορίας, είναι ασφαλές για τον άνθρωπο..

Σαν υλικό, έχει χρήσιμες ηλεκτρονικές ιδιότητες, ενώ δεν είναι τοξικό ούτε στην πρώιμη μορφή του. Τα παράγωγα του δεν είναι τοξικά, και τα απόβλητα δεν είναι επιβλαβή προς το περιβάλλον.

Η ομάδα του Robert Hoyer, λέκτορα στο Imperial College του Λονδίνου, ερευνά την δημιουργία και χρήση ημιαγωγών βισμούθιου, με εφαρμογές σε συστήματα φωτοβολταϊκών. Χρησιμοποιείται ήδη σε ορισμένες εφαρμογές ως αντικαταστάτη του μολύβδου ως υλικό ηλεκτρονικής κόλλησης. Επιπροσθέτως, γίνεται χρήση του στην δημιουργία καλαμιών ψαρέματος και σε κατασκευές σωληνώσεων νερού.

Το βισμούθιο είναι αρκετά σπάνιο. Ωστόσο δεν χρειάζεται τόση ποσότητα, όση στο πυρίτιο. Μετατρέπεται σε λεπτά φιλμ, δηλαδή λεπτές στρώσεις πάχους 500/1  $\mu\text{m}$ . Η χρήση του μετάλλου δεν είναι αρκετά διαδεδομένη, οπότε υπάρχει αρκετό διαθέσιμο προς εξόρυξη και εκμετάλλευση. [67]

## 4.4. Graphene

Εδώ και 60 χρόνια, το γραφένιο βρίσκεται υψηλά στις προτιμήσεις των επιστημόνων, ανοίγοντας έδαφος για την σύσταση νέων καινοτομιών. Σε αυτήν την ενότητα, θα καλυφθούν θέματα όπως η βασική χημεία του γραφενίου, ο τρόπος παραγωγής του, τα είδη και οι μορφές του και άλλα.

Το γραφένιο είναι ένα δισδιάστατο μόριο, το οποίο σε σύγκριση με άλλα υλικά, έχει υψηλή ανθεκτικότητα και αγωγιμότητα. Επιπλέον, αποτελεί ελαφριά, ανθεκτική και ευπροσάρμοστη ύλη.

### 4.4.1. Δεσμοί

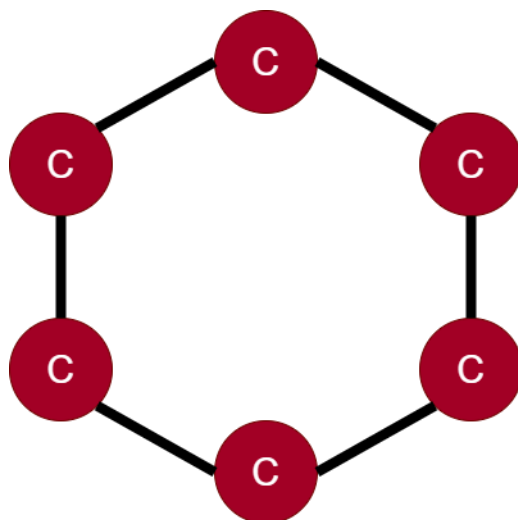
Ο άνθρακας (C) σχηματίζει sigma type ομοιοπολικό δεσμό με άλλα μόρια άνθρακα. Αυτού του τύπου ο δεσμός, προκύπτει όταν τα άτομα μοιράζονται τα ηλεκτρόνια ισόποσα μεταξύ τους. Ένα παράδειγμα sigma type ομοιοπολικού δεσμού είναι το αέριο υδρογόνου ( $\text{H}_2$ ) όπου ένα μόριο υδρογόνου σχηματίζει ομοιοπολικό δεσμό με δεύτερο μόριο υδρογόνου.

Οι δεσμοί σίγμα τύπου αποτελούν τους ισχυρότερους δεσμούς, καθώς το ηλεκτρόνιο που μοιράζονται τα άτομα μεταξύ τους λειτουργεί σαν αλυσίδα που κρατά σταθερή την σύνδεση τους.

Για να χαρακτηριστεί ένα υλικό ως δυνατό θα πρέπει να έχει έναν μεγάλο αριθμό από sigma type δεσμούς. Σε τέτοιες ποσότητες, θα μπορεί να υποστεί φυσική μεταχείριση.

### 4.4.2. Χημεία γραφενίου

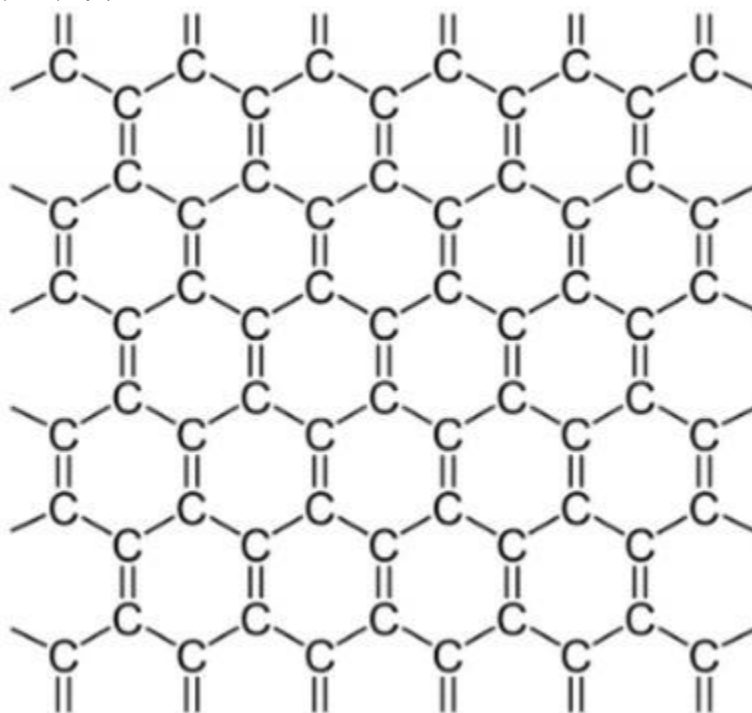
Στο παρακάτω σχήμα, παρατηρείται πως το γραφένιο αποτελείται από ένα πλέγμα ατόμων άνθρακα. Κάθε κρίκος της αλυσίδας, ονομάζεται δακτύλιος γραφενίου. Το σύμβολο C αναπαριστά άτομο άνθρακα, ενώ το | αναπαριστά ομοιοπολικούς δεσμούς.



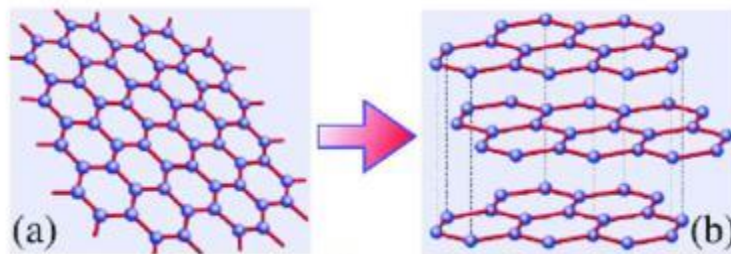
Εικόνα 4. 6 Δακτύλιος Γραφενίου

Ο ομοιοπολικός δεσμός σχηματίζεται, καθώς κάθε άτομο άνθρακα μοιράζεται τρία από τα τέσσερα ηλεκτρόνια του με άλλο άτομο άνθρακα. Το επιπλέον ηλεκτρόνιο κινείται ελεύθερα. Συνεπώς, κάθε άτομο άνθρακα, συνδέεται με το πολύ τρία επιπλέον άτομα.

Τα έξι άτομα C που αποτελούν τον δακτύλιο γραφενίου, προσφέρουν την μεγαλύτερη θερμοδυναμική σταθερότητα στον άνθρακα. Ο αριθμός ατόμων είναι δυνατό να διαφοροποιηθεί, ωστόσο μειώνονται η σταθερότητα και η ομοιομορφία.



Εικόνα 4.7 Δομή Γραφενίου [68]



Εικόνα 4.8 Σελίδα Γραφενίου (b) Στοίβαξη σελίδων γραφενίου [68]

#### 4.4.3. Αγωγιμότητα και Ποιότητα

Στην προηγούμενη ενότητα, αναφέρθηκε πως για κάθε άτομο άνθρακα υπάρχει ένα ηλεκτρόνιο ελεύθερο να κινηθεί σε μια δομή γραφενίου. Επιπλέον, γνωρίζοντας ότι:

- Ηλεκτρισμός είναι η προσανατολισμένη κίνηση ηλεκτρονίων
- Μια δομή γραφενίου περιέχει μεγάλο αριθμό ατόμων άνθρακα
- Σε κάθε άτομο αντιστοιχεί ένα ελεύθερο ηλεκτρόνιο
- Το γραφένιο μπορεί να δεσμεύει και να αποδεσμεύει ηλεκτρόνια με μεγάλη ευκολία

Υπάρχουν υψηλές προσδοκίες για την αγωγιμότητα του εν λόγω υλικού. Για την ακρίβεια, το γραφένιο είναι 1000 φορές πιο αγωγίμο σε σύγκριση με τον χαλκό. Ο όρος ποιότητα σε συνάρτηση με το γραφένιο, είναι ποσοτικός όρος και αναφέρεται στην σχέση αγωγιμότητας (conductivity) και αντοχής (strength).

Όταν αναφέρουμε πως η ποιότητα ενός υλικού υπερτερεί αυτής ενός άλλου, σημαίνει πως οι δείκτες αγωγιμότητας και αντοχής του είναι μεγαλύτεροι.

#### 4.4.4. Παραγωγή και εφαρμογές

Πρώτη παρατήρηση και συνάμα παραγωγή γραφενίου έγινε με χρήση κολλητικής ταινίας σε ένα κομμάτι άνθρακα. Υπάρχουν δύο προσεγγίσεις στην δημιουργία γραφενίου. Οι λεγόμενες Bottom Up (μέθοδος χιτισίματος) και Top Down (μέθοδος αποδόμησης). Στην bottom up προσέγγιση, η γραφίνη κατασκευάζεται άτομο προς άτομο δημιουργώντας ένα film (στρώση, sheet). Ο ISO ορισμός του παραπάνω, είναι “One layer graphene”.

Με την παραπάνω μέθοδο, απαιτούνται τρισεκατομμύρια ενώσεις άνθρακα για να σχηματίσουν ακόμα και ένα μικρό κομμάτι γραφίνης, εμβαδού μερικών mm. Ως εκ τούτου, η bottom up προσέγγιση είναι ιδιαίτερα χρονοβόρα, ενώ έχει μεγάλο κόστος.

Ένας από τους τρόπους παραγωγής γραφίνης bottom up, είναι η ιδιότητα των κρυστάλλων να μεγαλώνουν όταν τους δοθεί το κατάλληλο περιβάλλον. Το πρώτο βήμα γίνεται με την μέθοδο που, ονομάζεται Chemical Vapor Deposition (CVD).

Έτσι, καταλήγουμε με ένα χάλκινο πιάτο που καλύπτεται από μια στρώση γραφενίου. Το επόμενο βήμα θέλει προσοχή, καθώς η αφαίρεση της γραφίνης δεν μπορεί να επιτευχθεί εύκολα χωρίς να καταστραφεί το φιλμ. Επιστήμονες από το MIT, δημοσίευσαν ένα paper το 2019, όπου αναφέρουν μια διαδικασία που μπορεί να επιτύχει ακριβώς αυτό.

Σε αντίθεση με το χτίσιμο γραφίνης άτομο προς άτομο της Bottom Up μεθόδου, μια πολυχρησιμοποιημένη εναλλακτική προσέγγιση είναι η παραγωγή γραφίνης από γραφίτη με την διαδικασία της απολέπισης (exfoliation). Hummer's Method.

Ο γραφίτης αποτελείται από εκατομμύρια μικροσκοπικές φλούδες γραφίνης. Στην διαδικασία της απολέπισης, αφαιρούνται φλούδες μικροσκοπικού πάχους από τον γραφίτη, με αποτέλεσμα την δημιουργία graphene sheets. Μόρια γραφίνης συνδέονται στον γραφίτη με την δύναμη Van der Waal's. Πρακτικά, VW είναι ένας τύπος στατικού ηλεκτρισμού που συμβαίνει σε μοριακό επίπεδο. Αποτελεί ένα αδύναμο δεσμό που μπορεί να σπάσει χωρίς να απαιτείται μεγάλη δύναμη.

Ένας από τους τρόπους που χρησιμοποιούν οι ερευνητές για να σπάσουν την VW στον γραφίτη, είναι με την τεχνική που ονομάζεται απολέπιση υγρής φάσης. Μια επιπλέον διαδικασία που εφαρμόζεται από την εταιρεία Talga Resources, και ονομάζεται ηλεκτροχημική απολέπιση.

	Αριθμός Στρώσεων
Γραφένιο 1 στρώσεων	1
Γραφένιο 2 στρώσεων	2
Γραφένιο μερικών στρώσεων	3 έως 10
Νανοαιμοπετάλια	11 έως 3000
Γραφίτης	3000+

*Πίνακας 4.1 Είδη Γραφενίου*

Λόγω των πολλαπλών ιδιοτήτων του, το γραφένιο βρίσκει εφαρμογή σε πολλά πεδία, μεταξύ άλλων:

- Βιοαισθητήρες νανογραφίνης. Ο βιοαισθητήρας τυροσινάσης (ουσία) με βάση το νανογραφένιο αποδείχθηκε ένα πολλά υποσχόμενο και αξιόπιστο εργαλείο για την ταχεία ανίχνευση ρύπανσης από την βλαβερής ουσία Βυσφενόλης Α (BPA) που προκύπτει από πολυανθρακικά πλαστικά προϊόντα.
- Φωτοανιχνευτής γραφίνης: Όπως παρατηρήθηκε κατά την διάρκεια της πρόσφατης πανδημίας, ο τομέας της αναγνώρισης ασθενειών είναι μακριά από ιδανική. Το γραφένιο είναι ένα πολλά υποσχόμενο υποψήφιο υλικό για δημιουργία φωτοανιχνευτών, καθώς το φάσμα απορρόφησης του είναι πολύ ευρύ (από UV μέχρι IR). Είναι πολλά υποσχόμενο για την ανάπτυξη οπτοηλεκτρονικών εφαρμογών θερμού φορέα με βάση το γραφένιο [69].

## Αναφορές

- [1] Cesarotti, C. (2019, MAY 20). Conductors vs. Insulators: A Quantum Perspective. Ανάκτηση από SITNBoston: <https://sitn.hms.harvard.edu/flash/2019/conductors-vs-insulators-quantum-perspective/>
- [2] Helmenstine, Anne Marie, Ph.D. (2020, August 27). 10 Examples of Electrical Conductors and Insulators. Retrieved from <https://www.thoughtco.com/examples-of-electrical-conductors-and-insulators-608315>
- [3] Γιαννακόπουλος, Π. Γ. (2012). Ηλεκτρονικά: Δίοδοι και Ενισχυτικά Στοιχεία. Αυτοέκδοση.
- [4] John Emsley, Nature's Building Blocks: An A-Z Guide to the Elements. Oxford: Oxford University Press, 2001.
- [5] Ευσταθίου, Κ.Π. (2009). Τεχνολογία Υπολογιστικών Συστημάτων. New Tech Pub
- [6] How Does a Transistor Work? (2013, July 9). [Video]. YouTube. <https://www.youtube.com/watch?v=IcrBqCFLHIY>
- [7] Doping: n- and p-semiconductors - Fundamentals - Semiconductor Technology from A to Z - Halbleiter.org <https://www.halbleiter.org/images/fundamentals/doping>
- [8] (2021, April 11). Diode: Definition, Symbol, and Types of Diodes. Electrical4U. <https://www.electrical4u.com/diode-working-principle-and-types-of-diode/>
- [9] T. L. Lowe, John Rounce, Calculations for A-level Physics, p. 2, Nelson Thornes, 2002 ISBN 0-7487-6748-7.
- [10] A-M Ampère, Recueil d' Observations Électro-dynamiques, p. 56, Paris: Chez Crochard Libraire 1822 (in French).
- [11] Wanlass, F. M. and Sah, C.T. "Nanowatt Logic Using Field-Effect Metal-Oxide Semiconductor Triodes," International Solid State Circuits Conference Digest of Technical Papers (February 20, 1963) pp. 32-33.
- [12] Voinigescu, Sorin (2013). High-Frequency Integrated Circuits. Cambridge University Press. p. 164. ISBN 9780521873024
- [13] I. Kymissis. Organic Field Effect Transistors: Theory, Fabrication and Characterization. Integrated Circuits and Systems. Springer, 2008.
- [14] MOSFET as a Switch electronic-tutorials.gr [https://www.electronics-tutorials.ws/transistor/tran\\_7.html](https://www.electronics-tutorials.ws/transistor/tran_7.html)
- [15] Prasad Saggurti, P. G. (n.d.). Is FinFET Process the Right Choice for Your Next SoC? [www.Synopsys.Com](http://www.Synopsys.Com). <https://www.synopsys.com/designware-ip/technical-bulletin/finfet-process.html>
- [16] Kawa, J. (n.d.). The Use of FinFETs in IP Design. Synopsys. <https://www.chipestimate.com/The-Use-of-FinFETs-in-IP-Design/Synopsys/Technical-Article/2013/04/23>
- [17] ACS Appl. Mater. Interfaces 2013, 5, 13, 6255–6260 Publication Date: June 11, 2013 <https://doi.org/10.1021/am4012484> Copyright © 2013 American Chemical Society
- [18] Min-Ho Kang, ... Jungwon Park, in Comprehensive Nanoscience and Nanotechnology (Second Edition), 2019
- [19] Cutress, I. (2021, May 6). IBM Creates First 2nm Chip. AnandTech. <https://www.anandtech.com/show/16656/ibm-creates-first-2nm-chip>
- [20] VTFET: The revolutionary new chip architecture that could keep Moore's Law alive for years to come. (n.d.). IBM Research Blog. <https://research.ibm.com/blog/vtfet-semiconductor-architecture>
- [21] Moore, S. K. (2021, June 24). Intel's Stacked Nanosheet Transistors Could Be the Next Step in Moore's Law. IEEE Spectrum. <https://spectrum.ieee.org/intels-stacked-nanosheet-transistors-could-be-the-next-step-in-moores-law>
- [22] Complementary FET (CFET). (2020, April 16). Semiconductor Engineering. [https://semiengineering.com/knowledge\\_centers/integrated-circuit/transistors/3d/cfet/](https://semiengineering.com/knowledge_centers/integrated-circuit/transistors/3d/cfet/)
- [23] Clarke, P. (2022, January 24). Here comes the forksheet transistor, says IMEC -. EENewsEurope. <https://www.eenewseurope.com/en/here-comes-the-forksheets-transistor-says-imec/>
- [24] Complementary FET (CFET). (2020b, April 16). Semiconductor Engineering. [https://semiengineering.com/knowledge\\_centers/integrated-circuit/transistors/3d/cfet/](https://semiengineering.com/knowledge_centers/integrated-circuit/transistors/3d/cfet/)
- [25] Spencer, M. (2021, September 1). Taiwan's TSMC Breakthrough on 1nm Chips. [www.Linkedin.Com](http://www.Linkedin.Com). <https://www.linkedin.com/pulse/taiwans-tsmc-breakthrough-1nm-chips-michael-spencer/>



- [26] Gianfagna, W. W. W. S. Y. N. O. P. S. Y. S. C. O. M. (2021, June 30). What is Moore's Law? – An Overview. Www.Synopsys.Com. <https://www.synopsys.com/glossary/what-is-moores-law.html#:~:text=Moore%27s%20law%20is%20a%20term,doubles%20about%20every%20two%20years>
- [27] Gordon E. Moore. (2021, May 26). Science History Institute. <https://www.sciencehistory.org/historical-profile/gordon-e-moore>
- [28] IBM and Samsung Unveil Semiconductor Breakthrough That Defies Conventional Design. (2021, December 14). IBM Newsroom. <https://newsroom.ibm.com/2021-12-14-IBM-and-Samsung-Unveil-Semiconductor-Breakthrough-That-Defies-Conventional-Design>
- [29] Gwennap, L. (2020, October 13). Apple's 5 Nanometer Chip Is Another Signpost That Moore's Law Is Running Out. Forbes. <https://www.forbes.com/sites/linleygwennap/2020/10/12/apple-moores-law-is-running-out/?sh=476b370a529a>
- [30] Hopkinson, M. (2015, August 27). With silicon pushed to its limits, what will power the next electronics revolution? Www.Phys.Org. <https://phys.org/news/2015-08-silicon-limits-power-electronics-revolution.html>
- [31] Cutress, I. (2021b, May 6). IBM Creates First 2nm Chip. AnandTech. <https://www.anandtech.com/show/16656/ibm-creates-first-2nm-chip>
- [32] 14-NM TECHNOLOGY & FinFET in MICROWIND Etienne.sicard@insa-toulouse.fr <https://slideplayer.com/slide/13491158/>
- [33] Strained Transistors - REFERENCE PMOS-strained. (n.d.). Www.Intel.Com. [https://www.intel.com/pressroom/kits/advancedtech/doodle/ref\\_strain/strain.htm](https://www.intel.com/pressroom/kits/advancedtech/doodle/ref_strain/strain.htm)
- [34] S. (2021b, May 13). IBM's 2nm Transistor Is No Less Than A Miracle But The Trick Is In The Shape And Not The Size. Dominique Clare. <https://doms2cents.com/ibms-2nm-transistor-is-no-less-than-a-miracle-but-the-trick-is-in-the-shape-and-not-the-size/>
- [35] Cutress, I. (2021c, July 26). Intel's Process Roadmap to 2025: with 4nm, 3nm, 20A and 18A?! AnandTech. <https://www.anandtech.com/show/16823/intel-accelerated-offensive-process-roadmap-updates-to-10nm-7nm-4nm-3nm-20a-18a-packaging-foundry-emib-foveros>
- [36] WSTS Semiconductor Market Forecast. (n.d.). WSTS. <https://www.wsts.org/76/Recent-News-Release>
- [37] D. (2021a, December 3). Global Semiconductor Sales Increase 24% Year-to-Year in October; Annual Sales Projected to Increase 26% in 2021, Exceed \$600 Billion in 2022. Semiconductor Industry Association. <https://www.semiconductors.org/global-semiconductor-sales-increase-24-year-to-year-in-october-annual-sales-projected-to-increase-26-in-2021-exceed-600-billion-in-2022/>
- [38] [www.anysilicon.com](http://www.anysilicon.com)
- [39] Rubino, D. (2015, September 12). Microsoft on Windows Phone "We've massively retrenched" but still focusing on core flagships for fans. Windows Central. <https://www.windowscentral.com/microsoft-windows-phone-we-massively-retrenched>
- [40] Rizvi, Syed (2005). "1.3 The Technology History of Masks". Handbook of Photomask Manufacturing Technology. CRC Press. p. 728. ISBN 9781420028782
- [41] Fabless Semiconductor Companies. (2019, December 6). Semiconductor Engineering. [https://semiengineering.com/knowledge\\_centers/manufacturing/fabless-semiconductor-companies/](https://semiengineering.com/knowledge_centers/manufacturing/fabless-semiconductor-companies/)
- [42] User, S. (2015, November 2). How Personnel are monitored. Www.Cleanroom-Industries.Com. <https://www.cleanroom-industries.com/index.php/resources/how-personnel-are-monitored/191>
- [43] (2002) Design and Fabrication of VLSI Devices. In: Algorithms for VLSI Physical Design Automation. Springer, Boston, MA. [https://doi.org/10.1007/0-306-47509-X\\_2](https://doi.org/10.1007/0-306-47509-X_2)
- [44] Laplante, Phillip A. (2005). "Wafer". Comprehensive Dictionary of Electrical Engineering (2nd ed.). Boca Raton, Florida: CRC Press. p. 739. ISBN 978-0-8493-3086-5.
- [45] ID 37232881 Vasily Smirnov | Dreamstime.com Δεξιά ID 91825000 © Forance | Dreamstime.com
- [46] Nam-Trung Nguyen Micromixers (Second Edition) Fundamentals, Design and Fabrication Micro and Nano Technologies 2012 <https://www.sciencedirect.com/science/article/pii/B9781437735208000048>

- [47] Wafer Dicing by diamond blade - dicing-grinding service. (n.d.). Www.Dicing-Grinding.Com. <https://www.dicing-grinding.com/services/dicing/>
- [48] "Electro Conductive Die Attach Film(Under Development) | Nitto". www.nitto.com. Archived from the original on 2019-05-26. Retrieved 2019-05-26
- [49] Nossek, Josef & Russer, Peter & Noll, Tobias & Mezghani, Amine & Ivrlac, Michel & Korb, Matthias & Mukhtar, Farooq & Yordanov, Hristomir & Russer, Johannes. (2013). Chip-to-Chip and On-Chip Communications. intechopen. 10.5772/52981.
- [50] Boston University. (2018, April 25). Here's a feasible way for our devices to send data with light. Futurity. <https://www.futurity.org/microelectronic-chips-bulk-silicon-1740352-2/>
- [51] DNP Develops Interposer, a Primary Component in Next-Generation Semiconductor Packaging
- [52] Intel EMIB Technology Explained. (2021, July 26). [Video]. YouTube. <https://www.youtube.com/watch?v=mRQFJFmYMak>
- [53] <https://patents.google.com/patent/WO2018048443A1/en>
- [54] <https://patentscope.wipo.int/search/en/detail.jsf?docId=WO2018048443>
- [55] Intel Foveros Technology Explained. (2021, July 26). [Video]. YouTube. <https://www.youtube.com/watch?v=eMmCYqN6KSs&t=1s>
- [56] Alcorn, P. (2019, August 21). Intel Lakefield 3D Foveros Hybrid Processors: Hot Chips 31 Live Coverage. Tom's Hardware. <https://www.tomshardware.com/news/intel-lakefield-foveros-3d-chip-stack-hybrid-processor,40205.html>
- [57] Cutress, I. (2021d, July 26). Intel's Process Roadmap to 2025: with 4nm, 3nm, 20A and 18A?! AnandTech. <https://www.anandtech.com/show/16823/intel-accelerated-offensive-process-roadmap-updates-to-10nm-7nm-4nm-3nm-20a-18a-packaging-foundry-emib-foveros/4>
- [58] Cutress, I. (2020, August 25). TSMC Teases 12-High 3D Stacked Silicon: SoIC Goes Extreme. AnandTech. <https://www.anandtech.com/show/16026/tsmc-teases-12-high-3d-stacked-silicon>
- [59] Shead, S. (2022, February 4). Chip giants are ramping up spending by the billions as semiconductor demand booms. CNBC. <https://www.cnbc.com/2022/02/04/tsmc-intel-ramp-up-spending-as-semiconductor-demand-booms.html>
- [60] Yu, Y. (2021, September 24). Intel breaks ground on \$20bn Arizona chip plants in battle with TSMC. Nikkei Asia. <https://asia.nikkei.com/Business/Tech/Semiconductors/Intel-breaks-ground-on-20bn-Arizona-chip-plants-in-battle-with-TSMC>
- [61] Kundu, K. (2020, July 6). TSMC Beats Samsung With More Than 51% Share of the Global Foundry Market. Beebom. <https://beebom.com/tsmc-beats-samsung-with-more-than-51-share-of-the-global-foundry-market/>
- [62] Lutkevich, B. (2020, February 11). neuromorphic computing. SearchEnterpriseAI. <https://www.techtarget.com/searchenterpriseai/definition/neuromorphic-computing>
- [63] Neuromorphic Computing - Next Generation of AI. (n.d.). Intel. <https://www.intel.com/content/www/us/en/research/neuromorphic-computing.html>
- [64] Mitchell, R. (2019, July 18). AI Hardware Roundup: Neuromorphic Chips and Neural Network SoCs. News. <https://www.allaboutcircuits.com/news/ai-hardware-roundup-neuromorphic-chips/>
- [65] Lendave, V. (2021, November 12). A Tutorial on Spiking Neural Networks for Beginners. Analytics India Magazine. <https://analyticsindiamag.com/a-tutorial-on-spiking-neural-networks-for-beginners/>
- [66] Stoll, C. (2017, November 21). Facts About Bismuth. Livescience.Com. <https://www.livescience.com/39451-bismuth.html>
- [67] Bismuth - (Bi) - Chemical properties, Health and Environmental effects. (n.d.). Www.Lentech.Com. <https://www.lenntech.com/periodic/elements/bi.htm>
- [68] Graphene: structure and shape. (n.d.). Graphene-Info. <https://www.graphene-info.com/graphene-structure-and-shape>

- [69] Wu L, Deng D, Jin J, Lu X, Chen J. Nanographene-based tyrosinase biosensor for rapid detection of bisphenol A. *Biosens Bioelectron.* 2012 May 15;35(1):193-199. doi: 10.1016/j.bios.2012.02.045. Epub 2012 Mar 7. PMID: 22445847.