

ΠΑΝΕΠΙΣΤΗΜΙΟ ΔΥΤΙΚΗΣ ΑΤΤΙΚΗΣ



Σχολή Μηχανικών

Τμήμα Μηχανικών Βιομηχανικής Σχεδίασης και Παραγωγής

Διπλωματική Εργασία

Ψηφιακά Ηλεκτρονικά:

**Ανάπτυξη, σχεδίαση και υλοποίηση εκπαιδευτικών ασκήσεων σε ολοκληρωμένα
κυκλώματα (ICs) με χρήση λογισμικών ECAD**

Χρήστος Καρατσικάκης

A.M. 71447102

Επιβλέπων Καθηγητής

Νικόλαος Λάσκαρης

Αθήνα, Μάρτιος 2023

UNIVERSITY OF WEST ATTICA



School Of Engineering

Department Of Industrial Design And Production Engineering

Diploma Thesis

Digital Electronics:

**Development, design and implementation of training exercises in integrated circuits
(ICs) using ECAD software**

Christos Karatsikakis

Registration Number: 71447102

Supervision:

Nikolaos Laskaris

Athens, March 2023

Μέλη Εξεταστικής Επιτροπής συμπεριλαμβανομένου και του Εισηγητή

Η πτυχιακή/διπλωματική εργασία εξετάστηκε επιτυχώς από την κάτωθι Εξεταστική Επιτροπή:

No	Όνοματεπώνυμο και Ιδιότητα	Ψηφιακή Υπογραφή
1	Νικόλαος Λάσκαρης Επίκουρος Καθηγητής	
2	Δρ. Χρήστος Δρόσος Μέλος ΕΔΠ	
3	Ελένη Συμεωνάκη Μέλος ΕΔΠ	

ΔΗΛΩΣΗ ΣΥΓΓΡΑΦΕΑ ΠΤΥΧΙΑΚΗΣ/ΔΙΠΛΩΜΑΤΙΚΗΣ ΕΡΓΑΣΙΑΣ

Ο κάτωθι υπογεγραμμένος Χρήστος Καρατσικάκης με αριθμό μητρώου 71447102 φοιτητής του Πανεπιστημίου Δυτικής Αττικής της Σχολής Μηχανικών του Τμήματος Μηχανικών Βιομηχανικής Σχεδίασης και Παραγωγής, **δηλώνω υπεύθυνα** ότι:

«Είμαι συγγραφέας αυτής της πτυχιακής/διπλωματικής εργασίας και ότι κάθε βοήθεια την οποία είχα για την προετοιμασία της είναι πλήρως αναγνωρισμένη και αναφέρεται στην εργασία. Επίσης, οι όποιες πηγές από τις οποίες έκανα χρήση δεδομένων, ιδεών ή λέξεων, είτε ακριβώς είτε παραφρασμένες, αναφέρονται στο σύνολό τους, με πλήρη αναφορά στους συγγραφείς, τον εκδοτικό οίκο ή το περιοδικό, συμπεριλαμβανομένων και των πηγών που ενδεχομένως χρησιμοποιήθηκαν από το διαδίκτυο. Επίσης, βεβαιώνω ότι αυτή η εργασία έχει συγγραφεί από μένα αποκλειστικά και αποτελεί προϊόν πνευματικής ιδιοκτησίας τόσο δικής μου, όσο και του Ιδρύματος. Παράβαση της ανωτέρω ακαδημαϊκής μου ευθύνης αποτελεί ουσιώδη λόγο για την ανάκληση του πτυχίου μου».

Ημερομηνία 10/03/2023

Ο Δηλών



(υπογραφή)

Χρήστος Καρατσικάκης

Περίληψη

Ο σκοπός της παρούσας εργασίας, είναι να αποτελέσει ένα χρήσιμο εκπαιδευτικό οδηγό για κάποιον που θα ήθελε να ασχοληθεί με τα ψηφιακά συστήματα. Αρχικά, γίνεται λόγος για τους ημιαγωγούς και τα ολοκληρωμένα κυκλώματα, τα οποία αποτελούν πλέον αναπόσπαστο κομμάτι της καθημερινότητας μας σε κάθε τι ηλεκτρονικό. Στην συνέχεια, αναφέρονται οι ψηφιακές λογικές πύλες και σχετικές ασκήσεις κατανόησης. Έπειτα, αναλύονται τα βήματα κατασκευής CMOS και οι κανόνες σχεδίασής τους. Τέλος, παρουσιάζονται ορισμένες λειτουργίες από το σχεδιαστικό πρόγραμμα Microwind / DSCH και ακολουθούν παραδείγματα και ασκήσεις.

Λέξεις κλειδιά: Ημιαγωγοί, Ψηφιακά Συστήματα, Λογικές Πύλες, Κατασκευή CMOS, Microwind / DSCH

Abstract

The purpose of this thesis is to serve as a useful educational guide for someone who would like to engage in digital systems. Initially, there is a discussion about semiconductors and integrated circuits, which are now an integral part in any electronic equipment of our everyday life. Then, digital logic gates and related comprehension exercises are mentioned. Afterwards, the steps for CMOS construction and their design rules are analysed. Finally, some functions from the Microwind/DSCH design program are presented, followed by examples and exercises.

Keywords: Semiconductors, Digital Systems, Logic Gates, CMOS Fabrication, Microwind / DSCH

Αναγνωρίσεις

Θα ήθελα να εκφράσω τις ειλικρινείς μου ευχαριστίες στον κ. Ηλία Χρυσοχέρη, Υποψήφιο Διδάκτορα του τμήματος μας για την ανεκτίμητη καθοδήγηση και την υποστήριξή του σε όλη τη διαδικασία συγγραφής. Η τεχνογνωσία και οι γνώσεις του συνέβαλαν καθοριστικά στη διαμόρφωση της κατεύθυνσης και της ποιότητας αυτής της εργασίας. Είμαι ευγνώμων για την προθυμία του να μοιραστεί το χρόνο και τις γνώσεις του μαζί μου. Η συνεργασία με τον κ. Ηλία Χρυσοχέρη ήταν πολύ εποικοδομητική και τον ευχαριστώ που με βοήθησε να πετύχω αυτόν τον προσωπικό ακαδημαϊκό στόχο.

Τέλος, θα ήθελα να εκφράσω την εκτίμησή μου στους γονείς μου για την υποστήριξή τους και ενθάρρυνση σε όλο μου το ταξίδι. Η αγάπη, η καθοδήγηση και οι θυσίες τους ήταν μια ανεκτίμητη πηγή κινήτρων και έμπνευσης για μένα. Σας ευχαριστώ και είμαι ευγνώμων για όλα όσα έχετε κάνει.

Περιεχόμενα

Εισαγωγή.....	11
Κεφάλαιο Α'	12
1.1 Αγωγοί, Μονωτές.....	13
1.2 Ημιαγωγοί	13
1.2.1 Οι δύο τύποι εξωγενών ημιαγωγών.....	14
2.1 Transistor	15
2.1.1 Διπολικά Τρανζίστορ (BJT).....	16
3.1 Ολοκληρωμένα Κυκλώματα (Ο.Κ.).....	17
3.1.1 Ταξινόμηση και χαρακτηριστικά Ολοκληρωμένων Κυκλωμάτων	17
4.1 Ολοκληρωμένα Κυκλώματα TTL.....	19
4.1.1 Τάσης Εισόδων – Εξόδων Πυλών TTL.....	20
4.1.2 Περιθώριο θορύβου TTL	20
4.1.4 Χαρακτηριστικά TTL.....	21
5.1 MOSFET	22
5.1.2 MOSFET Τύπου N και τύπου P	23
5.2 Βασικοί Τύποι MOSFET	26
5.2.1 Αρχή Λειτουργίας MOSFET	26
6.1 Ολοκληρωμένα Κυκλώματα CMOS.....	27
6.1.1 Τάσης Εισόδων – Εξόδων Πυλών CMOS.....	28
6.1.2 Περιθώριο θορύβου CMOS	28
6.1.3 Χαρακτηριστικά CMOS.....	29
Κεφάλαιο Β'.....	31
7.1 Ψηφιακά Κυκλώματα.....	32
7.2 Άλγεβρα Boole (Boolean Algebra).....	33
7.2.1 Αξιώματα της Άλγεβρας Boole.....	34

7.2.2 Θεωρήματα της Άλγεβρας Boole	34
7.2.3 Συναρτήσεις EX-OR, EX-NOR	34
7.2.4 Προτεραιότητα Πράξεων Άλγεβρας Boole	35
8.1 Λογικές Πύλες (Logic Gates)	35
8.2 Πύλη NOT ή Inverter (Αναστροφέας)	36
8.3 Πύλη AND	38
8.4 Πύλη OR.....	40
8.5 Πύλη NAND.....	42
8.6 Πύλη NOR.....	45
8.7 Πύλη EX-OR (Exclusive OR).....	48
8.8 Πύλη EX-NOR (Exclusive NOR)	50
Ασκήσεις – Ερωτήσεις.....	53
Κεφάλαιο Γ'	54
9.1 VLSI.....	55
10.1 Κατασκευή CMOS (CMOS Fabrication)	56
11.1 Λογικές Πύλες στατικού CMOS / Static CMOS	61
11.1 Πύλη NOT ή Αναστροφέας CMOS.....	65
11.2 NAND CMOS	65
11.3 NOR CMOS.....	66
11.4 AND CMOS	67
11.5 OR CMOS	68
11.6 EX-NOR / EX-OR CMOS.....	69
12.1 Stick Diagram (Διάγραμμα Ραβδίων)	70
12.1.1 Λογικές Πύλες της Μορφής Stick Diagram.....	78
13.1 Κανόνες Σχεδίασης CMOS (Layout Design Rules)	81
14.1 Microwind/DSCH	85
14.2.1 Εισαγωγή στο DSCH.....	85

14.2.2 Υλοποίηση λογικού κυκλώματος στο DSCH	86
14.3.1 Περιβάλλον Microwind.....	94
14.3.2 Βήματα σχεδίασης σε περιβάλλον Microwind.....	97
Συμπεράσματα	111
Ασκήσεις – Ερωτήσεις.....	112
Βιβλιογραφία.....	113

Εισαγωγή

Οι λογικές πύλες είναι τα βασικά δομικά στοιχεία στα ψηφιακά κυκλώματα. Όπως έχουμε στις οικοδομές τα τούβλα και με αυτά κατασκευάζουμε τοίχους και σύνθετες κατασκευές χρησιμοποιώντας παρόμοια υλικά ξανά και ξανά, έτσι και στα ψηφιακά κυκλώματα χρησιμοποιούμε τις λογικές πύλες για να κατασκευάσουμε σύνθετα κυκλώματα.

Οι λογικές πύλες χωρίζονται κυρίως σε δύο μεγάλες βασικές οικογένειες: Την TTL Transistor – Transistor Logic όπως είναι η σειρά 7400 και τις λογικές πύλες CMOS, Complementary metal - oxide - semiconductor τα οποία είναι τσιπ της σειράς 4000. Οι συγκεκριμένες οικογένειες TTL και CMOS των λογικών πυλών συμβάλλουν έμπρακτα στην κατασκευή ολοκληρωμένων κυκλωμάτων (Ο.Κ.), Integrated Circuit (IC), στα οποία θα αναφερθούμε παρακάτω, αφού πρώτα αναλύσουμε το κατασκευαστικό μέρος των Λογικών Πυλών, το οποίο είναι οι Ημιαγωγοί και στην συνέχεια θα μιλήσουμε εν συντομία τι είναι ένα Ολοκληρωμένο Κύκλωμα.

Κεφάλαιο Α'

Εισαγωγή στην δομή
των Λογικών Πυλών και Ολοκληρωμένων Κυκλωμάτων (Ο.Κ.)

1.1 Αγωγοί, Μονωτές

Στην καθημερινότητά μας συνηθίζουμε να διαχωρίζουμε τα υλικά σύμφωνα με τις ηλεκτρικές τους ιδιότητες σε δύο κατηγορίες, αυτή των αγωγών και αυτή των μονωτών.

Αγωγός ορίζεται ένα αντικείμενο ή ένας τύπος υλικού που επιτρέπει τη ροή του φορτίου σε μία ή περισσότερες κατευθύνσεις. Τα υλικά από μέταλλο είναι κοινοί ηλεκτρικοί αγωγοί, καθώς τα μέταλλα έχουν υψηλή αγωγιμότητα και χαμηλή αντίσταση. Οι ηλεκτρικοί αγωγοί μπορεί να είναι κράματα μετάλλων πχ του χαλκού ή ορισμένα αμέταλλα όπως ο γραφίτης. Αυτά τα υλικά επιτρέπουν στον ηλεκτρισμό να περνάει από μέσα τους με ευκολία.

Αντίθετα ένας μονωτής χρησιμοποιείται σε ένα ηλεκτρικό σύστημα για να αποτρέψει την ανεπιθύμητη ροή ρεύματος. Ο μονωτής παίζει ζωτικό ρόλο στο ηλεκτρικό σύστημα. Ένας ηλεκτρικός μονωτής είναι μια διαδρομή πολύ υψηλής αντίστασης μέσω της οποίας πρακτικά δεν μπορεί να ρέει το ρεύμα. Παραδείγματα μονωτών μπορεί να είναι το ξύλο, το πλαστικό, το καουτσούκ και το γυαλί, τα οποία είναι άριστοι μονωτές.

Υπάρχει όμως και μία ακόμα κατηγορία η οποία είναι οι ημιαγωγοί, τους οποίους και θα αναλύσουμε αρκετά στις επόμενες ενότητες.

1.2 Ημιαγωγοί

Σε γενικές γραμμές, τα Ο.Κ. **TTL** χρησιμοποιούν τρανζίστορ διπολικής σύνδεσης ημιαγωγών τύπου NPN και PNP ενώ τα Ο.Κ. **CMOS** χρησιμοποιούν τρανζίστορ τύπου MOSFET τόσο για το κύκλωμα εισόδου, όσο και για το κύκλωμα εξόδου. Για την καλύτερη όμως κατανόηση της λειτουργίας των διόδων, transistor και των ολοκληρωμένων κυκλωμάτων θα πρέπει πρώτα να μελετηθούν οι ημιαγωγοί.

Οι ενδογενείς ημιαγωγοί έχουν ίσες συγκεντρώσεις ηλεκτρονίων και οπών, γι' αυτό οι εφαρμογές τους είναι περιορισμένες. Οι ιδιότητες τους εξαρτώνται από την αντίστασή τους η οποία είναι ανάλογη με τη θερμοκρασία. Επίσης, όταν σε έναν ημιαγωγό προστεθεί μια μικρή ποσότητα ενός στοιχείου της τρίτης ή της πέμπτης ομάδας του Π.Π (Περιοδικού Πίνακα), ο ημιαγωγός αποκτά προσμίξεις (impurities). Η διαδικασία της προσθήκης προσμίξεων ονομάζεται εμπλουτισμός (doping) και το υλικό εμπλουτισμένος ημιαγωγός (doped semiconductor).

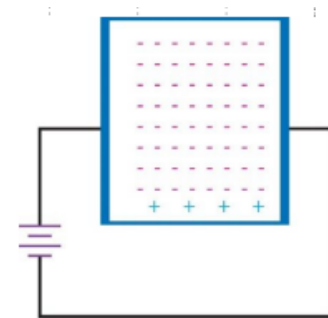
Ένας ημιαγωγός με προσμίξεις ονομάζεται εξωγενής ημιαγωγός (extrinsic semiconductor). Οι προσμίξεις καθορίζουν αν οι συγκεντρώσεις των ηλεκτρονίων είναι μικρότερες ή

μεγαλύτερες από τις συγκεντρώσεις των οπών. Αν η συγκέντρωση των ηλεκτρονίων είναι μεγαλύτερη από εκείνη των οπών, ο ημιαγωγός είναι τύπου N (Negative), ενώ αν η συγκέντρωση των οπών είναι μεγαλύτερη από εκείνη των ηλεκτρονίων, ο ημιαγωγός είναι τύπου P (Positive).

1.2.1 Οι δύο τύποι εξωγενών ημιαγωγών

Ημιαγωγός τύπου N

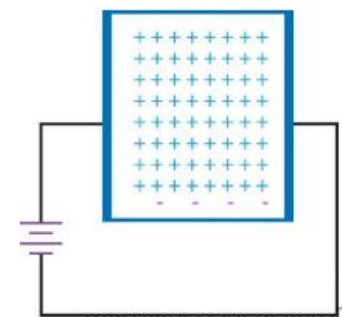
Ένας ημιαγωγός τύπου N είναι ένας τύπος ημιαγωγού υλικού που έχει περισσότερα ηλεκτρόνια από οπές στη ζώνη αγωγιμότητας. Αυτό του δίνει χαρακτηριστικά αρνητικής αντίστασης, καθιστώντας το χρήσιμο σε ηλεκτρονικές συσκευές όπως τρανζίστορ και διόδους. Οι ημιαγωγοί τύπου N κατασκευάζονται συνήθως από υλικά όπως το πυρίτιο ή το γερμάνιο τα οποία καλούνται αποδέκτες, με προσμείξεις όπως ο φώσφορος ή το αρσενικό που καλούνται δότες ελεύθερων ηλεκτρονίων. Χρησιμοποιούνται σε ένα ευρύ φάσμα ηλεκτρονικών συσκευών, συμπεριλαμβανομένων των τρανζίστορ, των διόδων και των ηλιακών κυψελών.



Εικόνα 1: Ημιαγωγός τύπου N

Ημιαγωγός τύπου P

Ένας ημιαγωγός τύπου P είναι ένας τύπος ημιαγωγού υλικού που έχει περισσότερες οπές από ηλεκτρόνια στη ζώνη σθένους. Αυτό του δίνει θετικά χαρακτηριστικά αντίστασης, καθιστώντας το χρήσιμο σε ηλεκτρονικές συσκευές όπως τρανζίστορ και διόδους. Οι ημιαγωγοί τύπου P κατασκευάζονται συνήθως από υλικά όπως το πυρίτιο ή το γερμάνιο (αποδέκτες), με προσμείξεις όπως το βόριο ή το αλουμίνιο (δότες). Χρησιμοποιούνται σε ένα ευρύ φάσμα ηλεκτρονικών συσκευών, συμπεριλαμβανομένων των τρανζίστορ, των διόδων και των ηλιακών κυψελών. Οι ημιαγωγοί τύπου P και τύπου N χρησιμοποιούνται συχνά μαζί σε ηλεκτρονικές συσκευές, όπως οι συνδέσεις p-n, οι οποίες αποτελούν τη βάση πολλών ηλεκτρονικών στοιχείων.

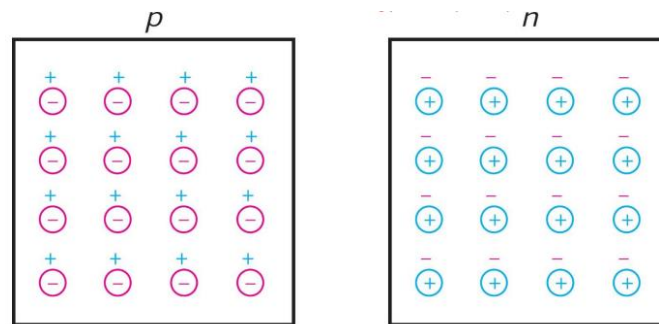


Εικόνα 2: Ημιαγωγός τύπου P

Κλείνοντας θα αναφερθούμε σε μια σημαντική διαφορά που υπάρχει μεταξύ των εξωγενών και των ενδογενών ημιαγωγών. Αυτή η διαφορά προκύπτει από την τιμή της ειδικής αντίστασης (ρ) όταν αυτή βρίσκεται σε μια ευρεία περιοχή θερμοκρασιών. Αυτό δημιουργείται

από την ευκολία που έχουν οι δότες ή οι αποδέκτες να παρέχουν φορείς οι σε έναν ημιαγωγό τύπου N ή τύπου P αντίστοιχα.

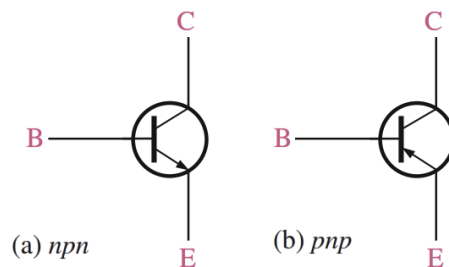
- Στον ημιαγωγό τύπου N κάθε (+) παριστάνει πεντασθενές άτομο και κάθε (-) είναι ελεύθερο ηλεκτρόνιο.
- Στον ημιαγωγό τύπου P κάθε (-) παριστάνει τρισθενές άτομο και κάθε (+) είναι η σπή στοιβάδας σθένους.



Εικόνα 3: Οι δύο τύποι ημιαγωγών P και N

2.1 Transistor

Τρανζίστορ είναι μια συσκευή ημιαγωγών που χρησιμοποιείται για την ενίσχυση, τον έλεγχο και την παραγωγή ηλεκτρικών σημάτων. Τα τρανζίστορ είναι τα ενεργά συστατικά των ολοκληρωμένων κυκλωμάτων. Τυπικά, υπάρχουν συνήθως τρεις ηλεκτρικοί αγωγοί σε ένα τρανζίστορ, που ονομάζονται βάση (Base), εκπομπός (Emitter) και συλλέκτης (Collector). Ένα ηλεκτρικό σήμα εφαρμόζεται στη βάση και επηρεάζει την ικανότητα του ημιαγωγού να άγει ηλεκτρικό ρεύμα, το οποίο ρέει μεταξύ του πομπού και του συλλέκτη στις περισσότερες εφαρμογές.



Εικόνα 4: Συμβολισμός Διπολικών Τρανζίστορ npn και pnp

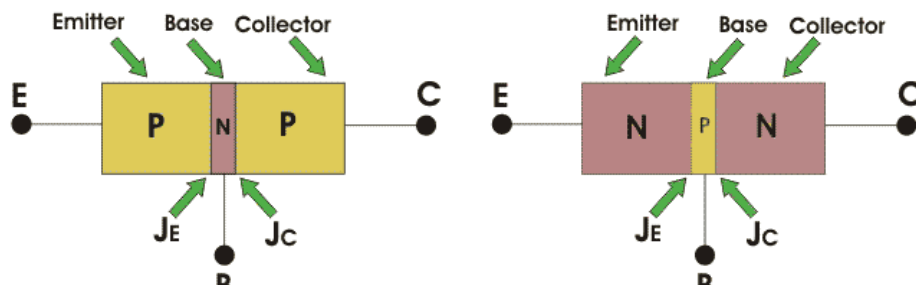
Τα τρανζίστορ, συνήθως χρησιμοποιούνται σε ποσότητες μεγαλύτερες του ενός, διότι από μόνο του αποτελεί ένα στοιχείο κυκλώματος. Έτσι, όταν χρησιμοποιηθούν περισσότερα του ενός τρανζίστορ μπορούμε να δημιουργήσουμε από έναν απλό διακόπτη μέχρι και ένα μικροτσιπ. Αυτό κάνει το τρανζίστορ να αποτελεί ένα βασικό στοιχείο στα ολοκληρωμένα κυκλώματα (ICs).

Παρακάτω θα γίνει αναφορά στα τρανζίστορ που αφορούν την κατασκευή των λογικών πυλών της οικογένειας TTL και CMOS.

2.1.1 Διπολικά Τρανζίστορ (BJT)

Ένα διπολικό τρανζίστορ (επίσης γνωστό ως τρανζίστορ BJT) είναι μια συσκευή ημιαγωγών τριών ακροδεκτών που αποτελείται από δύο επαφές PN που είναι σε θέση να ενισχύουν ή να μεγενθύνουν ένα σήμα. Οι τρεις ακροδέκτες του διπολικού τρανζίστορ είναι η βάση, ο συλλέκτης και ο εκπομπός. Το BJT είναι ένας τύπος τρανζίστορ που χρησιμοποιεί ηλεκτρόνια και οπές ως φορείς φορτίου, γι' αυτό και ονομάζεται διπολικό.

Αν στη βάση του τρανζίστορ εφαρμοστεί ένα σήμα μικρού πλάτους, τότε αποδίδεται σε ενισχυμένη μορφή στον συλλέκτη του. Αυτή η ενίσχυση που παρέχεται από το BJT, απαιτεί μια εξωτερική πηγή τροφοδοσίας συνεχούς ρεύματος. Στα ηλεκτρονικά υπάρχουν δύο τύποι τρανζίστορ διπολικής σύνδεσης: τρανζίστορ PNP και τρανζίστορ NPN. Ένα διάγραμμα αυτών των δύο τύπων τρανζίστορ διπολικής σύνδεσης δίνεται παρακάτω.



Εικόνα 5: Τρανζίστορ PNP, NPN

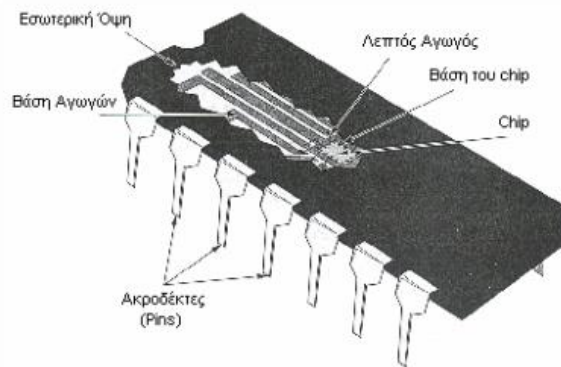
Όπως προείπαμε, το διπολικό τρανζίστορ έχει τρία μέρη που το αποτελούν και αυτά φαίνονται στο παραπάνω σχήμα και είναι ο εκπομπός (emitter), η βάση (base) και ο συλλέκτης (collector). Τα J_E και J_C αντιπροσωπεύουν τη ένωση του εκπομπού και του συλλέκτη αντίστοιχα.

Τέλος, έχοντας μια γνώση σε όσα ειπώθηκαν έως τώρα και πριν ξεκινήσουμε να μιλάμε για τα ολοκληρωμένα κυκλώματα, συνεπώς και για τις οικογένειες TTL και CMOS, σημαντικό θα ήταν να γνωρίζουμε ότι στις περισσότερες ψηφιακές λογικές πύλες και στα ψηφιακά λογικά συστήματα χρησιμοποιείται η «Θετική λογική», στην οποία το Λογικό "0" αντιπροσωπεύεται από μηδενική τάση, 0 Volts ή γείωση (GND) και το Λογικό "1" αντιπροσωπεύεται από υψηλότερη τάση όπως +5 Volts. Σημαντικό επίσης είναι να σημειωθεί, πως για την μετάβαση από το ένα επίπεδο τάσης στο άλλο, είτε αυτό είναι από Λογικό "0" σε "1" είτε από Λογικό "1" στο "0", θα πρέπει να γίνεται όσο το δυνατόν γρηγορότερα προκειμένου να αποτραπεί οποιαδήποτε εσφαλμένη λειτουργία του λογικού κυκλώματος.

Κλείνοντας με αυτή την αναφορά μπορούμε να προχωρήσουμε στο κεφάλαιο των Ολοκληρωμένων Κυκλωμάτων και να δούμε λίγο περισσότερο τον κόσμο της Ψηφιακής Ηλεκτρονικής.

3.1 Ολοκληρωμένα Κυκλώματα (Ο.Κ.)

Τα ολοκληρωμένα κυκλώματα (ICs) είναι συστατικά στοιχεία ψηφιακών κυκλωμάτων. Ένα ολοκληρωμένο κύκλωμα είναι ένας ημιαγωγός από πυρίτιο στον οποίο εμπεριέχονται διάφορα ηλεκτρονικά στοιχεία με τα οποία κατασκευάζονται οι πύλες. Το πυρίτιο (chip) τοποθετείται σε πλαστικό συνήθως περίβλημα πάνω στο οποίο συγκολλούνται επαφές με εξωτερικούς ακροδέκτες τα οποία λέγονται pins, ώστε να σχηματιστεί το ολοκληρωμένο κύκλωμά μας. Στην εικόνα 5 βλέπουμε την εσωτερική και την εξωτερική όψη ενός ολοκληρωμένου κυκλώματος.



Εικόνα 6: Ολοκληρωμένο Κύκλωμα

3.1.1 Ταξινόμηση και χαρακτηριστικά Ολοκληρωμένων Κυκλωμάτων

Τα ολοκληρωμένα κυκλώματα κατηγοριοποιούνται ανάλογα με τον αριθμό των λογικών πυλών ή την πολυπλοκότητα των κυκλωμάτων σε ένα μόνο τσιπ με τη γενική ταξινόμηση για τον αριθμό των μεμονωμένων πυλών που δίνεται ως:

Ταξινόμηση Ολοκληρωμένων Κυκλωμάτων

- SSI (Small Scale Integration): Περιέχει έως και 10 τρανζίστορ ή μερικές πύλες σε ένα μόνο πακέτο, όπως πύλες AND, OR, NOT.

- MSI (Medium Scale Integration): μεταξύ 10 και 100 τρανζίστορ ή δεκάδες πύλες σε ένα μόνο πακέτο και εκτελούν ψηφιακές λειτουργίες όπως αθροιστές, αποκωδικοποιητές, μετρητές, flip-flops και πολυπλέκτες.
- LSI (Large Scale Integration): μεταξύ 100 και 1.000 τρανζίστορ ή εκατοντάδες πύλες και εκτελούν συγκεκριμένες ψηφιακές λειτουργίες όπως τσιπ I/O, μνήμη, αριθμητικές και λογικές μονάδες.
- VLSI (Very Large-Scale Integration): μεταξύ 1.000 και 10.000 τρανζίστορ ή χιλιάδες πύλες και εκτελούν υπολογιστικές λειτουργίες όπως επεξεργαστές, μεγάλες συστοιχίες μνήμης και προγραμματιζόμενες λογικές συσκευές.
- SLSI (Super-Large Scale Integration): μεταξύ 10.000 και 100.000 τρανζίστορ σε ένα μόνο πακέτο και εκτελούν υπολογιστικές λειτουργίες όπως τσιπ μικροεπεξεργαστών, μικροελεγκτές και αριθμομηχανές.
- ULSI (Ultra-Large Scale Integration): περισσότερα από 1 εκατομμύριο τρανζίστορ που χρησιμοποιούνται σε υπολογιστές CPU, GPU, επεξεργαστές βίντεο, μικροελεγκτές και FPGA (Field-Programmable Gate Array).

Complexity	Gates per Chip
Small-scale integration (SSI)	Fewer than 12
Medium-scale integration (MSI)	12–99
Large-scale integration (LSI)	100–9999
Very large-scale integration (VLSI)	10,000–99,999
Ultra large-scale integration (ULSI)	100,000–999,999
Giga-scale integration (GSI)	1,000,000 or more

Πίνακας 1: Μεγέθη των Ο.Κ

Τα χαρακτηριστικά Ολοκληρωμένων Κυκλωμάτων που αποτελούν τις λογικές πύλες είναι τα εξής ακόλουθα:

- Ψηφιακή λειτουργία: Τα Ο.Κ. που περιέχουν λογικές πύλες χρησιμοποιούνται για την επεξεργασία ψηφιακών σημάτων, όπου τα σήματα αντιπροσωπεύονται από δυαδικά δεδομένα (0 και 1).
- Άλγεβρα Boole: Η λειτουργία των λογικών πυλών βασίζεται στην άλγεβρα Boole, ένα μαθηματικό σύστημα που χρησιμοποιεί δυαδικές τιμές για να αναπαραστήσει λογικές καταστάσεις.

- Τύποι πυλών: Τα Ο.Κ. που περιέχουν λογικές πύλες περιλαμβάνουν διαφορετικούς τύπους πυλών, όπως AND, OR, NOT, NAND, NOR, XOR και άλλα, καθένα από τα οποία εκτελεί μια συγκεκριμένη λογική λειτουργία.
- Σχέση εισόδου-εξόδου: Η έξοδος μιας λογικής πύλης εξαρτάται από τον συνδυασμό των εισόδων της, που είναι δυαδικές τιμές.
- Πίνακας αλήθειας: Η συμπεριφορά μιας λογικής πύλης μπορεί να περιγραφεί από έναν πίνακα αλήθειας, ο οποίος παραθέτει τις τιμές εξόδου για όλους τους πιθανούς συνδυασμούς εισόδων.
- Συνδυαστικά κυκλώματα: Οι λογικές πύλες μπορούν να συνδυαστούν για να σχηματίσουν πιο πολύπλοκα ψηφιακά κυκλώματα, γνωστά ως συνδυαστικά κυκλώματα, τα οποία μπορούν να εκτελούν πολλαπλές λειτουργίες παράλληλα.
- Διαδοχικά κυκλώματα: Οι λογικές πύλες μπορούν επίσης να χρησιμοποιηθούν για την υλοποίηση διαδοχικών κυκλωμάτων, τα οποία αποθηκεύουν πληροφορίες και εκτελούν λειτουργίες με βάση μια ακολουθία εισόδων.

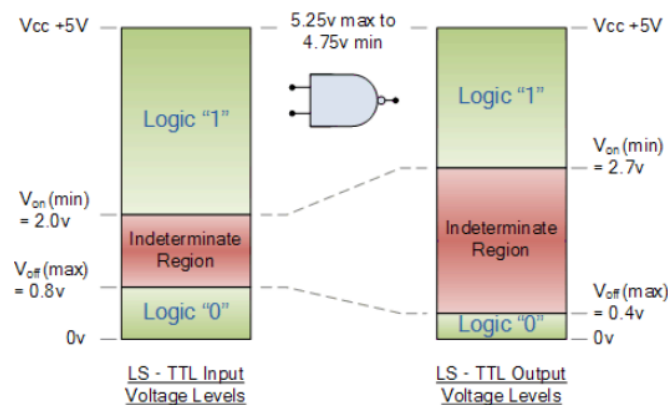
Συνολικά, οι λογικές πύλες αποτελούν τα θεμελιώδη δομικά στοιχεία των ολοκληρωμένων κυκλωμάτων της ψηφιακής ηλεκτρονικής, που επιτρέπει την εφαρμογή πολύπλοκων ψηφιακών συστημάτων. Προχωρώντας θα αρχίσουμε να αναλύουμε αυτά τα χαρακτηριστικά

4.1 Ολοκληρωμένα Κυκλώματα TTL

Τα Transistor - Transistor Logic (TTL) είναι ολοκληρωμένα κυκλώματα τα οποία εκτελούν μια λογική λειτουργία χρησιμοποιώντας διπολικά τρανζίστορ (BJT). Αυτή η τεχνολογία χρησιμοποιείται για το σχεδιασμό και την κατασκευή ολοκληρωμένων τσιπ, τα οποία περιέχουν λογικές πύλες, αντιστάσεις και διόδους. Επιλύει το πρόβλημα χωρητικής φόρτωσης και τα προβλήματα ταχύτητας, επειδή χρησιμοποιούνται τρανζίστορ αντί για διόδους. Αναλυτικότερα θα δούμε ότι παρέχει καλύτερη απόρριψη θορύβου και εξαιρετικά χαρακτηριστικά χωρητικής φόρτωσης. Έχει 10 ns καθυστέρηση διάδοσης και 10 mW εκροή ισχύος.

4.1.1 Τάσης Εισόδων – Εξόδων Πυλών TTL

Οι πύλες TTL λειτουργούν με ονομαστική τάση τροφοδοσίας 5 Volts, +/- 0,25 volt. Στην ιδανική περίπτωση, ένα σήμα "υψηλού" (Λογικό "1") TTL θα ήταν ακριβώς 5,00 Volt και ένα σήμα "χαμηλό" (Λογικό "0") TTL 0,00 Volt ακριβώς. Ωστόσο, τα πραγματικά κυκλώματα πύλης TTL δεν μπορούν να παράγουν τέτοια ιδανικά επίπεδα τάσης και είναι σχεδιασμένα να δέχονται «υψηλά» και «χαμηλά» σήματα που αποκλίνουν ουσιαστικά από αυτές τις ιδανικές τιμές.



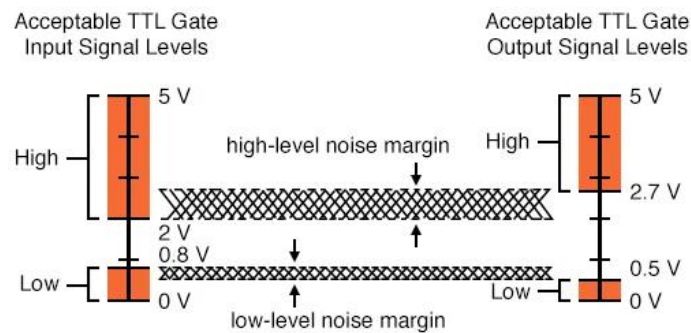
Εικόνα 7: Τάση εισόδων στα TTL

Οι πραγματικές τάσεις σήματος εισόδου κυμαίνονται από 0 Volt έως 0,8 Volt για Λογικό "0" και 2 Volt έως 5 Volt για Λογικό "1", και για τις τάσεις σήματος εξόδου κυμαίνονται από 0 Volt έως 0,5 Volt για Λογικό "0" και 2,7 Volt έως 5 Volt για Λογικό "1":

4.1.2 Περιθώριο θορύβου TTL

Όπως φαίνεται, τα ανεκτά εύρη για τα επίπεδα σήματος εξόδου είναι στενότερα από τα επίπεδα σήματος εισόδου, για να διασφαλιστεί ότι οποιαδήποτε πύλη TTL που εξάγει ψηφιακό σήμα στην είσοδο μιας άλλης πύλης TTL θα μεταδώσει τάσεις αποδεκτές στην πύλη λήψης. Η διαφορά μεταξύ του ανεκτού εύρους εξόδου και εισόδου ονομάζεται περιθώριο θορύβου της πύλης. Για τις πύλες TTL, το περιθώριο θορύβου χαμηλού επιπέδου είναι η διαφορά μεταξύ 0,8 Volt και 0,5 Volt (δηλαδή 0,3 Volt), ενώ το περιθώριο θορύβου υψηλού επιπέδου είναι η διαφορά μεταξύ 2,7 Volt και 2 Volt (δηλαδή 0,7 Volt). Με απλά λόγια, το περιθώριο θορύβου

είναι η ελάχιστη ποσότητα τάσης που μπορεί να εφαρμοστεί σε ένα αδύναμο σήμα εξόδου μιας πύλης πριν αυτή προλάβει να το ερμηνεύσει εσφαλμένα.



Εικόνα 8: Απεικόνιση Περιθώριο Θορύβου για TTL

4.1.4 Χαρακτηριστικά TTL

Τα ακόλουθα είναι μερικά από τα βασικά χαρακτηριστικά των κυκλωμάτων TTL:

- Επίπεδα τάσης: Το TTL χρησιμοποιεί τροφοδοτικό 5V και έχει καλά καθορισμένα επίπεδα υψηλής και χαμηλής τάσης, με υψηλό επίπεδο 2V έως 5V και χαμηλό επίπεδο 0V έως 0,8V.
- Fan-out: Ο μέγιστος αριθμός φορτίων (εισόδους άλλων πυλών) που μπορεί να οδηγήσει μια έξοδος TTL χωρίς να υποβαθμίσει τα επίπεδα τάσης του αναφέρεται ως fan-out.
- Ταχύτητα: Τα κυκλώματα TTL είναι σχετικά γρήγορα, με καθυστερήσεις διάδοσης, δηλαδή ο χρόνος που χρειάζεται για να περάσει ένα σήμα μέσα από μια πύλη, είναι της τάξης των μερικών νανοδευτερόλεπτων.
- Κατανάλωση ενέργειας: Τα κυκλώματα TTL καταναλώνουν σχετικά υψηλά ποσά ενέργειας σε σύγκριση με νεότερες τεχνολογίες, όπως το CMOS.
- Περιθώριο θορύβου: Τα κυκλώματα TTL έχουν καλό περιθώριο θορύβου, που σημαίνει ότι είναι λιγότερο επιρρεπή σε σφάλματα που προκαλούνται από ηλεκτρικό θόρυβο.
- Συμβατότητα εισόδου: Οι εισοδοί TTL έχουν σχεδιαστεί για να είναι συμβατές με ένα ευρύ φάσμα επιπέδων τάσης εισόδου, καθιστώντας τες εύκολη τη διασύνδεση με άλλες συσκευές.

Συνολικά, το TTL είναι μια καθιερωμένη τεχνολογία ψηφιακής λογικής που έχει χρησιμοποιηθεί σε ένα ευρύ φάσμα εφαρμογών, από συστήματα υπολογιστών και επικοινωνιών έως ηλεκτρονικά είδη ευρείας κατανάλωσης.

5.1 MOSFET

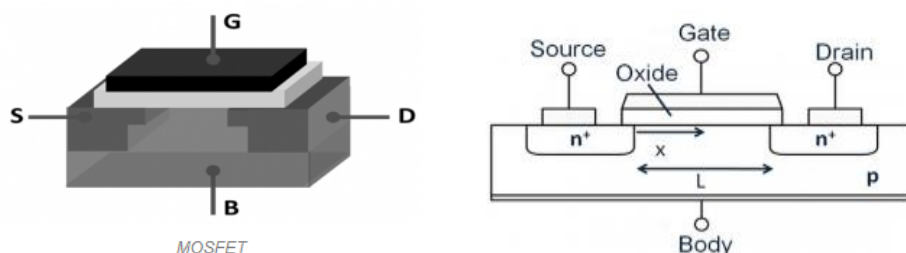
Όσα αναφέρθηκαν στην προηγούμενη ενότητα ήταν μια μικρή εισαγωγή σε κάτι μεγαλύτερο, το οποίο έχει άμεση σχέση με τα ψηφιακά συστήματα και την κατασκευή των λογικών πυλών όπου έχουν γίνει τόσες αναφορές. Τώρα θα αναλυθεί το MOSFET το οποίο συνεισφέρει στην κατασκευή των ολοκληρωμένων CMOS.

Ξεκινώντας την ενότητα, είναι σημαντικό να μιλήσουμε για την αντιστοιχία των ονομάτων από το διπολικό τρανζίστορ στο MOSFET, όπως φαίνεται στον παρακάτω πίνακα:

Διπολικό Τρανζίστορ	MOSFET	Διπολικό Τρανζίστορ	MOSFET
Εκπομπός	Πηγή	E	S
Βάση	Πύλη	B	G
Συλλέκτης	Εκροή	C	D

Πίνακας 2: Αντιστοιχία Ονομάτων

Το τρανζίστορ MOSFET (Metal Oxide Semiconductor Field Effect Transistor) είναι ένα ηλεκτρονικό εξάρτημα κατασκευασμένο από ημιαγωγούς το οποίο χρησιμοποιείται ευρέως για σκοπούς μεταγωγής και για την ενίσχυση ηλεκτρονικών σημάτων σε ηλεκτρονικές συσκευές. Το MOSFET είναι μια συσκευή τεσσάρων ακροδεκτών με ακροδέκτες πηγής (Source), πύλης (Gate), απαγωγού (Drain) και σώματος (Body). Γενικά, το σώμα του MOSFET είναι σε σύνδεση με τον ακροδέκτη πηγής, σχηματίζοντας έτσι ένα εξάρτημα τριών ακροδεκτών. Το MOSFET είναι ένας τύπος τρανζίστορ και χρησιμοποιείται τόσο σε αναλογικά όσο και σε ψηφιακά κυκλώματα. Η γενική δομή αυτής της συσκευής φαίνεται παρακάτω:



Εικόνα 9: Απεικόνιση ενός MOSFET

Από την παραπάνω δομή, η λειτουργία του MOSFET εξαρτάται από την τάση που εφαρμόζεται στην πύλη, το ηλεκτρικό πεδίο που δημιουργείται από την τάση της πύλης και τον τύπο του υλικού ημιαγωγού που χρησιμοποιείται στο κανάλι.

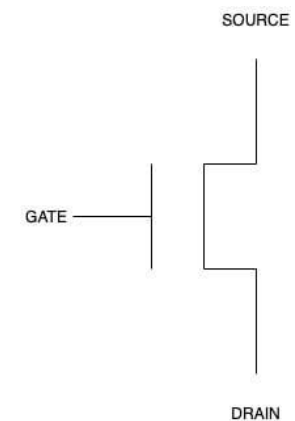
Η μεταλλική πύλη χρησιμεύει ως ηλεκτρόδιο και διαχωρίζεται από το κανάλι ημιαγωγών με ένα εξαιρετικά λεπτό στρώμα οξειδίου μετάλλου. Εφαρμόζοντας μια τάση στην πύλη, δημιουργείται ένα ηλεκτρικό πεδίο που μπορεί να αλλάξει την αγωγιμότητα του καναλιού. Αυτό επιτρέπει στο MOSFET να λειτουργεί ως διακόπτης, ελέγχοντας τη ροή των φορέων φόρτισης (ηλεκτρόνια και οπές) από την πηγή προς την εκροή.

5.1.2 MOSFET Τύπου N και τύπου P

Υπάρχουν δύο τύποι τρανζίστορ MOS, είτε N καναλιού (nMOS) είτε P καναλιού (pMOS).

MOSFET Τύπου N

Ένα MOSFET τύπου N, ή ένα τρανζίστορ πεδίου οξειδίου μετάλλου-ημιαγωγού n καναλιών, είναι ένας τύπος MOSFET που χρησιμοποιεί ένα κανάλι ημιαγωγού τύπου n για τον έλεγχο της ροής του ρεύματος μεταξύ των ακροδεκτών πηγής και εκροής. Ο ακροδέκτης πύλης του MOSFET είναι μονωμένος από το κανάλι με ένα λεπτό στρώμα οξειδίου και η τάση που εφαρμόζεται στον ακροδέκτη της πύλης ελέγχει το πλάτος του καναλιού, το οποίο με τη σειρά του ελέγχει τη ροή του ρεύματος.



Εικόνα 10: nMOS Transistor

Όταν εφαρμόζεται θετική τάση στον ακροδέκτη της πύλης, το πλάτος του καναλιού γίνεται ευρύτερο και η ροή ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού αυξάνεται. Όταν εφαρμόζεται αρνητική τάση στον ακροδέκτη της πύλης, το πλάτος του καναλιού στενεύει και η ροή ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού μειώνεται.

Το N-MOSFET έχει πολλά πλεονεκτήματα σε σχέση με άλλους τύπους τρανζίστορ, όπως:

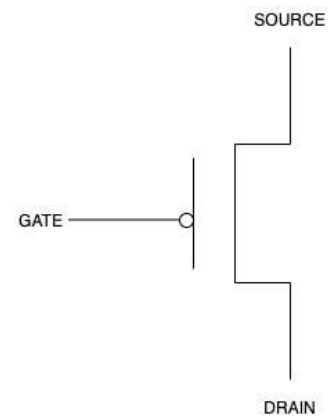
1. Χαμηλή κατανάλωση ενέργειας
2. Υψηλή αντίσταση εισόδου
3. Υψηλή ταχύτητα μεταγωγής
4. Χαμηλή αντίσταση εξόδου

Χρησιμοποιείται ευρέως σε ψηφιακά και αναλογικά κυκλώματα, ηλεκτρονικά ισχύος, συστήματα ήχου και εικόνας και σε πολλές άλλες ηλεκτρονικές εφαρμογές.

Υπάρχουν διάφοροι τύποι N-MOSFET, όπως η λειτουργία βελτίωσης και η λειτουργία εξάντλησης, το καθένα με τα δικά του χαρακτηριστικά και εφαρμογές. Τα N-MOSFET σε λειτουργία βελτίωσης είναι συνήθως απενεργοποιημένα και χρειάζονται θετική τάση πύλης προς πηγή για να ενεργοποιηθούν, ενώ τα N-MOSFET λειτουργίας εξάντλησης είναι κανονικά ενεργοποιημένα και χρειάζονται αρνητική τάση πύλης προς πηγή για να απενεργοποιηθούν

MOSFET Τύπου P

Ένα MOSFET τύπου P, ή τρανζίστορ πεδίου μετάλλου-οξειδίου-ημιαγωγού με κανάλι p, είναι ένας τύπος MOSFET που χρησιμοποιεί ένα κανάλι ημιαγωγών τύπου p για τον έλεγχο της ροής του ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού. Ο ακροδέκτης πύλης του MOSFET είναι μονωμένος από το κανάλι με ένα λεπτό στρώμα οξειδίου και η τάση που εφαρμόζεται στον ακροδέκτη της πύλης ελέγχει το πλάτος του καναλιού, το οποίο με τη σειρά του ελέγχει τη ροή του ρεύματος.



Εικόνα 11: pMOS Transistor

Το P-MOSFET είναι μια συσκευή ελεγχόμενη από τάση, που σημαίνει ότι η τάση πύλης προς πηγή ελέγχει τη ροή ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού. Όταν εφαρμόζεται θετική τάση στον ακροδέκτη της πύλης, το πλάτος του καναλιού στενεύει και η ροή ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού μειώνεται. Όταν εφαρμόζεται αρνητική τάση στον ακροδέκτη της πύλης, το πλάτος του καναλιού γίνεται ευρύτερο και η ροή ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού αυξάνεται.

Τα P-MOSFET είναι λιγότερο κοινά από τα MOSFET n καναλιών και έχουν ορισμένους περιορισμούς. Ένας από τους κύριους περιορισμούς είναι ότι η τάση κατωφλίου τους είναι συνήθως πιο αρνητική από τα MOSFET n καναλιών, πράγμα που σημαίνει ότι απαιτούν μια πιο αρνητική τάση πύλης προς πηγή για να ενεργοποιηθούν. Έχουν επίσης υψηλότερη αντίσταση σε σχέση με τα MOSFET n καναλιών, πράγμα που σημαίνει ότι είναι λιγότερο αποδοτικά στη διεξαγωγή ρεύματος.

Τα P-MOSFET χρησιμοποιούνται συχνά σε συμπληρωματικά κυκλώματα MOS (CMOS) σε συνδυασμό με MOSFET n καναλιών για να σχηματίσουν λογικές πύλες και άλλα ψηφιακά κυκλώματα. Χρησιμοποιούνται επίσης σε ελεγχόμενους από τάση ταλαντωτές, ρυθμιστές τάσης και άλλα αναλογικά κυκλώματα.

Υπάρχουν διάφοροι τύποι P-MOSFET, όπως η λειτουργία βελτίωσης και η λειτουργία εξάντλησης, το καθένα με τα δικά του χαρακτηριστικά και εφαρμογές. Τα P-MOSFET σε λειτουργία βελτίωσης είναι συνήθως απενεργοποιημένα και χρειάζονται αρνητική τάση πύλης προς πηγή για να ενεργοποιηθούν, ενώ τα P-MOSFET λειτουργίας εξάντλησης είναι κανονικά ενεργοποιημένα και χρειάζονται θετική τάση πύλης προς πηγή για να απενεργοποιηθούν.

Όπως μπορούμε να δείτε στην εικόνα του τρανζίστορ pMOS που φαίνεται στο παρακάτω σχήμα, η μόνη διαφορά μεταξύ ενός τρανζίστορ pMOS και ενός τρανζίστορ nMOS είναι ο μικρός κύκλος μεταξύ της πύλης και της πρώτης ράβδου. Αυτός ο κύκλος αντιστρέφει την τιμή από την τάση. Εάν η πύλη στείλει μια τάση με τιμή 1, τότε ο μετατροπέας θα αλλάξει το 1 σε 0 και θα κάνει το κύκλωμα να λειτουργήσει ανάλογα.

Χαρακτηριστικά και διαφορές nMOS και pMOS

- Στα nMOS, το κανάλι αποτελείται από ηλεκτρόνια
- Στα pMOS, το κανάλι αποτελείται από οπές
- Στα nMOS, το υπόστρωμα αποτελείται από τύπου P
- Στα pMOS, το υπόστρωμα αποτελείται από τύπου N
- Στα **nMOS**, το ρεύμα ρέει από την **εκροή (Drain) προς την πηγή (Source)**
- Στα **pMOS**, το ρεύμα ρέει από την **πηγή (Source) προς την εκροή (Drain)**

5.2 Βασικοί Τύποι MOSFET

Υπάρχουν δύο κύριοι τύποι MOSFET:

MOSFET λειτουργίας βελτίωσης (Enhancement): Αυτός ο τύπος MOSFET είναι επίσης γνωστός ως MOSFET "λειτουργίας συσσώρευσης", λειτουργεί σε λειτουργία βελτίωσης, πράγμα που σημαίνει ότι όταν δεν εφαρμόζεται τάση στον ακροδέκτη πύλης, το κανάλι μεταξύ των ακροδεκτών πηγής και απαγωγού είναι απενεργοποιημένο. Όταν εφαρμόζεται μια τάση στον ακροδέκτη της πύλης, έλκει ηλεκτρόνια στην επιφάνεια του υλικού ημιαγωγού, δημιουργώντας ένα κανάλι που επιτρέπει στο ρεύμα να ρέει μέσω του σώματος του εξαρτήματος. Αυτός ο τύπος MOSFET χρησιμοποιείται συνήθως σε ψηφιακά λογικά κυκλώματα, ενισχυτές και εφαρμογές μεταγωγής.

MOSFET λειτουργίας εξάντλησης (Depletion): Αυτός ο τύπος MOSFET είναι επίσης γνωστός ως MOSFET "λειτουργίας αγωγής". Λειτουργεί σε λειτουργία εξάντλησης, πράγμα που σημαίνει ότι όταν δεν εφαρμόζεται τάση στον ακροδέκτη της πύλης, το κανάλι μεταξύ των ακροδεκτών πηγής και απαγωγού είναι ενεργοποιημένο. Όταν εφαρμόζεται τάση στον ακροδέκτη της πύλης, μειώνει το μέγεθος του καναλιού και μειώνει το ρεύμα που διαρρέει τη συσκευή. Αυτός ο τύπος MOSFET χρησιμοποιείται συνήθως σε εφαρμογές όπου ένα φορτίο πρέπει να τροφοδοτείται συνεχώς, όπως σε διακόπτη.

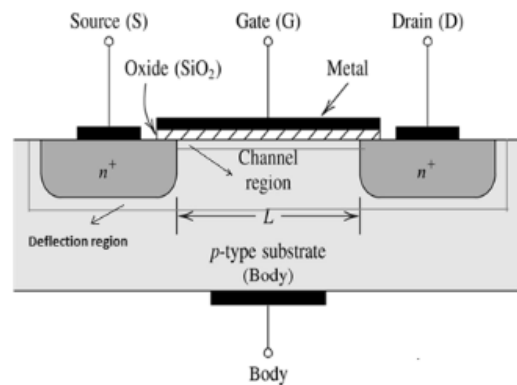
5.2.1 Αρχή Λειτουργίας MOSFET

Η αρχή λειτουργίας ενός MOSFET βασίζεται στη διαμόρφωση του καναλιού μεταξύ των ακροδεκτών πηγής και απαγωγού από μια τάση που εφαρμόζεται στον ακροδέκτη πύλης. Το MOSFET λειτουργεί ως συσκευή ελεγχόμενης τάσης, όπου η τάση πύλης προς πηγή ελέγχει τη ροή του ρεύματος μεταξύ των ακροδεκτών πηγής και απαγωγού.

Το MOSFET αποτελείται από έναν ακροδέκτη πύλης, έναν ακροδέκτη πηγής, τον ακροδέκτη απαγωγού και ένα κανάλι μεταξύ των ακροδεκτών πηγής και απαγωγού, το οποίο είναι κατασκευασμένο από υλικό ημιαγωγού. Το τερματικό της πύλης διαχωρίζεται από το κανάλι με ένα λεπτό μονωτικό στρώμα οξειδίου μετάλλου.

Όταν δεν εφαρμόζεται τάση στον ακροδέκτη της πύλης, το κανάλι βρίσκεται σε κατάσταση "off" και δεν ρέει ρεύμα μεταξύ των ακροδεκτών πηγής και απαγωγού. Όταν εφαρμόζεται τάση στον ακροδέκτη της πύλης, δημιουργείται ένα ηλεκτρικό πεδίο που διαμορφώνει το κανάλι μεταξύ των ακροδεκτών πηγής και απαγωγού.

Σε ένα MOSFET σε λειτουργία βελτίωσης, μια θετική τάση που εφαρμόζεται στο τερματικό της πύλης προσελκύει ηλεκτρόνια στην επιφάνεια του υλικού ημιαγωγού, δημιουργώντας ένα κανάλι που επιτρέπει στο ρεύμα να ρέει μέσω της συσκευής. Ενώ σε ένα MOSFET σε λειτουργία εξάντλησης, μια αρνητική τάση που εφαρμόζεται στον ακροδέκτη της πύλης μειώνει το μέγεθος του καναλιού και μειώνει το ρεύμα που διαρρέει τη συσκευή.



Εικόνα 12: Δομή MOSFET

Το MOSFET λειτουργεί ως αντίσταση ελεγχόμενη από τάση, όπου η τάση πύλης προς πηγή ελέγχει την αντίσταση του καναλιού μεταξύ των ακροδεκτών πηγής και απαγωγού. Το MOSFET είναι μια συσκευή υψηλής απόδοσης, καθώς το ρεύμα πύλης είναι πολύ μικρό σε σύγκριση με το ρεύμα απαγωγού, γεγονός που το καθιστά ιδανικό για χρήση σε εφαρμογές υψηλής ισχύος.

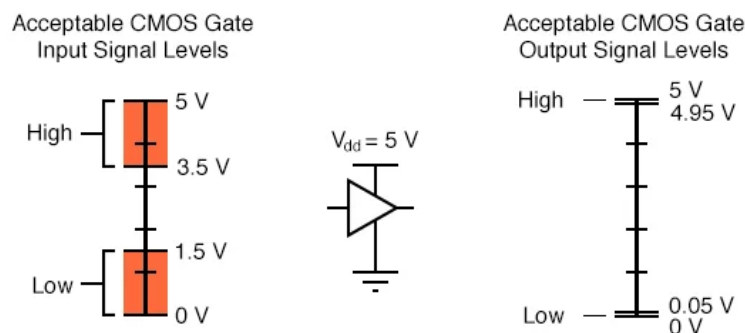
6.1 Ολοκληρωμένα Κυκλώματα CMOS

Μία από τις πιο δημοφιλείς τεχνολογίες MOSFET που διατίθενται σήμερα είναι η τεχνολογία CMOS. Η κατασκευή τους προκύπτει όταν συνδυάσουμε έναν τύπο τεχνολογίας ολοκληρωμένων κυκλωμάτων που χρησιμοποιεί τρανζίστορ MOSFET τύπου n και τύπου p για την κατασκευή ηλεκτρονικών κυκλωμάτων. Τα MOSFET λειτουργίας βελτίωσης χρησιμοποιούνται ως τρανζίστορ καναλιού p, ενώ τα MOSFET λειτουργίας εξάντλησης ως τρανζίστορ n καναλιών. Ο όρος CMOS είναι «Complementary Metal Oxide Semiconductor». Η τεχνολογία των CMOS χρησιμοποιείται ευρέως έως σήμερα στη βιομηχανία σχεδιασμού τσιπ υπολογιστών και για τη διαμόρφωση ολοκληρωμένων κυκλωμάτων σε πολυάριθμες και ποικίλες εφαρμογές. Οι σημερινές μνήμες υπολογιστών (RAM), οι επεξεργαστές (CPU) και τα κινητά τηλέφωνα χρησιμοποιούν αυτήν την τεχνολογία λόγω πολλών βασικών πλεονεκτημάτων. Ας δούμε όμως πως λειτουργεί αυτή η τεχνολογία και πως διαφέρει από την οικογένεια TTL στις παρακάτω ενότητες.

6.1.1 Τάσης Εισόδων – Εξόδων Πυλών CMOS

Τα κυκλώματα πύλης CMOS έχουν προδιαγραφές σήματος εισόδου και εξόδου που είναι αρκετά διαφορετικές από το TTL. Για μια πύλη CMOS που λειτουργεί με τάση τροφοδοσίας 5 Volt, οι τάσεις σήματος εισόδου κυμαίνονται από 0 Volt έως 1,5 Volt για την "χαμηλή" λογική κατάσταση και 3,5 Volt έως 5 Volt για την "υψηλή" λογική κατάσταση.

Οι τάσεις σήματος εξόδου κυμαίνονται από 0 Volt έως 0,05 Volt για μια «χαμηλή» λογική κατάσταση και 4,95 Volt έως 5 Volt για μια «υψηλή» λογική κατάσταση και αναπαρίστανται γραφικά παρακάτω:



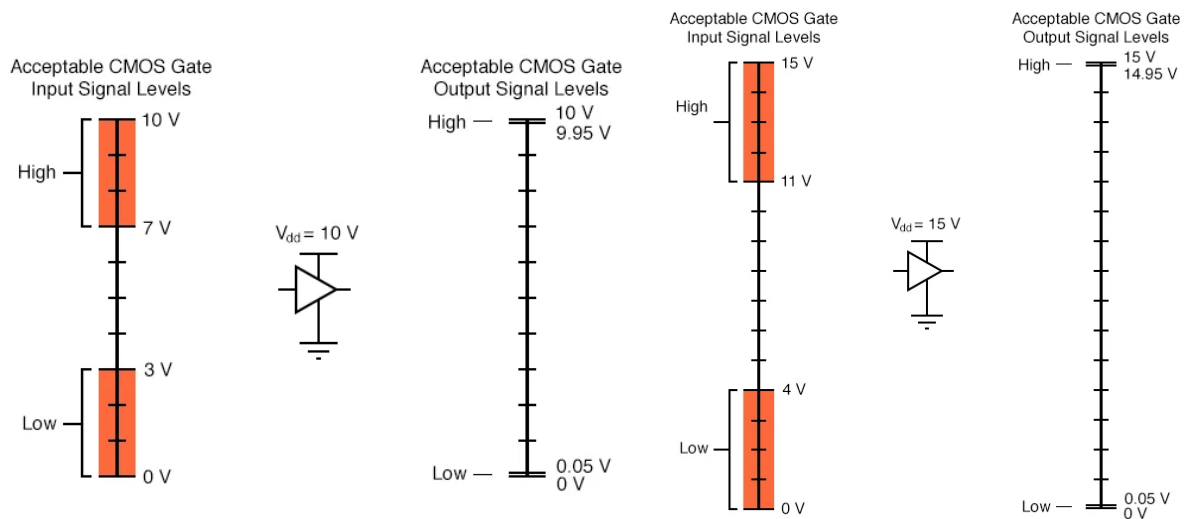
Εικόνα 13: Τάση i/o CMOS

6.1.2 Περιθώριο θορύβου CMOS

Θα πρέπει να είναι προφανές από αυτά τα σχήματα ότι τα κυκλώματα πύλης CMOS έχουν πολύ μεγαλύτερα περιθώρια θορύβου από το TTL. Με άλλα λόγια, τα κυκλώματα CMOS μπορούν να ανεχθούν πάνω από το διπλάσιο της υπερτιθέμενης τάσης «θορύβου» στις γραμμές εισόδου προτού προκύψουν σφάλματα σήματος.

Τα περιθώρια θορύβου CMOS διευρύνονται ακόμη περισσότερο με υψηλότερες τάσεις λειτουργίας. Σε αντίθεση με το TTL, το οποίο περιορίζεται σε τάση τροφοδοσίας 5 Volt, το CMOS μπορεί να τροφοδοτείται από τάσεις έως και 15 Volt ακόμη και έως και 18 Volt σε ορισμένα κυκλώματα CMOS.

Εδώ φαίνονται οι αποδεκτές καταστάσεις, τόσο για την είσοδο όσο και για την έξοδο, των ολοκληρωμένων κυκλωμάτων CMOS που λειτουργούν στα 10 Volt και 15 Volt, αντίστοιχα:



Εικόνα 14: Αποδεκτές τάσεις i/o στα CMOS

Τα περιθώρια για αποδεκτά σήματα "υψηλού" και "χαμηλού" μπορεί να είναι μεγαλύτερα από αυτά που εμφανίζονται στις προηγούμενες εικόνες. Αυτό που εμφανίζεται αντιπροσωπεύει την απόδοση του σήματος εισόδου στη "χειρότερη περίπτωση", με βάση τις προδιαγραφές του κατασκευαστή.

6.1.3 Χαρακτηριστικά CMOS

Μερικά από τα χαρακτηριστικά του CMOS περιλαμβάνουν χαμηλή κατανάλωση ενέργειας, υψηλό περιθώριο θορύβου, υψηλή σύνθετη αντίσταση εισόδου και δυνατότητα λειτουργίας σε υψηλές ταχύτητες. Επιπλέον, η τεχνολογία CMOS επιτρέπει την ενσωμάτωση μεγάλου αριθμού τρανζίστορ σε ένα μόνο τσιπ, καθιστώντας το κατάλληλο για εφαρμογές όπως μικροεπεξεργαστές, επεξεργαστές ψηφιακού σήματος και συσκευές μνήμης.

Αξίζει επίσης να αναφερθεί η **στατική ευαισθησία** αυτών των κυκλωμάτων. Τα Ο.Κ θα πρέπει να αφήνονται στην προστατευτική τους συσκευασία μέχρι να είστε έτοιμοι να τα χρησιμοποιήσετε. Το άγγιγμα ενός ακροδέκτη με το χέρι μπορεί να προκαλέσει βλάβη στο Ο.Κ επειδή το σώμα σας μπορεί να έχει φορτιστεί με στατικό ηλεκτρισμό, για παράδειγμα από τα ρούχα σας.

Συνήθως είναι επαρκές να γειώσετε τα χέρια σας αγγίζοντας ένα μεταλλικό σωλήνα ή ένα πλαίσιο παραθύρου πριν χειριστείτε το Ο.Κ, αλλά για τα πιο ευαίσθητα και ακριβά Ο.Κ διατίθεται ειδικός εξοπλισμός, συμπεριλαμβανομένων γειωμένων μάντων καρπού και γειωμένων επιφανειών εργασίας.

Βασικές διαφορές TTL & CMOS

Κλείνοντας λοιπόν αυτή την ενότητα και έχοντας αναφερθεί στο τι είναι ένα O.K TTL και ένα O.K CMOS, θα μιλήσουμε για κάποιες από τις κύριες διαφορές τους:

Κατανάλωση ενέργειας: Το TTL χρησιμοποιεί περισσότερη ισχύ από το CMOS, επειδή απαιτεί περισσότερο ρεύμα για την ενεργοποίηση και απενεργοποίηση των τρανζίστορ του αφού τα διπολικά τρανζίστορ εκτελούν τη λειτουργία τους με τη βοήθεια του ρεύματος βάσης-εκπομπού. Το CMOS, από την άλλη, καταναλώνει πολύ λίγη ενέργεια διότι στην πύλη του κάθε MOSFET δεν υπάρχει ρεύμα, πέρα από κάποιο ελάχιστο, παρασιτικό και θεωρείται τεχνολογία «χαμηλής κατανάλωσης».

Περιθώριο θορύβου: Το TTL είναι πιο ευαίσθητο στο θόρυβο από το CMOS. Αυτό συμβαίνει επειδή στο TTL, τα επίπεδα τάσης που αντιπροσωπεύουν "υψηλή" και "χαμηλή" είναι κοντά στην τάση τροφοδοσίας, καθιστώντας τα πιο ευαίσθητα στις διακυμάνσεις της τροφοδοσίας ρεύματος ή στον εξωτερικό θόρυβο. Το CMOS, από την άλλη πλευρά, έχει πολύ μεγαλύτερη ταλάντευση τάσης μεταξύ "υψηλής" και "χαμηλής" κατάστασης, καθιστώντας το λιγότερο ευαίσθητο στο θόρυβο.

Ταχύτητα: Το TTL είναι γενικά ταχύτερο από το CMOS. Αυτό οφείλεται στο γεγονός ότι τα τρανζίστορ στο TTL είναι κορεσμένα όταν είναι ενεργοποιημένα, γεγονός που μειώνει το χρόνο που χρειάζεται για να αλλάξει το κύκλωμα καταστάσεις. Το CMOS, από την άλλη πλευρά, λειτουργεί σε μια περιοχή τριόδου ή γραμμικής λειτουργίας, η οποία απαιτεί περισσότερο χρόνο για να αλλάξει το κύκλωμα καταστάσεις.

Αντίσταση εισόδου/εξόδου: Το TTL έχει σχετικά χαμηλή αντίσταση εισόδου σε σύγκριση με το CMOS. Σημαίνει ότι η τάση εξόδου ενός κυκλώματος που συνδέεται στην είσοδο μιας πύλης TTL θα επηρεαστεί από το φορτίο στην είσοδο. Το CMOS έχει υψηλή αντίσταση εισόδου, πράγμα που σημαίνει ότι το κύκλωμα που είναι συνδεδεμένο στην είσοδο θα έχει ελάχιστη επίδραση στην τάση εξόδου.

Εύρος θερμοκρασίας: Το TTL περιορίζεται στη λειτουργία σε σχετικά στενό εύρος θερμοκρασίας. Το CMOS μπορεί να λειτουργήσει σε ένα ευρύ φάσμα θερμοκρασιών.

Συμπερασματικά, το TTL είναι πιο στιβαρό και ταχύτερο, αλλά καταναλώνει περισσότερη ισχύ, ενώ το CMOS καταναλώνει λιγότερη ενέργεια, είναι πιο ανεκτικό στο θόρυβο και μπορεί να λειτουργήσει σε μεγαλύτερο εύρος θερμοκρασιών, αλλά είναι πιο αργό.

Κεφάλαιο Β'

Εισαγωγή στα
Ψηφιακά Συστήματα

7.1 Ψηφιακά Κυκλώματα

Τα ψηφιακά κυκλώματα σε συνδυασμό με ψηφιακά σήματα αποτελούν ένα αναπόσπαστο στοιχείο της ηλεκτρονικής. Χρησιμοποιούνται σε διάφορες συσκευές για διαφορετικούς σκοπούς. Τα ψηφιακά κυκλώματα είναι ηλεκτρονικά κυκλώματα που λειτουργούν με δυαδικά σήματα, δηλαδή σήματα που έχουν μόνο δύο τιμές: «0» και «1». Αυτά τα κυκλώματα χρησιμοποιούνται για την επεξεργασία και το χειρισμό ψηφιακών πληροφοριών και βρίσκονται στην καρδιά πολλών ψηφιακών συσκευών.

Τα ψηφιακά κυκλώματα αποτελούνται από διάφορα εξαρτήματα όπως τρανζίστορ, λογικές πύλες, flip-flops και πολυπλέκτες, τα οποία διασυνδέονται για να σχηματίσουν πιο πολύπλοκα κυκλώματα. Αυτά τα στοιχεία εκτελούν βασικές λογικές λειτουργίες, όπως πράξεις AND, OR, NOT και XOR, στα δυαδικά σήματα για να παράγουν την επιθυμητή έξοδο.

Στον κόσμο της ηλεκτρονικής και των ψηφιακών συστημάτων θα πρέπει επίσης να γνωρίζουμε πως μια λογική πύλη μπορεί να έχει περισσότερες από μία εισόδους, για παράδειγμα εισόδους A, B, C, D κ.λπ., αλλά γενικά έχουν μόνο μια ψηφιακή έξοδο που θα την βλέπουμε ως Q ή Y.

Συνοπτικά, τα ψηφιακά κυκλώματα είναι ηλεκτρονικά κυκλώματα που λειτουργούν σε δυαδικά σήματα και εκτελούν λογικές λειτουργίες για την επεξεργασία και τον χειρισμό ψηφιακών πληροφοριών. Αποτελούν τη βάση για πολλές ψηφιακές συσκευές και παρέχουν μια σειρά από πλεονεκτήματα σε σχέση με τα αναλογικά κυκλώματα.

Παρακάτω θα αναλύσουμε αυτές τις πληροφορίες, θα δούμε τι είναι η άλγεβρα Boole, πως χρησιμοποιείται και θα μιλήσουμε για τις διάφορες Λογικές Πύλες.

7.2 Άλγεβρα Boole (Boolean Algebra)

Η Άλγεβρα Boole (Boolean algebra) πήρε το όνομά της από τον G. Boole (1815- 1864), ο οποίος ανέπτυξε ένα αλγεβρικό σύστημα (1854) για τη συστηματική αντιμετώπιση της λογικής. Τα αξιώματα της Άλγεβρας Boole διατυπώθηκαν από τον E. V. Huntington (1904).

Οι μεταβλητές που χρησιμοποιούνται στην Άλγεβρα Boole ονομάζονται λογικές μεταβλητές γιατί μπορούν να πάρουν δύο μόνο τιμές: 0 και 1. Αυτός είναι ο λόγος που η Άλγεβρα Boole αποτελεί τη βάση για τα ψηφιακά ηλεκτρονικά κυκλώματα. Η άλγεβρα Boole ορίζεται με τρεις πράξεις:

- Πράξη NOT με σύμβολο ($\bar{}$)
- Πράξη AND με σύμβολο (\cdot)
- Πράξη OR με σύμβολο ($+$)

Η πράξη NOT

Στην πράξη NOT συμμετέχει μόνο μια μεταβλητή και το αποτέλεσμα είναι το συμπλήρωμα της μεταβλητής αυτής. Αν η μεταβλητή είναι “0”, τότε το αποτέλεσμα θα είναι “1” και αντίστροφα αν η μεταβλητή είναι “1”, το αποτέλεσμα θα είναι “0”. Η πράξη NOT εκφράζεται από την σχέση:

$$Y = \bar{A}$$

Η πράξη AND

Στην πράξη AND συμμετέχουν δύο λογικές μεταβλητές και το αποτέλεσμα της πράξης είναι “1”, αν και οι δύο μεταβλητές είναι “1”. Δηλαδή αν A και B είναι δύο λογικές μεταβλητές, τότε η πράξη AND εκφράζεται με τη σχέση:

$$Y = A \cdot B$$

Η πράξη OR

Στην πράξη OR συμμετέχουν δύο λογικές μεταβλητές και το αποτέλεσμα της πράξης είναι “1”, αν τουλάχιστον μία από τις δύο μεταβλητές είναι “1”. Οπότε, αν A και B είναι δύο λογικές μεταβλητές, τότε η πράξη OR εκφράζεται με τη σχέση:

$$Y = A + B$$

7.2.1 Αξιώματα της Άλγεβρας Boole

1. **Αξίωμα Αντιμεταθετικής ιδιότητας:** $A + B = B + A,$
 $A \cdot B = B \cdot A$
2. **Αξίωμα Επιμερισμού:** $A + (B \cdot C) = (A + B) \cdot (A + C),$
 $A \cdot (B + C) = (A \cdot B) + (A \cdot C)$
3. $A + 0 = A,$
 $A + 1 = 1,$
 $A \cdot 1 = A,$
 $A \cdot 0 = 0$
4. $A + \bar{A} = 1,$
 $A \cdot \bar{A} = 0$

7.2.2 Θεωρήματα της Άλγεβρας Boole

- **Θεώρημα 1:** $A + A = A$
 $A \cdot A = A$
- **Θεώρημα 2:** $\bar{\bar{A}} = A$
- **Θεώρημα De Morgan**
(ισχύει για δύο ή περισσότερες μεταβλητές): $\overline{A + B} = \bar{A} \cdot \bar{B}$
 $\overline{A \cdot B} = \bar{A} + \bar{B}$
- **Θεώρημα Απορρόφησης:** $A + (A \cdot B) = A,$
 $A \cdot (A + B) = A$
- **Θεώρημα προσεταιρισμού:** $A + (B + C) = (A + B) + C,$
 $A \cdot (B \cdot C) = (A \cdot B) \cdot C$
- **Θεώρημα επιμερισμού:** $A \cdot (A + B) = A \cdot B$
 $A + (A \cdot B) = A + B$
 $A + (A \cdot B) = A$
 $A \cdot (A + B) = A$

7.2.3 Συναρτήσεις EX-OR, EX-NOR

- **EX-OR:** $A \cdot \bar{B} + \bar{A} \cdot B = A \oplus B$
- **EX-NOR:** $A \cdot B + \bar{A} \cdot \bar{B} = A \odot B$

7.2.4 Προτεραιότητα Πράξεων Άλγεβρας Boole

Προτεραιότητα	Πράξη	Για την προτεραιότητα των πράξεων ισχύει ότι και για την κανονική μαθηματική άλγεβρα που γνωρίζουμε. Η προτεραιότητα της άλγεβρας Boole πάει ως εξής: Πρώτα εκτελούνται οι πράξεις μέσα σε παρενθέσεις (), μετά τα συμπληρώματα $\bar{}$ και στην συνέχεια οι πράξεις AND (+) και τέλος οι πράξεις OR (\cdot).
1	()	
2	NOT	
3	AND	
4	OR	

Είναι επίσης σημαντικό να σημειωθεί ότι η άλγεβρα Boole σχετίζεται στενά με άλλα μαθηματικά συστήματα, όπως η προτασιακή λογική και η θεωρία συνόλων, επομένως η κατανόηση αυτών μπορεί επίσης να βοηθήσει στην εμφάνιση της κατανόησής για την άλγεβρα Boole.

8.1 Λογικές Πύλες (Logic Gates)

Οι λογικές πύλες είναι η καρδιά των ψηφιακών ηλεκτρονικών. Χρησιμοποιούνται για την υλοποίηση συναρτήσεων άλγεβρας Boole, οι οποίες είναι μαθηματικά μοντέλα λογικών πράξεων συνάρτησης σε ένα σήμα δύο τιμών. Οι λογικές πύλες είναι το βασικό δομικό στοιχείο στα ψηφιακά κυκλώματα.

Η είσοδος και η έξοδος μιας λογικής πύλης είναι δυαδικά σήματα, που αντιπροσωπεύονται είτε από υψηλή τάση (1) είτε από χαμηλή τάση (0). Ο συνδυασμός εισόδων και εξόδων καθορίζει τον τύπο της πύλης και τη λογική λειτουργία της. Όλες οι λογικές πύλες έχουν μία έξοδο και δύο τουλάχιστον εισόδους. Η μόνη εξαίρεση είναι η πύλη NOT που έχει μόνο μια είσοδο. Οι εισοδοί των λογικών πυλών έχουν σχεδιαστεί για να λαμβάνουν μόνο δυαδικά δεδομένα (Χαμηλό, 0 ή Υψηλό, 1) στην είσοδο τους. Το χαμηλό λογικό επίπεδο αντιπροσωπεύει τα μηδέν Volt και το υψηλό λογικό επίπεδο αντιπροσωπεύει θετική τάση τροφοδοσίας 3, 5 ή και παραπάνω Volt αν μιλήσουμε και για τα CMOS.

Υπάρχουν επτά βασικοί τύποι λογικών πυλών: AND, OR, NOT, NAND, NOR, XOR και XNOR. Κάθε πύλη έχει έναν ξεχωριστό πίνακα αλήθειας που ορίζει την έξοδο της για κάθε πιθανό συνδυασμό εισόδων. Μπορούν να συνδυαστούν για να σχηματίσουν πολύπλοκα κυκλώματα που εκτελούν προηγμένες εργασίες όπως αποθήκευση δεδομένων, υπολογισμούς και επικοινωνία. Η χρήση λογικών πυλών είναι θεμελιώδης για το σχεδιασμό και τη λειτουργία ψηφιακών συστημάτων, συμπεριλαμβανομένων των υπολογιστών, των κινητών συσκευών και των ηλεκτρονικών ειδών ευρείας κατανάλωσης. Αποτελούν τη βάση της σύγχρονης ψηφιακής

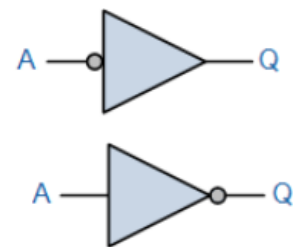
λογικής και παρέχουν τα μέσα για την εκτέλεση λογικών πράξεων Boole στο πιο βασικό επίπεδο.

8.2 Πύλη NOT ή Inverter (Αναστροφέας)

Η πύλη NOT εκτελεί μια βασική λογική λειτουργία που ονομάζεται αναστροφή ή συμπλήρωση στην άλγεβρα Boole, η απεικόνιση της αναστροφής εκφράζεται ως ($\bar{}$). Ο σκοπός του αναστροφέα είναι να αλλάξει ένα λογικό επίπεδο στο αντίθετο του. Όσον αφορά τα bit, αλλάζει το 1 σε 0 και αντίστροφα.

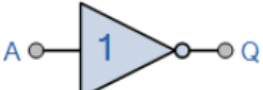
Αυτή η πύλη έχει μόνο μία είσοδο και μία έξοδο. Ονομάζεται πύλη NOT επειδή η κατάσταση εξόδου είναι πάντα αντίθετη από αυτή της κατάστασης εισόδου, οπότε όταν το σήμα εισόδου είναι χαμηλό, η έξοδος είναι υψηλό σήμα και αντίστροφα.

Οι πύλες NOT είναι διαθέσιμες χρησιμοποιώντας ψηφιακά κυκλώματα για την παραγωγή της επιθυμητής λογικής λειτουργίας. Στην τυπική πύλη NOT δίνεται ένα σύμβολο του οποίου το σχήμα είναι ένα τρίγωνο το οποίο δείχνει προς την έξοδο της με έναν κύκλο στο άκρο του. Αυτός ο κύκλος μπορεί να χρησιμοποιηθεί στα σύμβολα όλων των λογικών πυλών και συνήθως βρίσκεται τοποθετημένος στην έξοδο τους και αναπαριστά την λογική λειτουργία της συνάρτησης NOT. Αυτή η φυσαλίδα υποδηλώνει μια αντιστροφή του σήματος και μπορεί να υπάρχει είτε στην έξοδο είτε στην είσοδο μιας πύλης.

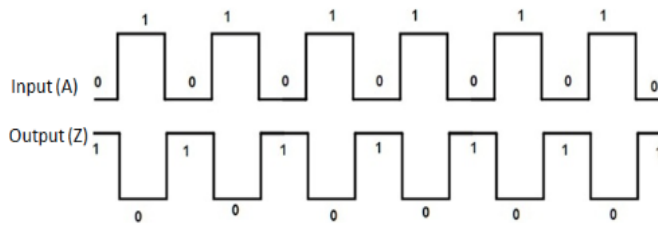


Εικόνα 15: Θέσης κύκλου Αναστροφής

Πίνακας Αληθείας Πύλης NOT

Σύμβολο	A	Y = \bar{A}
	0	1
	1	0

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης NOT

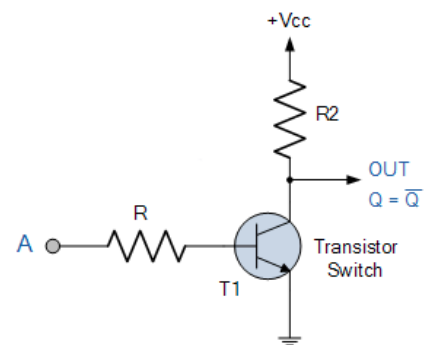


Εικόνα 16: Διάγραμμα Παλμού Πύλης NOT

Όπου στην είσοδο εφαρμόζεται Λογικό 0, στην έξοδο παίρνουμε Λογικό 1 και αντίστροφα όπου στην είσοδο εφαρμόζεται Λογικό 1, στην έξοδο παίρνουμε Λογικό 0.

Πύλη NOT κατασκευασμένη από διπολικό transistor

Μια απλή λογική πύλη NOT μπορεί να κατασκευαστεί χρησιμοποιώντας αντιστάσεις στην βάση του τρανζίστορ συνδεδεμένη όπως φαίνεται παρακάτω στο σχήμα. Αν οποιοδήποτε σήμα περάσει μέσα από το τρανζίστορ στην έξοδο Q θα δούμε το ανάστροφό του, για να έχουμε λοιπόν τάση θα πρέπει το σήμα εισόδου να είναι μηδέν.



Εικόνα 17: BJT NOT gate

Διαθέσιμες Πύλες NOT στην αγορά

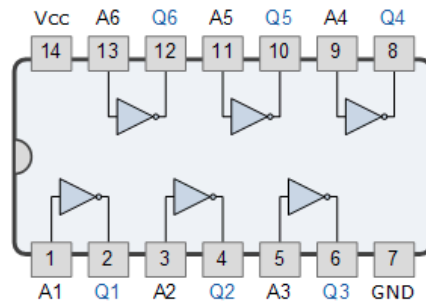
TTL Logic NOT Gates

- 74LS04 Hex Inverting NOT Gate
- 74LS14 Hex Schmitt Inverting NOT Gate
- 74LS1004 Hex Inverting Drivers

CMOS Logic NOT Gates

- CD4009 Hex Inverting NOT Gate
- CD4069 Hex Inverting NOT Gate

Μορφή Τυπικού Ολοκληρωμένου Πύλης NOT



Εικόνα 18: 74LS04 Hex Inverting NOT Gate

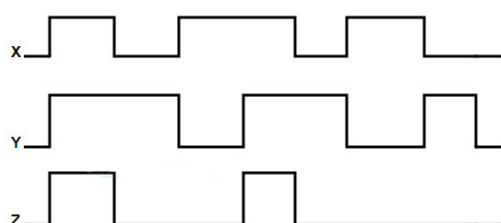
8.3 Πύλη AND

Η πύλη AND εκτελεί μια συνάρτηση πολλαπλασιασμού και η έκφραση της στην άλγεβρα Boole για τη συνάρτηση AND ορίζεται ως (\cdot) . Για να πούμε πως έχουμε μια πύλη AND θα πρέπει να υπάρχουν δύο ή και περισσότερες μεταβλητές στην είσοδό μας όπου όπως λέει και το όνομα της θα πρέπει και η μια μεταβλητή αλλά και η άλλη να είναι Λογικό “1” προκειμένου να δούμε Λογικό “1” στην έξοδό μας. Αυτό εξηγείται καλύτερα με τον πίνακα αληθείας και το διάγραμμα που θα δούμε παρακάτω.

Πίνακας Αληθείας Πύλης AND

Σύμβολο	A	B	$Y = A \cdot B$
	0	0	0
	0	1	0
	1	0	0
	1	1	1

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης AND

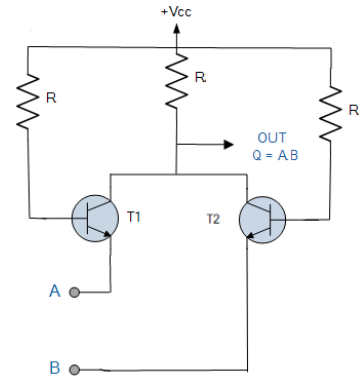


Όπως βλέπουμε για τις μεταβλητές εισόδου x και y , θα πρέπει και οι δύο τους να βρίσκονται στο High (Λογικό “1”) προκειμένου στην έξοδο z να δούμε Τάση (High).

Εικόνα 19: Διάγραμμα Παλμού Πύλης AND

Πύλη AND κατασκευασμένη από διπολικό transistor

Μια απλή πύλη AND δύο εισόδων μπορεί να κατασκευαστεί σύμφωνα με το διπλανό σχήμα. Όπου η λειτουργία της εξηγείται ως εξής: Οι εκπομποί των τρανζίστορ είναι οι εισοδοί της πύλης. Επειδή η βάση του κάθε ενός τρανζίστορ είναι πολωμένη θετικά, η εφαρμογή λογικού «0» στον αντίστοιχο εκπομπού κάνει το τρανζίστορ πλήρως αγωγίμο, κατά συνέπεια η τάση στον συλλέκτη θα είναι περίπου ίση με την τάση στον εκπομπού. Αυτό κάνει την έξοδο της πύλης να δίνει λογικό «0». Ο μόνος τρόπος για να δώσει η πύλη στην έξοδό της λογικό «1» είναι να μην υπάρχει κανένα αγωγίμο τρανζίστορ, δηλαδή όλες οι εισοδοί της πύλης να έχουν λογικό «1».



Διαθέσιμες Πύλες AND στην αγορά

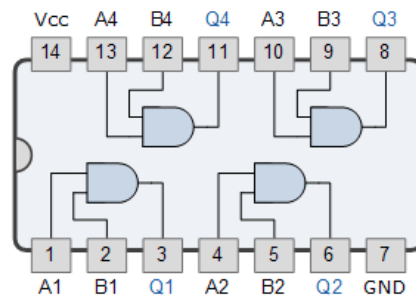
TTL Logic AND Gate

- 74LS08 Quad 2-input
- 74LS11 Triple 3-input
- 74LS21 Dual 4-input

CMOS Logic AND Gate

- CD4081 Quad 2-input
- CD4073 Triple 3-input
- CD4082 Dual 4-input

Μορφή Τυπικού Ολοκληρωμένου Πύλης AND



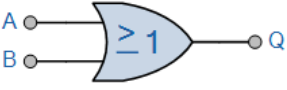
Εικόνα 21: IC7408, a TTL quad-2 input AND gate

8.4 Πύλη OR

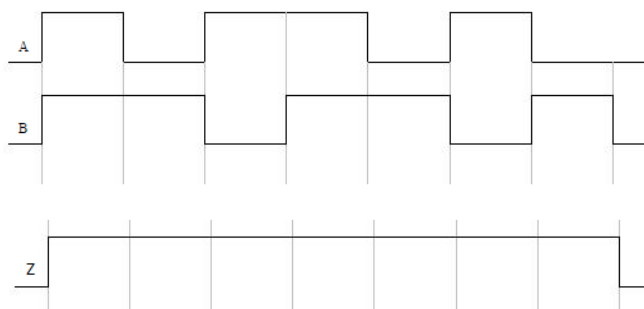
Η έξοδος Q μιας πύλης OR επιστρέφει ξανά Λογικό "0" (Low) μόνο όταν όλες οι εισοδοί του είναι σε λογικό επίπεδο "0". Με άλλα λόγια για μια πύλη λογικής OR, οποιαδήποτε είσοδος "High" θα δώσει μια έξοδο "High" (Λογικό "1").

Η έκφραση που δίνεται ως άλγεβρα Boole για μια ψηφιακή πύλη OR συμβολίζεται με ένα σύμβολο συν (+). Έτσι, η πύλη OR μπορεί να περιγραφεί ως ένα κύκλωμα που δίνει "High" όταν τουλάχιστον μια από τις εισόδους της είναι αληθής (True / 1). Στη συνέχεια, μπορούμε να ορίσουμε τη λειτουργία μιας πύλης OR δύο εισόδων εάν είτε το A είτε το B είναι αληθές, τότε το Q είναι αληθές.

Πίνακας Αληθείας Πύλης OR

Σύμβολο	A	B	Y = A + B
	0	0	0
	0	1	1
	1	0	1
	1	1	1

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης OR



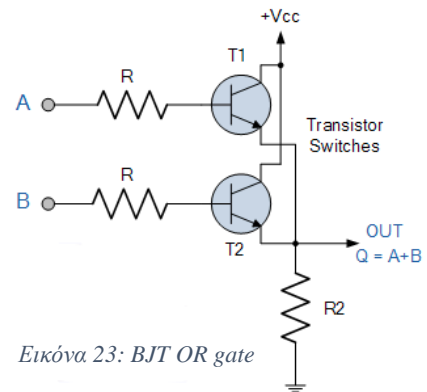
Εικόνα 22: Διάγραμμα Παλμού Πύλης OR

Εφαρμόζοντας δύο διαφορετικά σήματα ρολογιού και στις δύο εισόδους της λογικής πύλης OR, τότε αν παρατηρήσουμε την έξοδο της θα είναι όπως φαίνεται στο διπλανό σχήμα. Όταν λοιπόν κάποια από τις δύο εισόδους της είναι σε λογικό υψηλό, τότε και η έξοδος είναι

υψηλή. Με άλλα λόγια χρειάζεται μόνο μία από τις δύο εισόδους ως Λογικό "1" για να μας βγάλει και η έξοδος μας 1. Αντίθετα όταν και οι δύο εισοδοί της πύλης OR είναι σε χαμηλό επίπεδο (Low), τότε η έξοδος έρχεται επίσης σε χαμηλό επίπεδο (0).

Πύλη OR κατασκευασμένη από διπολικό transistor

Μια απλή πύλη OR με δύο εισόδους μπορεί να κατασκευαστεί χρησιμοποιώντας δύο αντιστάσεις στις βάσεις των δύο τρανζίστορ συνδεδεμένες όπως φαίνεται παρακάτω. Αν οποιοδήποτε τρανζίστορ πάρει την τιμή 1 τότε και η έξοδος Q μας θα είναι 1, δηλαδή “ON”.



Διαθέσιμες Πύλες OR στην αγορά

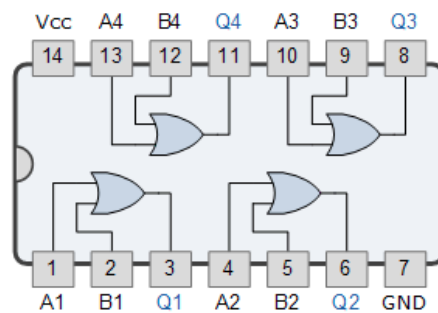
TTL Logic OR Gates

- 74LS32 Quad 2-input

CMOS Logic OR Gates

- CD4071 Quad 2-input
- CD4075 Triple 3-input
- CD4072 Dual 4-input

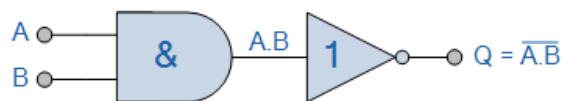
Μορφή Τυπικού Ολοκληρωμένου Πύλης OR



Εικόνα 24: IC7432, a TTL quad 2-input OR gate

8.5 Πύλη NAND

Η πύλη NAND είναι συνδυασμός των πυλών AND και NOT. Οι έξοδοι της πύλης AND και των πυλών NAND είναι αντίστροφες μεταξύ τους, αυτό σημαίνει πως για κάθε High (Λογικό “1”) στις πύλες AND θα ισχύει το Low (Λογικό “0”) στις NAND. Είναι δηλαδή η «Συμπληρωματική» μορφή της πύλης AND που έχουμε δει προηγουμένως. Σχεδιαστικά μπορεί να την βρούμε και ως σε σειρά συνδεδεμένη με την μορφή που φαίνεται στο παρακάτω σχήμα:

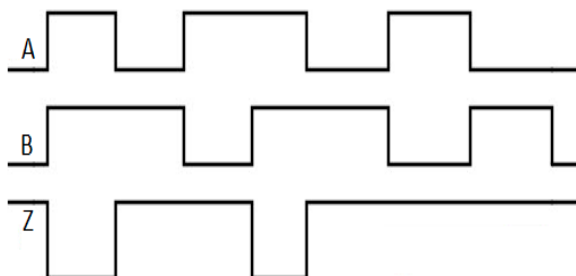


Εικόνα 25: Εναλλακτική Μορφή Πύλης NAND

Πίνακας Αληθείας Πύλης NAND

Σύμβολο	A	B	$Y = \overline{A \cdot B}$
	0	0	1
	0	1	1
	1	0	1
	1	1	0

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης NAND

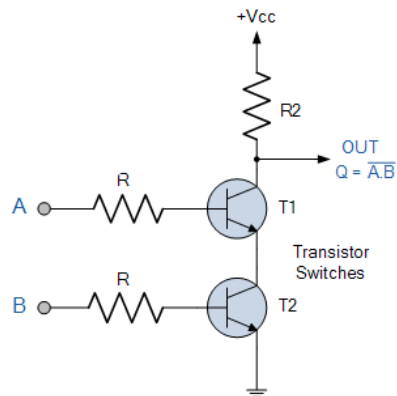


Εικόνα 26: Διάγραμμα Παλμού Πύλης NAND

Όταν και οι δύο εισοδοι είναι High, τότε η έξοδος της πύλης NAND θα είναι LOW και όταν κάποια από τις εισόδους είναι χαμηλή, τότε η έξοδος πηγαίνει σε Υψηλή. Με βάση το διπλανό παλμό στο τέλος του η έξοδος είναι σε υψηλό επίπεδο καθώς μία από τις εισόδους είναι χαμηλή.

Πύλη NAND κατασκευασμένη από διπολικό transistor

Η πύλη NAND μπορεί να σχεδιαστεί χρησιμοποιώντας τρανζίστορ. Για να σχεδιάσουμε μια πύλη NAND με τρανζίστορ δύο εισόδων, θα πρέπει να συνδέουμε δύο αντιστάσεις στις βάσεις των τρανζίστορ. Προκειμένου να δούμε τάση στην έξοδο Q, θα πρέπει ένα από τα δύο τρανζίστορ να έχουν στις εξόδους τους Λογικό μηδέν. Αν αυτά δεχθούν και τα δύο τιμές λογικού «1» τότε στην έξοδο Q θα υπάρχει σχεδόν μηδενική τάση, δηλαδή λογικό «0».



Εικόνα 27: BJT NAND gate

Διαθέσιμες Πύλες NAND στην αγορά

TTL Logic NAND Gates

- 74LS00 Quad 2-input
- 74LS10 Triple 3-input
- 74LS20 Dual 4-input
- 74LS30 Single 8-input

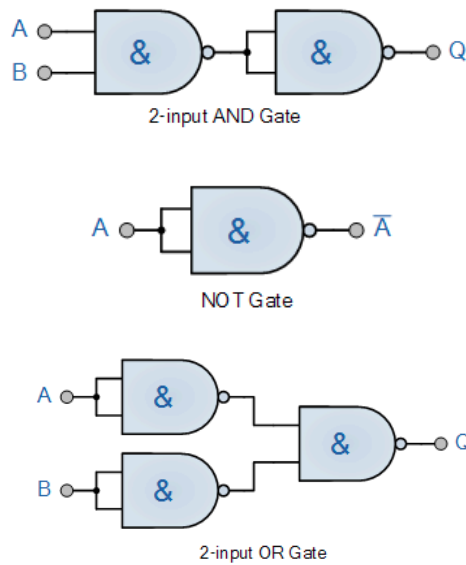
CMOS Logic NAND Gates

- CD4011 Quad 2-input
- CD4023 Triple 3-input
- CD4012 Dual 4-input

Χαρακτηριστικό Πύλης NAND

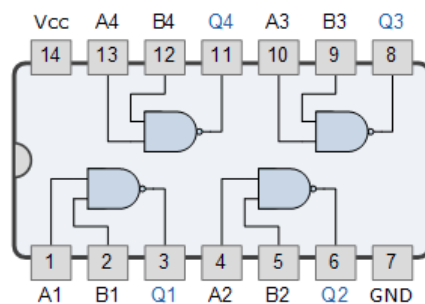
Οι πύλες NAND ονομάζονται και «Universal Gates». Αυτό συμβαίνει επειδή η πύλη μπορεί να λειτουργήσει ως οποιαδήποτε από τις βασικές λογικές πύλες κάνοντας απλώς κάποιες αλλαγές στην πλευρά της εισόδου.

Συνδέοντάς την μεταξύ σε διάφορους συνδυασμούς, οι τρεις βασικοί τύποι πύλης των συναρτήσεων AND, OR και NOT μπορούν να σχηματιστούν χρησιμοποιώντας μόνο πύλες NAND, για παράδειγμα:



Εικόνα 28: Εναλλακτικές μορφές Πυλών με την χρήση αποκλειστικά της πύλης NAND

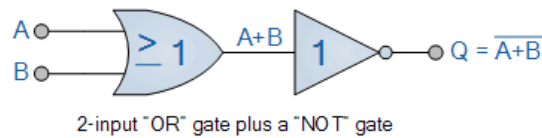
Μορφή Τυπικού Ολοκληρωμένου Πύλης NAND



Εικόνα 29: IC 7400 a TTL, quad 2-input NAND gate

8.6 Πύλη NOR

Ομοίως με την πύλη NAND, έτσι και η πύλη NOR είναι ένας συνδυασμός των πυλών OR και NOT. Η έξοδος αυτής της πύλης είναι υψηλή, μόνο όταν όλες οι τάσεις εισόδου είναι χαμηλές. Σχεδιαστικά μπορεί να βρεθεί και ως:

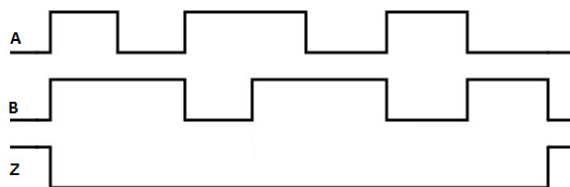


Εικόνα 30: Εναλλακτική Μορφή Πύλης NAND

Πίνακας Αληθείας Πύλης NOR

Σύμβολο	A	B	$Y = \overline{A + B}$
	0	0	1
	0	1	0
	1	0	0
	1	1	0

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης NOR



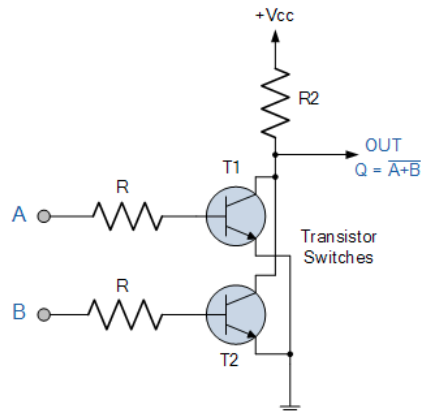
Εικόνα 31: Διάγραμμα Παλμού Πύλης NOR

Στο διπλανό σχήμα φαίνεται η κυματομορφή δύο εισόδων A και B σε μια πύλη NOR. Μπορεί να παρατηρηθεί από τις κυματομορφές ότι η έξοδος είναι χαμηλή όταν μία από τις δύο εισόδους A ή B είναι

υψηλή και η έξοδος είναι υψηλή όταν και οι δύο εισοδοι είναι χαμηλές.

Πύλη NOR κατασκευασμένη από διπολικό transistor

Για μια πύλη NOR χρησιμοποιείται ένα τρανζίστορ σε κάθε είσοδο. Όλοι οι εκπομποί των τρανζίστορ συνδέονται στη γη και όλοι οι συλλέκτες στην έξοδο χρησιμοποιώντας μια κοινή αντίσταση πόλωσης. Όποιο τρανζίστορ γίνει αγωγίμο εξαιτίας μιας θετικής τάσης στην αντίστοιχη είσοδό του «βραχυκυκλώνει» την έξοδο με τη γη δίνοντας έτσι λογικό 0.



Εικόνα 32: BJT NOR gate

Διαθέσιμες Πύλες NOR στην αγορά

TTL Logic NOR Gates

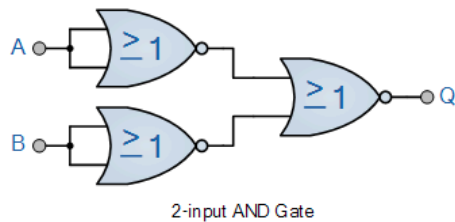
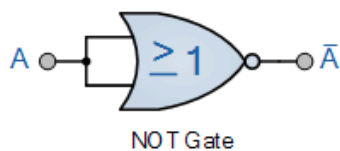
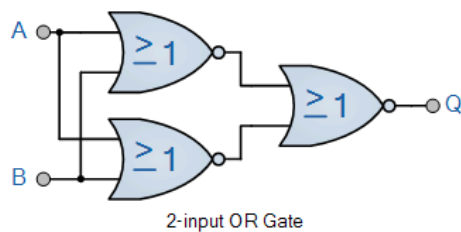
- 74LS02 Quad 2-input
- 74LS27 Triple 3-input
- 74LS260 Dual 4-input

CMOS Logic NOR Gates

- CD4001 Quad 2-input
- CD4025 Triple 3-input
- CD4002 Dual 4-input

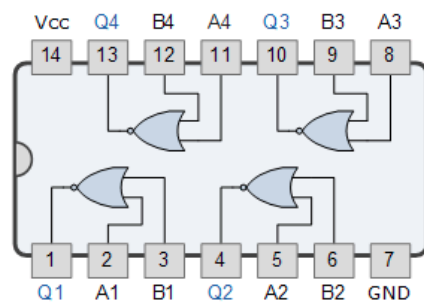
Χαρακτηριστικό Πύλης NOR

Όπως η πύλη NAND που φαίνεται στην προηγούμενη ενότητα, η πύλη NOR μπορεί επίσης να ταξινομηθεί ως πύλη τύπου "Universal". Οι πύλες NOR μπορούν να χρησιμοποιηθούν για την παραγωγή οποιουδήποτε άλλου τύπου συνάρτησης λογικής πύλης ακριβώς όπως η πύλη NAND συνδέοντάς τες μεταξύ τους σε διάφορους συνδυασμούς. Οι τρεις βασικοί τύποι πύλης των συναρτήσεων AND, OR και NOT μπορούν να σχηματιστούν χρησιμοποιώντας μόνο πύλες NOR όπως φαίνεται στα παρακάτω σχήματα.



Εικόνα 33: Εναλλακτικές μορφές Πυλών με την χρήση αποκλειστικά της πύλης NOR

Μορφή Τυπικού Ολοκληρωμένου Πύλης NOR



Εικόνα 34: IC 7402, a TTL quad 2 input NOR gate

8.7 Πύλη EX-OR (Exclusive OR)

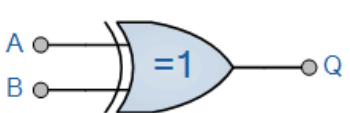
Η πύλη EX-OR είναι ακόμα ένας τύπος ψηφιακής λογικής πύλης που χρησιμοποιείται συνήθως σε αριθμητικές πράξεις, καθώς μπορεί να χρησιμοποιηθεί για να δώσει το άθροισμα δύο δυαδικών αριθμών καθώς και σε κυκλώματα ανίχνευσης και διόρθωσης σφαλμάτων.

Στις προηγούμενες ενότητες, είδαμε ότι χρησιμοποιώντας τις τρεις κύριες πύλες AND, OR και την πύλη NOT, μπορούσαμε να δημιουργήσουμε πολλούς άλλους τύπους συναρτήσεων λογικής πύλης, όπως μια πύλη NAND ή μια πύλη NOR.

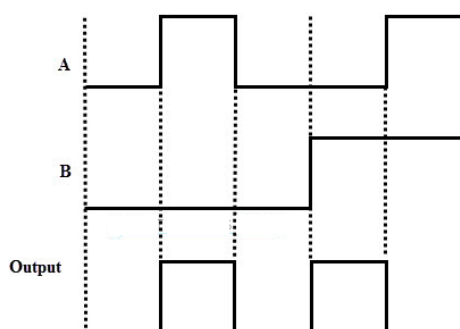
Υπάρχουν άλλοι δύο τύποι ψηφιακών λογικών πυλών, οι οποίες μπορούν να κατασκευαστούν συνδυάζοντας άλλες λογικές πύλες. Αυτές οι δύο λογικές πύλες ονομάζονται Exclusive-OR (EX-OR) και το συμπλήρωμά της, Exclusive-NOR (EX-NOR).

Το χαρακτηριστικό με αυτή την πύλη είναι πως για να μας δώσει τάση στην έξοδο της θα πρέπει η κατάσταση των εισόδων της να μην είναι ίδιες μεταξύ τους. Αυτό σημαίνει πως οι εισοδοί θα πρέπει να βρίσκονται σε κατάσταση «διαφωνίας». Παρακάτω παρουσιάζεται ο πίνακας αληθείας την πύλης EX-OR, όπου θα γίνει πιο εύκολα η κατανόησή της.

Πίνακας Αληθείας Πύλης EX-OR

Σύμβολο	A	B	$Y = A \oplus B$
	0	0	0
	0	1	1
	1	0	1
	1	1	0

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης EX-OR

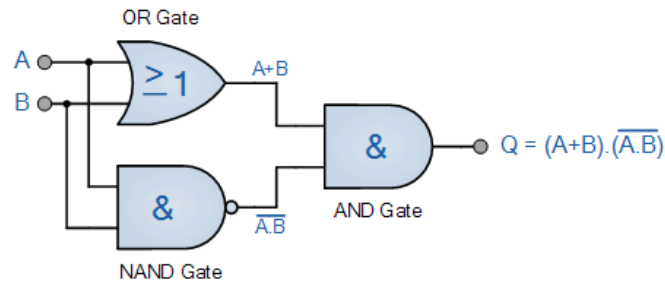


Εικόνα 35: Διαγράμμα Παλμού Πύλης EX-OR

Στο διπλανό σχήμα βλέπουμε πως κατά την χρονική περίοδο t_1 (ξεκινώντας το μέτρημα πάντα από t_0) η είσοδος A είναι υψηλή, αλλά η είσοδος B είναι χαμηλή, συνεπώς η έξοδός μας είναι υψηλή αυτή την συγκεκριμένη χρονική περίοδο. Το ίδιο συμβαίνει και το χρονικό διάστημα t_3 , όπου το B είναι υψηλό και το A χαμηλό. Σε οποιοδήποτε άλλη σημείο του διαγράμματος, τα A και B είναι ίδια μεταξύ τους συνεπώς δεν η έξοδος είναι χαμηλή.

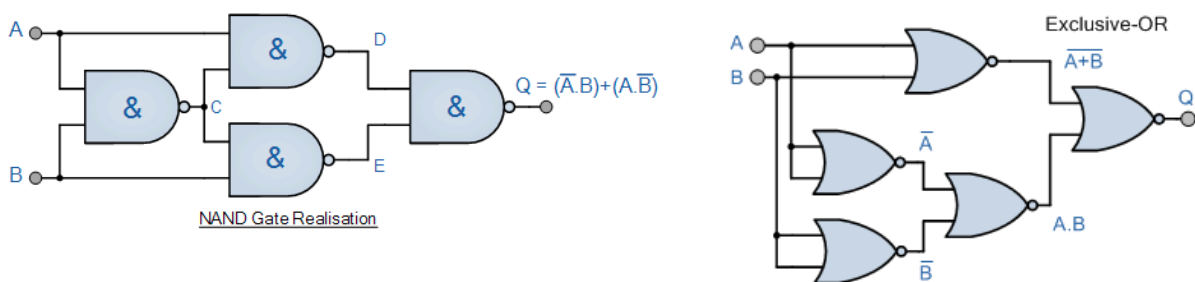
Ισοδύναμο Κύκλωμα EX-OR

Όπως αναφέρθηκε και παραπάνω η πύλη EX-OR δεν είναι μια βασική λογική πύλη αλλά ένας συνδυασμός διαφορετικών λογικών πυλών που συνδέονται μεταξύ τους. Χρησιμοποιώντας την συνάρτηση $Y = A \cdot \bar{B} + \bar{A} \cdot B = A \oplus B$ από τον πίνακα αλήθειας, μπορούμε να πραγματοποιήσουμε αυτή συνάρτηση χρησιμοποιώντας τις επιμέρους πύλες που φαίνονται στο σχήμα.



Εικόνα 36: EX-OR κατασκευασμένη από τις διάφορες πύλες

Ένα από τα κύρια μειονεκτήματα της παραπάνω συνάρτησης EX-OR είναι ότι περιέχει τρεις διαφορετικούς τύπους λογικών πυλών OR, NAND και AND για τον σχεδιασμό της. Ένας ευκολότερος τρόπος παραγωγής της συνάρτησης EX-OR είναι να χρησιμοποιήσουμε αποκλειστικά ένα είδος πύλης. Αυτό μπορεί να γίνει είτε αποκλειστικά με πύλες NAND είτε με πύλες NOR όπως φαίνεται παρακάτω.



Εικόνα 37: EX-OR κατασκευασμένη από πύλες NAND ή OR

Διαθέσιμες Πύλες EX-OR στην αγορά

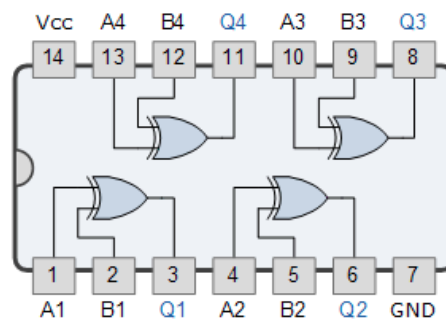
TTL Logic EX-OR Gates

- 74LS86 Quad 2-input

CMOS Logic EX-OR Gates

- CD4030 Quad 2-input

Μορφή Τυπικού Ολοκληρωμένου Πύλης EX-OR



Εικόνα 38: 74LS86 Quad 2-input

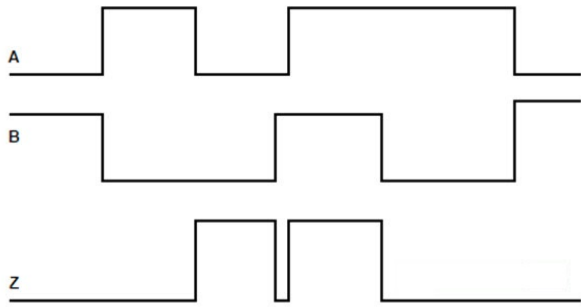
8.8 Πύλη EX-NOR (Exclusive NOR)

Η πύλη EX-NOR λειτουργεί παρόμοια με την πύλη EX-OR, με την διαφορά ότι στο κύκλωμά της εμπεριέχει και την πύλη NOT. Αυτό σημαίνει πως λειτουργεί ανάστροφα. Για να μας δώσει η έξοδος Λογικό “1” θα πρέπει και οι δύο είσοδοι να βρίσκονται στην ίδια κατάσταση, είτε σε Λογικό “0” είτε σε Λογικό “1”.

Πίνακας Αληθείας Πύλης EX-NOR

Σύμβολο	A	B	$Y = A \odot B$
	0	0	1
	0	1	0
	1	0	0
	1	1	1

Παράδειγμα Διαγράμματος ενός Παλμού Πύλης EX-NOR



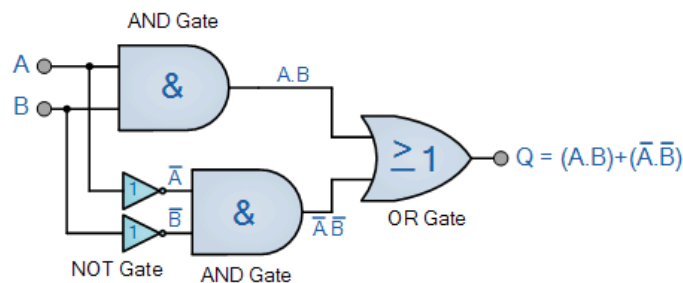
Εικόνα 39: Διάγραμμα Παλμού Πύλης EX-NOR

Στο διπλανό διάγραμμα απεικονίζεται ο παλμός δύο εισόδων για την πύλη EX-NOR. Με βάση τον πίνακα αληθείας της πύλης θα παρατηρήσουμε πως στην έξοδο μας έχουμε τάση, δηλαδή Λογικό “1”, όταν οι παλμοί μεταξύ τους βρεθούν την ίδια χρονική στιγμή με Λογικό “1” ή “0”. Μόνο τότε

βλέπουμε τον παλμό της εξόδου να υψώνεται. Σε οποιαδήποτε άλλη περίπτωση η έξοδος είναι μηδέν.

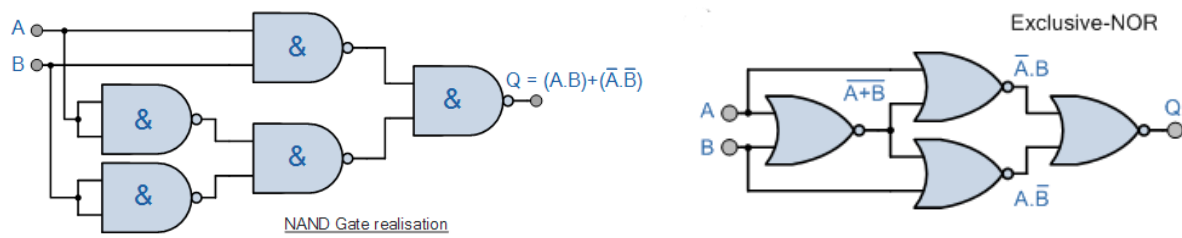
Ισοδύναμο Κύκλωμα EX-NOR

Όπως και η πύλη EX-OR έτσι και η πύλη EX-NOR για να παραχθεί χρειάζεται συνδυασμό λογικών πυλών. Αυτό είναι και ένα από τα κύρια μειονεκτήματα της συνάρτησης EX-NOR $Y = (A \cdot B) + (\bar{A} \cdot \bar{B}) = A \ominus B$ είναι ότι περιέχει τρεις διαφορετικούς τύπους λογικών πυλών, τις πύλες AND, NOT και τέλος μια πύλη OR στο βασικό της σχέδιο το οποίο φαίνεται παρακάτω.



Εικόνα 40: EX-NOR κατασκευασμένη από τις διάφορες πύλες

Ένας ευκολότερος τρόπος παραγωγής της συνάρτησης EX-NOR από έναν μόνο τύπο πύλης είναι να χρησιμοποιήσουμε πύλες NAND ή NOR. Ο σχεδιασμός αυτός γίνεται ως εξής:



Εικόνα 41: EX-NOR κατασκευασμένη από πύλες NAND ή OR

Διαθέσιμες Πύλες EX-NOR στην αγορά

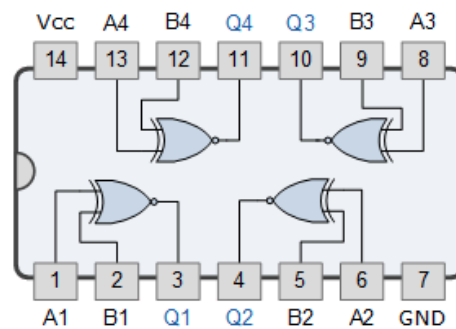
TTL Logic EX-NOR Gates

- 74LS266 Quad 2-input

CMOS Logic EX-NOR Gates

- CD4077 Quad 2-input

Μορφή Τυπικού Ολοκληρωμένου Πύλης EX-NOR



Εικόνα 42: 74266 Quad 2-input Ex-NOR Gate

Ασκήσεις – Ερωτήσεις

1. Σχεδιάστε τον πίνακα αλήθειας για το ακόλουθο λογικό κύκλωμα χρησιμοποιώντας την πύλη AND:
 $A B | Y$
2. Εξηγήστε τη διαφορά μεταξύ NAND και πύλης AND με τη βοήθεια πινάκων αλήθειας και διαγραμμάτων λογικών κυκλωμάτων.
3. Εξηγήστε τη διαφορά μεταξύ της πύλης NAND και NOR με τη βοήθεια πινάκων αλήθειας και διαγραμμάτων λογικών κυκλωμάτων.
4. Εξηγήστε τη λειτουργία της πύλης NOT με τη βοήθεια του πίνακα αλήθειας και του διαγράμματος λογικού κυκλώματος.

Απαντήστε ποιο από τα παρακάτω είναι Σωστό και ποιο Λάθος.

1. Η έξοδος μιας πύλης AND είναι υψηλή όταν και οι δύο είσοδοι είναι υψηλές.
Σωστό Λάθος
2. Μια πύλη NAND είναι ισοδύναμη με μια πύλη AND με έναν μετατροπέα στην έξοδό της.
Σωστό Λάθος
3. Μια πύλη OR παράγει υψηλή έξοδο όταν και οι δύο είσοδοι είναι χαμηλές.
Σωστό Λάθος
4. Μια πύλη NOR είναι ισοδύναμη με μια πύλη OR με έναν μετατροπέα στην έξοδό της.
Σωστό Λάθος
5. Μια πύλη NOT αντιστρέφει το λογικό επίπεδο της εισόδου της.
Σωστό Λάθος
5. Μια πύλη XOR παράγει υψηλή έξοδο όταν και οι δύο είσοδοι είναι υψηλές.
Σωστό Λάθος
6. Μια πύλη XNOR είναι ισοδύναμη με μια πύλη XOR με έναν μετατροπέα στην έξοδό της.
Σωστό Λάθος

Κεφάλαιο Γ'

Εισαγωγή στον σχεδιασμό Λογικών Πυλών
Μέσω του Λογισμικού Microwind

9.1 VLSI

Το VLSI είναι το ακρόνυμο Very-Large-Scale Integration, δηλαδή ολοκλήρωση πολύ μεγάλης κλίμακας και αναφέρεται στη διαδικασία δημιουργίας ολοκληρωμένων κυκλωμάτων που περιέχουν πολύ μεγάλο αριθμό τρανζίστορ και άλλα εξαρτήματα σε ένα μόνο τσιπ. Ο όρος χρησιμοποιείται για να περιγράψει το σχεδιασμό και την κατασκευή Ο.Κ. με περισσότερα από ένα εκατομμύριο εξαρτήματα.

Η τεχνολογία VLSI επιτρέπει την ενσωμάτωση πολλαπλών λειτουργιών σε ένα μόνο τσιπ, μειώνοντας το μέγεθος, το κόστος και την κατανάλωση ενέργειας των ηλεκτρονικών συστημάτων. Διαδραματίζει κρίσιμο ρόλο στο σχεδιασμό και την παραγωγή σύγχρονων ηλεκτρονικών εξαρτημάτων όπως μικροεπεξεργαστές, τσιπ μνήμης και εξαρτήματα συστήματος σε τσιπ.

Ο σχεδιασμός VLSI περιλαμβάνει πολλά βήματα, συμπεριλαμβανομένου του σχεδιασμού κυκλώματος, του σχεδιασμού διάταξης και της κατασκευής. Ο σχεδιασμός κυκλώματος περιλαμβάνει τον καθορισμό της λειτουργικότητας του Ο.Κ. χρησιμοποιώντας γλώσσες υψηλού επιπέδου ή εργαλεία σχηματικής αποτύπωσης. Ο σχεδιασμός διάταξης περιλαμβάνει τη δημιουργία μιας φυσικής αναπαράστασης του ολοκληρωμένου κυκλώματος, συμπεριλαμβανομένης της τοποθέτησης και της δρομολόγησης των στοιχείων και των διασυνδέσεων. Η κατασκευή περιλαμβάνει την διαμόρφωση του Ο.Κ. χρησιμοποιώντας έναν συνδυασμό φωτολιθογραφίας και χημικών διεργασιών.

Η συγκεκριμένη τεχνολογία απαιτεί μια διεπιστημονική προσέγγιση, που συνδυάζει την τεχνογνωσία στην ηλεκτρική μηχανική, την επιστήμη των υπολογιστών, τα μαθηματικά και τη φυσική. Απαιτεί επίσης εξειδικευμένα εργαλεία και τεχνικές, συμπεριλαμβανομένων εργαλείων σχεδίασης με τη βοήθεια υπολογιστή (CAD), εργαλείων προσομοίωσης και μεθόδων δοκιμής και επαλήθευσης.

Η τεχνολογία VLSI συνεχίζει να εξελίσσεται, με συνεχείς προσπάθειες για την αύξηση της πυκνότητας ολοκλήρωσης και της απόδοσης των Ολοκληρωμένων Κυκλωμάτων. Έχει φέρει επανάσταση στη βιομηχανία των ηλεκτρονικών και έχει σημαντικό αντίκτυπο σε όλες σχεδόν τις πτυχές της σύγχρονης κοινωνίας, από τις επικοινωνίες και την ψυχαγωγία μέχρι την ιατρική και τις μεταφορές.

10.1 Κατασκευή CMOS (CMOS Fabrication)

Όπως ειπώθηκε και σε προηγούμενο [κεφάλαιο](#) το CMOS ή συμπληρωματικός ημιαγωγός οξειδίου μετάλλου είναι ένας συνδυασμός τρανζίστορ NMOS και PMOS. Το NMOS είναι ημιαγωγός οξειδίου μετάλλου τύπου N και το PMOS είναι ημιαγωγός οξειδίου μετάλλου τύπου P. Ο τύπος N είναι ένας τύπος πεντασθενούς πρόσμιξης και ο τύπος P είναι ένας τύπος τρισθενούς πρόσμιξης που εμποτίζονται στον ημιαγωγό. Οι τρεις ακροδέκτες των τρανζίστορ είναι Gate (G), Source (S) και Drain (D). Το ντόπινγκ τύπου p/n-type εφαρμόζεται στα άκρα D και S.

Η σημασία του CMOS στην τεχνολογία ημιαγωγών είναι η χαμηλή εκροή ισχύος και τα χαμηλά ρεύματα λειτουργίας. Η κατασκευή του απαιτεί λιγότερα βήματα σε σύγκριση με τα FET και τα τρανζίστορ διπολικής σύνδεσης (BJT).

Οι τύποι κατασκευής CMOS είναι οι εξής:

1. Κατασκευή CMOS με χρήση τεχνολογίας N well
2. Κατασκευή CMOS με χρήση τεχνολογίας P well
3. Κατασκευή Twin Tube CMOS

Βήματα Κατασκευής CMOS

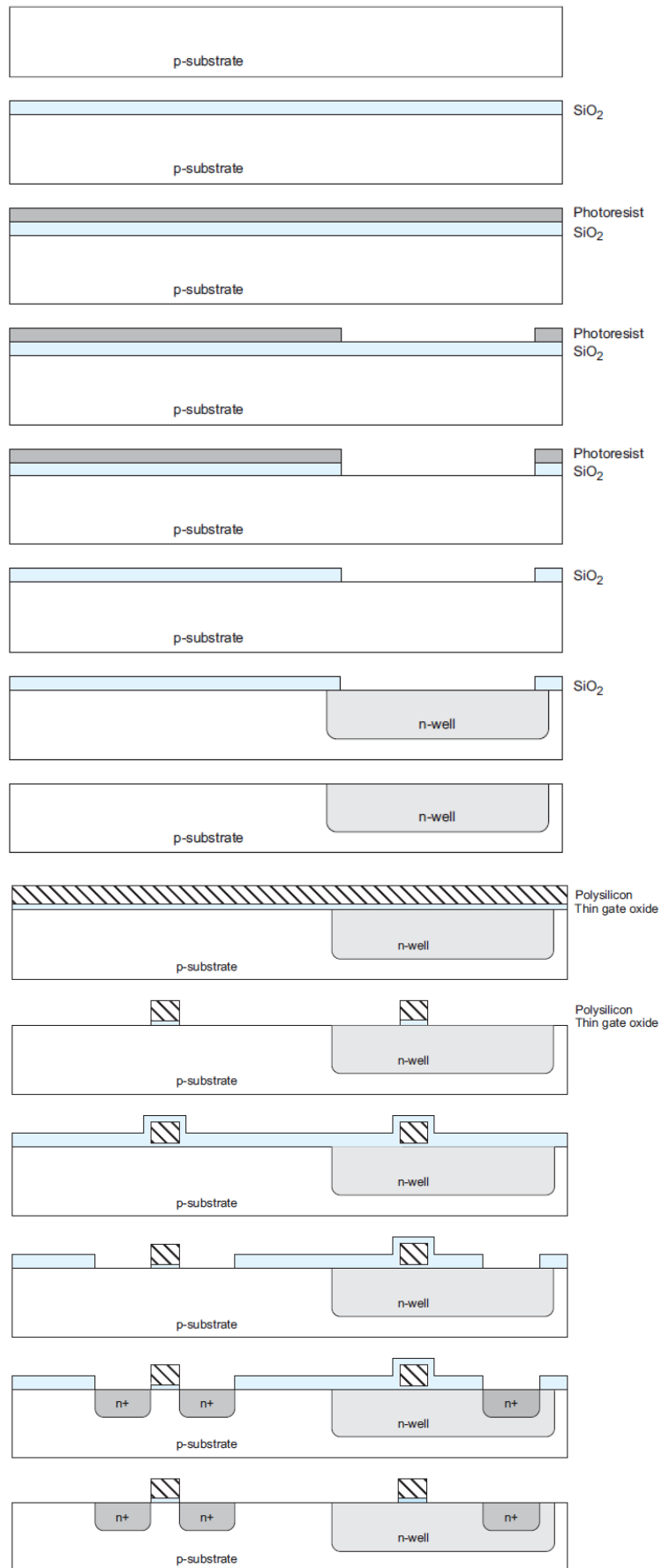
Η ροή της διαδικασίας κατασκευής CMOS διεξάγεται χρησιμοποιώντας είκοσι βασικά στάδια κατασκευής ενώ κατασκευάζεται με τεχνολογία N-well/P-well.

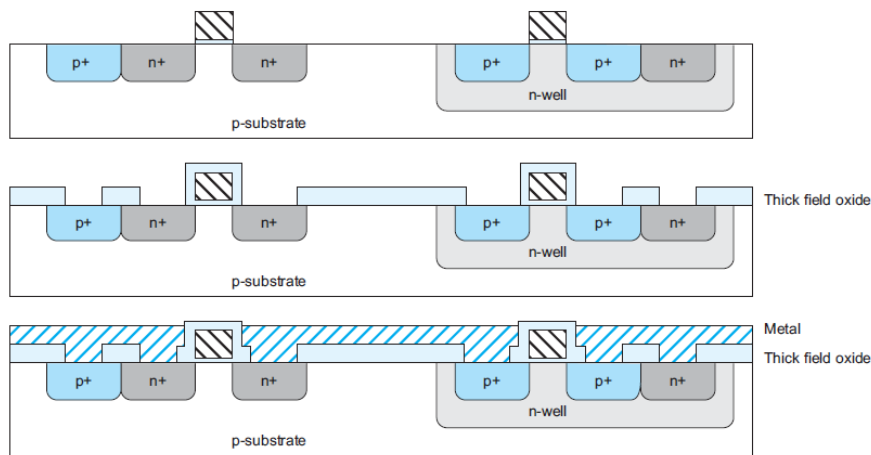
Κατασκευή CMOS με χρήση τεχνολογίας N well

- Βήμα 1.** Αρχικά επιλέγουμε ένα υπόστρωμα ως βάση για την κατασκευή. Για N-well, επιλέγεται ένα υπόστρωμα πυριτίου τύπου P.
- Βήμα 2.** Οξειδωση: Η επιλεκτική διάχυση των προσμίξεων τύπου n επιτυγχάνεται χρησιμοποιώντας SiO_2 ως φράγμα που προστατεύει τμήματα του πλακιδίου από τη μόλυνση του υποστρώματος. Το SiO_2 απλώνεται με διαδικασία οξειδωσης εκθέτοντας το υπόστρωμα σε υψηλής ποιότητας οξυγόνο και υδρογόνο σε θάλαμο οξειδωσης στους περίπου 1000°C
- Βήμα 3.** Ανάπτυξη φωτοανθεκτικού: Σε αυτό το στάδιο για να επιτραπεί η επιλεκτική χάραξη, το στρώμα SiO_2 υποβάλλεται στη διαδικασία φωτολιθογραφίας. Σε αυτή τη διαδικασία, το υπόστρωμα επικαλύπτεται με ένα ομοιόμορφο φιλμ φωτοευαίσθητου γαλακτώματος.
- Βήμα 4.** Κάλυψη (masking): Αυτό το βήμα είναι η συνέχεια της διαδικασίας φωτολιθογραφίας. Σε αυτό το βήμα, δημιουργείται ένα επιθυμητό σχέδιο ανοίγματος χρησιμοποιώντας ένα στένσιλ. Αυτό το στένσιλ χρησιμοποιείται ως μάσκα πάνω από το φωτοανθεκτικό υλικό. Το υπόστρωμα εκτίθεται τώρα σε ακτίνες UV και το φωτοανθεκτικό που υπάρχει κάτω από τις εκτεθειμένες περιοχές της μάσκας πολυμερίζεται.
- Βήμα 5.** Αφαίρεση του μη εκτεθειμένου φωτοανθεκτικού: Η μάσκα αφαιρείται και η μη εκτεθειμένη περιοχή του φωτοανθεκτικού διαλύεται χρησιμοποιώντας μια χημική ουσία όπως το τριχλωροαιθυλένιο.
- Βήμα 6.** Χάραξη: Το υπόστρωμα βυθίζεται σε ένα διάλυμα χάραξης υδροφθορικού οξέος, το οποίο αφαιρεί το οξείδιο από τις περιοχές μέσα από τις οποίες πρόκειται να διαχυθούν οι προσμίξεις.
- Βήμα 7.** Αφαίρεση ολόκληρου του στρώματος φωτοανθεκτικού: Κατά τη διαδικασία χάραξης, τα τμήματα του SiO_2 που προστατεύονται από το στρώμα φωτοανθεκτικού δεν επηρεάζονται. Η φωτοανθεκτική μάσκα αφαιρείται τώρα με έναν χημικό διαλύτη (H_2SO_4).
- Βήμα 8.** Σχηματισμός N Well: Οι προσμίξεις τύπου n διαχέονται στο υπόστρωμα τύπου p μέσω της εκτεθειμένης περιοχής σχηματίζοντας έτσι ένα N-Well.
- Βήμα 9.** Αφαίρεση SiO_2 : Το στρώμα του SiO_2 αφαιρείται τώρα χρησιμοποιώντας υδροφθορικό οξύ.

- Βήμα 10.** Εναπόθεση πολυπυριτίου: Η κακή ευθυγράμμιση της πύλης ενός τρανζίστορ CMOS θα οδηγούσε σε ανεπιθύμητη χωρητικότητα που θα μπορούσε να βλάψει το κύκλωμα. Έτσι, για να αποφευχθεί αυτή η διαδικασία αυτό-ευθυγράμμιση της πύλης προτιμάται η χρήση εμφύτευσης ιόντων πριν από το σχηματισμό πηγής και απαγωγού.
- Βήμα 11.** Σχηματισμός Περιοχής Πύλης: Εκτός από τις δύο περιοχές που απαιτούνται για το σχηματισμό της πύλης για τρανζίστορ NMOS και PMOS, το υπόλοιπο τμήμα του Πολυπυριτίου αφαιρείται.
- Βήμα 12.** Διαδικασία οξειδωσης: Ένα στρώμα οξειδωσης εναποτίθεται πάνω από το υπόστρωμα που λειτουργεί ως ασπίδα για περαιτέρω διαδικασίες διάχυσης και επιμετάλλωσης .
- Βήμα 13.** Κάλυψη και διάχυση: Για τη δημιουργία περιοχών διάχυσης προσμίξεων τύπου n με τη χρήση της διαδικασίας κάλυψης δημιουργούνται μικρά κενά.
- Βήμα 14.** Αφαίρεση οξειδίου: Το στρώμα οξειδίου αφαιρείται.
- Βήμα 15.** Διάχυση τύπου P: Παρόμοια με τη διάχυση τύπου n για το σχηματισμό των ακροδεκτών πραγματοποιείται διάχυση τύπου p για το pMOS.
- Βήμα 16.** Τοποθέτηση οξειδίου χονδρού πεδίου: Πριν από το σχηματισμό των μεταλλικών ακροδεκτών απλώνεται ένα παχύ οξείδιο πεδίου για να σχηματιστεί ένα προστατευτικό στρώμα για τις περιοχές του πλακιδίου όπου δεν απαιτούνται ακροδέκτες.
- Βήμα 17.** Επιμετάλλωση: Αυτό το βήμα χρησιμοποιείται για το σχηματισμό μεταλλικών ακροδεκτών που μπορούν να παρέχουν διασυνδέσεις. Σε όλο το υπόστρωμα απλώνεται αλουμίνιο.
- Βήμα 18.** Αφαίρεση περίσσειας μετάλλου: Η περίσσεια μετάλλου αφαιρείται από το υπόστρωμα.
- Βήμα 19.** Σχηματισμός ακροδεκτών: Στα κενά που σχηματίζονται μετά την αφαίρεση του μετάλλου δημιουργούνται θέσεις για τους ακροδέκτες.
- Βήμα 20.** Εκχώρηση των ονομάτων τερματικών: Τα ονόματα εκχωρούνται στους ακροδέκτες των τρανζίστορ NMOS και PMOS.

Παρακάτω απεικονίζονται γραφικά τα βήματα της διαδικασίας κατασκευής:





Εικόνα 43: Βήματα Κατασκευής CMOS

Κατασκευή CMOS με χρήση τεχνολογίας P well

Η διεργασία p-well είναι παρόμοια με τη διαδικασία N well. Η κατασκευή CMOS με τη χρήση της τεχνολογίας p-well περιλαμβάνει τη δημιουργία μιας απομονωμένης περιοχής τύπου p (θετικά φορτισμένης) σε ένα υπόστρωμα το οποίο είναι συνήθως τύπου n (αρνητικά φορτισμένο). Αυτή η περιοχή p-well χρησιμοποιείται για τον διαχωρισμό διαφορετικών τρανζίστορ στο ίδιο Ο.Κ. CMOS, μειώνοντας τη διασύνδεση και βελτιώνοντας την απόδοση. Για απλότητα όμως συνήθως, προτιμάται η διαδικασία N well.

Κατασκευή Twin Tube CMOS

Η κατασκευή CMOS (Complementary Metal-Oxide-Semiconductor) με τη χρήση τεχνολογίας twin-tube περιλαμβάνει τη δημιουργία δύο απομονωμένων περιοχών αντίθετου τύπου ντόπινγκ στο ίδιο υπόστρωμα. Οι σημαντικότερες πληροφορίες για τη μέθοδο Twin-Tube είναι τα ακόλουθα:

- Περιλαμβάνει τη δημιουργία δύο απομονωμένων περιοχών (n-well και p-well) στο υπόστρωμα.
- Το N-Well φιλοξενεί τρανζίστορ n-channel, το p-well φιλοξενεί τρανζίστορ p-channel.
- Χρησιμοποιεί υπόστρωμα, συνήθως πυρίτιο, με στρώμα οξειδίου ως μονωτικό στρώμα.
- Εμφυτεύεται με βόριο (p-well) ή φώσφορο (n-well) για τη δημιουργία τύπου ντόπινγκ.
- Δημιουργεί Ο.Κ. υψηλής απόδοσης και χαμηλής κατανάλωσης με βελτιωμένη αξιοπιστία και επεκτασιμότητα.

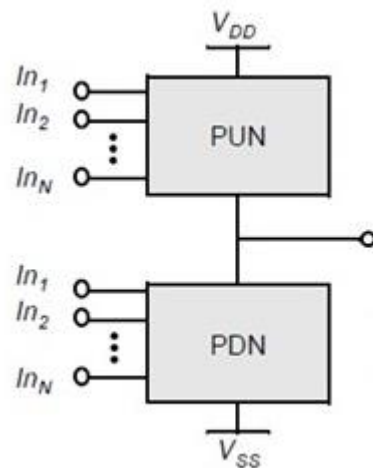
11.1 Λογικές Πύλες στατικού CMOS / Static CMOS

Το στατικό CMOS αναφέρεται σε έναν τύπο σχεδίασης ψηφιακού κυκλώματος που χρησιμοποιεί συμπληρωματικά ζεύγη τρανζίστορ τύπου n και τύπου p (MOSFET) για να δημιουργήσει ένα σταθερό και προβλέψιμο σήμα εξόδου. Σε ένα στατικό κύκλωμα CMOS, το σήμα εξόδου αλλάζει μόνο όταν υπάρχει αλλαγή στο σήμα εισόδου. Αυτό έρχεται σε αντίθεση με τα δυναμικά κυκλώματα CMOS, όπου το σήμα εξόδου αλλάζει συνεχώς με την πάροδο του χρόνου, ακόμη και απουσία αλλαγής σήματος εισόδου.

Γνωρίζοντας αυτή την διαδικασία θα προχωρήσουμε πιο συνοπτικά και στις υπόλοιπες Πύλες εφόσον αναφερθούμε και στις βασικές δομικές πύλες οι οποίες αποτελούν την ραχοκοκαλιά των περισσότερων οικογενειών ψηφιακής λογικής.

Τα στατικά κυκλώματα CMOS μπορούν να σχεδιαστούν για να υλοποιούν ένα ευρύ φάσμα ψηφιακών λειτουργιών, συμπεριλαμβανομένων των πυλών NOT, AND, OR, NAND και NOR, μεταξύ άλλων. Αυτές οι λειτουργίες μπορούν να συνδυαστούν για να δημιουργήσουν πολύπλοκα ψηφιακά κυκλώματα με μεγάλο αριθμό εισόδων και εξόδων.

Αρχικά θα πρέπει να γνωρίζουμε την **στατική λογική** η οποία είναι μια μεθοδολογία σχεδιασμού ολοκληρωμένων κυκλωμάτων όπου ανά πάσα στιγμή κάποιος μηχανισμός οδηγεί την έξοδο είτε σε υψηλή είτε χαμηλή. Το πιο ευρέως χρησιμοποιούμενο στυλ λογικής είναι το στατικό CMOS. Μια στατική πύλη CMOS είναι ένας συνδυασμός δύο δικτύων, που ονομάζονται **Pull Up Network (PUN)** και **Pull Down Network (PDN)**. Τα δίκτυα αυτά είναι ένας συνδυασμός μιας αντίστασης και ενός τρανζίστορ. Η λειτουργία του PUN είναι να παρέχει μια σύνδεση μεταξύ της εξόδου και του VDD (Πηγής), όταν η έξοδος δίνει λογικό 1, ενώ η λειτουργία του PDN είναι να συνδέει την έξοδο στο VSS (Γείωση), όταν η έξοδος βρίσκεται σε λογικό 0.



Εικόνα 44: Αναπαράσταση CMOS

με Pull Up και Pull Down Δίκτυο

Τόσο τα δίκτυα pull-up όσο και pull-down διαδραματίζουν σημαντικό ρόλο στη διασφάλιση των σωστών επιπέδων τάσης και της σωστής λειτουργίας του κυκλώματος στα ψηφιακά κυκλώματα. Το μέγεθος και οι τιμές αντίστασης των αντιστάσεων και των τρανζίστορ στα δίκτυα καθορίζουν την ταχύτητα, την κατανάλωση ισχύος και τα περιθώρια θορύβου του κυκλώματος.

Κανόνες Σχεδίασης στα PUN & PDN

PUN: Για την πράξη ·

Ο σχεδιασμός του CMOS θα γίνεται **παράλληλα**

PUN: Για την πράξη +

Ο σχεδιασμός του CMOS θα γίνεται **σε σειρά**

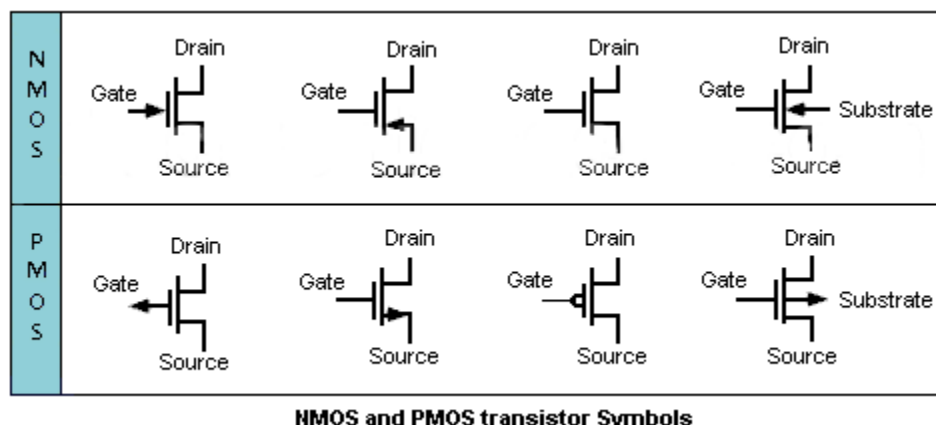
PDN: Για την πράξη ·

Ο σχεδιασμός του CMOS θα γίνεται **σε σειρά**

PDN: Για την πράξη +

Ο σχεδιασμός του CMOS θα γίνεται **παράλληλα**

NMOS & PMOS Σύμβολα ως τρανζίστορ



Εικόνα 45: Διάφοροι τρόποι απεικονίσεις των συμβόλων p και n MOS τρανζίστορ

Όπως φαίνεται και από την παραπάνω εικόνα έχουμε διάφορους τρόπους για να εκφράσουμε τα τρανζίστορ NMOS και PMOS, όλοι είναι εξίσου σωστοί αρκεί να τηρούνται οι κάθετες στήλες τους.

Αυτό συνεπάγει πως αν ξεκινήσουμε τον σχεδιασμό των πυλών για το PUN κομμάτι με βάση την πρώτη στήλη θα πρέπει και με την αντίστοιχη στήλη να σχεδιάσουμε το PDN.

Στατική Λογική Σχεδίαση Πυλών

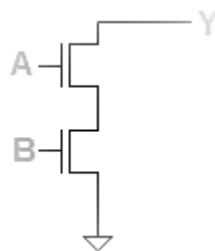
Για την κατανόηση των σχεδιαγραμμάτων CMOS θα ξεκινήσουμε με ένα παράδειγμα χρησιμοποιώντας την πύλη NAND.

1. Θα χρειαστούμε τον Πίνακα Αληθείας της Πύλης.

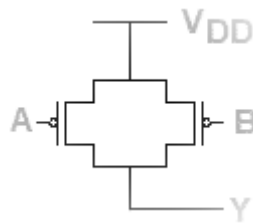
A	B	$Y = \overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

2. Εντοπίζουμε σε ποιους συνδυασμούς έχουμε στην έξοδο Λογικό 0 και σε ποιους Λογικό 1
3. Αφού εντοπίσουμε τους συνδυασμούς γράφουμε την Boolean έκφραση της Πύλης,
 $Y = \overline{A \cdot B}$
4. Ξεκινάμε συνήθως από το κομμάτι του PDN το οποίο συνδέεται πάντα με μια γείωση (GND).

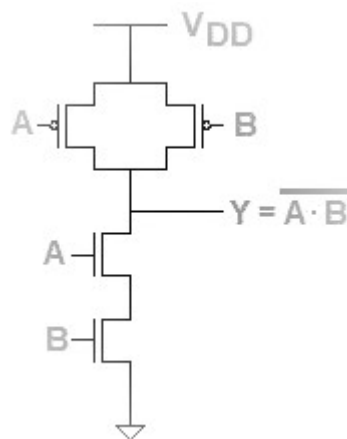
Από την έκφραση Boole και με βάση τους κανόνες σχεδίασης των PDN το nMOS πεδίο θα σχεδιαστεί σε σειρά:



5. Έχοντας την ίδια σχέση κάνουμε το ίδιο και για το PUN του CMOS, όπου προκύπτει το εξής σχέδιο το οποίο με βάση τους κανόνες θα συνδεθεί παράλληλα:



6. Τέλος, σε αυτό το σημείο ενώνουμε τις εξόδους (Y) των PUN και PDN του CMOS για να ολοκληρωθεί ο σωστός σχεδιασμός της Πύλης NAND του παραδείγματος.



Σημείωση: Τα δομικά στοιχεία για την κατασκευή πιο πολύπλοκων πυλών είναι η Πύλη NOT, η Πύλη NAND και η Πύλη NOR των οποίων το σχεδιάγραμμα αποδεικνύεται και υλοποιείται όπως ειπώθηκε στα προηγούμενα βήματα.

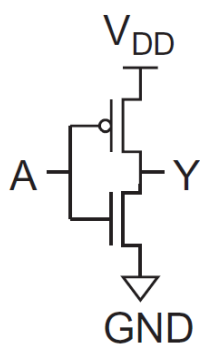
Γνωρίζοντας την διαδικασία πάμε λοιπόν να δούμε και τις υπόλοιπες Πύλες ως στατικό CMOS ξεκινώντας με τον Αναστροφέα:

11.1 Πύλη NOT ή Αναστροφέας CMOS

Πίνακας Αληθείας

A	Y = \bar{A}
0	1
1	0

Αποτύπωση Πύλης NOT σαν CMOS



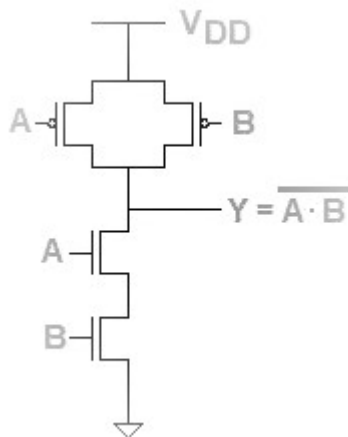
Είναι η πιο απλή μορφή CMOS που έχουμε, παράγεται απλά από τον συνδυασμό ενός nMOS και ενός pMOS.

11.2 NAND CMOS

Πίνακας Αληθείας

A	B	Y = $\overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

Αποτύπωση Πύλης NAND σαν CMOS



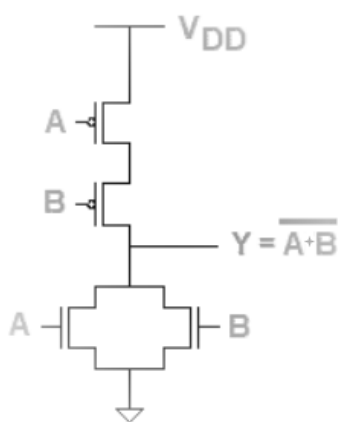
Η ανάλυση της συγκεκριμένης πύλης δόθηκε και αναπτύχθηκε ως παράδειγμα σε προηγούμενες σελίδες, με σκοπό την κατανόηση του παραπάνω διαγράμματος.

11.3 NOR CMOS

Πίνακας Αληθείας

A	B	$Y = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

Αποτύπωση Πύλης NOR σαν CMOS



Όπως και με την Πύλη NAND έτσι και εδώ το σχεδιάγραμμα προκύπτει ακολουθώντας τους κανόνες σχεδίασης των δικτύων Pull Up και Pull Down σε σχέση με την έκφραση Boole ($Y = \overline{A + B}$) του Πίνακα Αληθείας

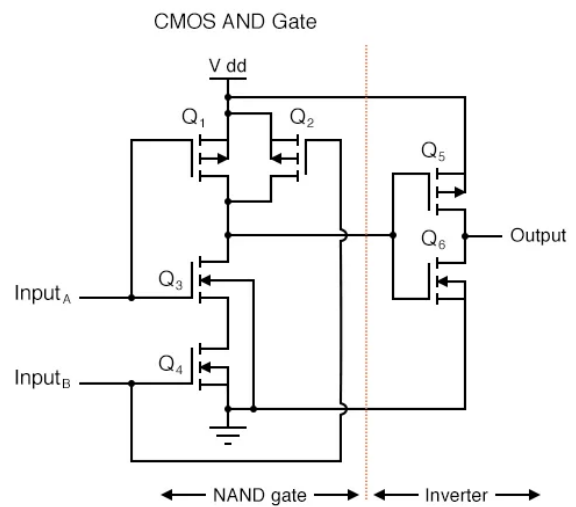
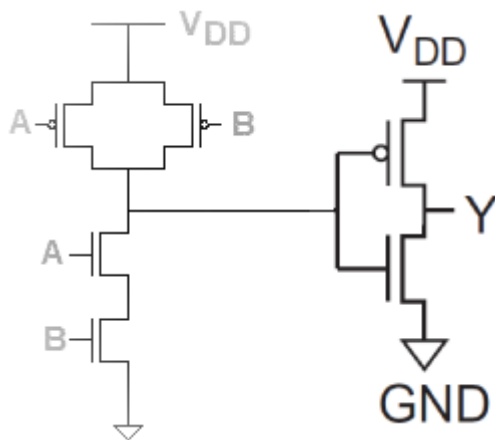
11.4 AND CMOS

Όπως και με την πύλη TTL NAND, το κύκλωμα πύλης CMOS NAND μπορεί να χρησιμοποιηθεί ως το σημείο εκκίνησης για τη δημιουργία μιας πύλης AND. Το μόνο που χρειάζεται να προστεθεί είναι ένα άλλο τρανζίστορ για την αντιστροφή του σήματος εξόδου, αυτό είναι προφανώς η Πύλη NOT.

Πίνακας Αληθείας

A	B	$Y = A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

Αποτύπωση Πύλης AND σαν CMOS



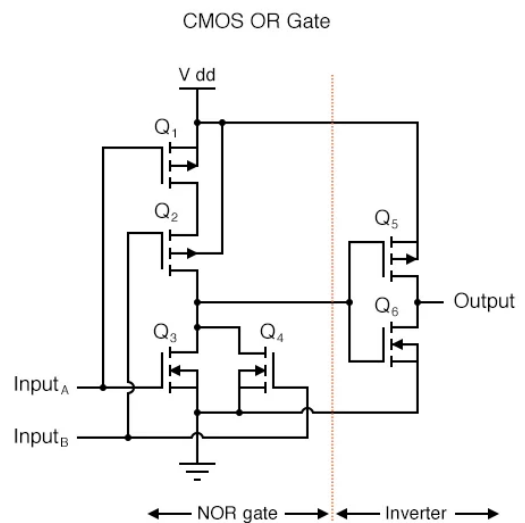
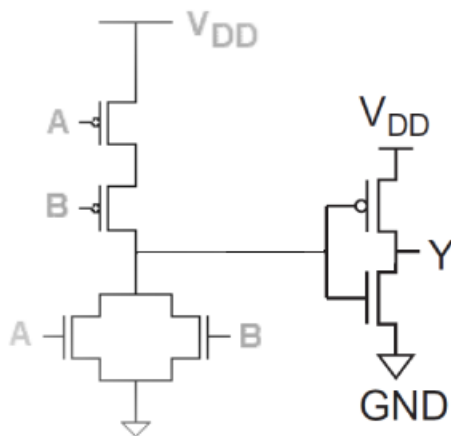
11.5 OR CMOS

Ομοίως με την πύλη AND, η συνάρτηση OR μπορεί να δημιουργηθεί από τη βασική πύλη NOR με την προσθήκη ενός αναστροφέα στην έξοδο:

Πίνακας Αληθείας

A	B	$Y = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

Αποτύπωση Πύλης OR σαν CMOS



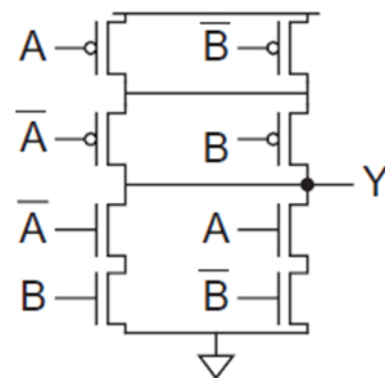
11.6 EX-NOR / EX-OR CMOS

Όπως γνωρίζουμε και από την TTL μορφή τους οι πύλες [EX-NOR](#) / [EX-OR](#) είναι ένας συνδυασμός όλων των πυλών. Αυτό ισχύει και στην μορφή CMOS όπου χρησιμοποιούνται όλες οι δομικές πύλες (NOT, NAND, NOR) για την κατασκευή τους και το αποτέλεσμα είναι οι παρακάτω αποτυπώσεις τους.

Πίνακας Αληθείας EX-NOR

A	B	$Y = A \odot B$
0	0	1
0	1	0
1	0	0
1	1	1

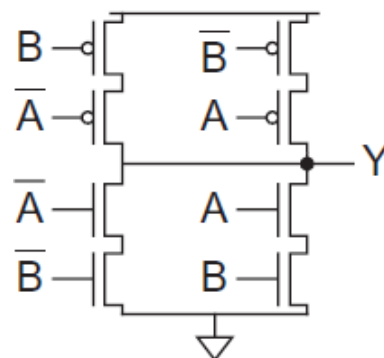
Αποτύπωση Πύλης EX-NOR σαν CMOS



Πίνακας Αληθείας EX-OR

A	B	$Y = A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Αποτύπωση Πύλης EX-OR σαν CMOS



12.1 Stick Diagram (Διάγραμμα Ραβδίων)

Ο σχεδιασμός VLSI στοχεύει να μεταφέρει τις έννοιες του κυκλώματος σε σχέδιο. Τα διαγράμματα ραβδίων είναι ένα μέσο λήψης πληροφοριών τοπογραφίας και στρώματος χρησιμοποιώντας απλά διαγράμματα. Είναι μια απλοποιημένη αναπαράσταση ενός τρανζίστορ ή ενός ολοκληρωμένου κυκλώματος που χρησιμοποιεί μόνο γραμμές/ράβδους για να αναπαραστήσει τα τρανζίστορ και τις διασυνδέσεις. Μπορούν να μεταφέρουν πληροφορίες επιπέδου μέσω χρωματικών κωδικών (ή μονόχρωμης κωδικοποίησης). Λειτουργεί ως διεπαφή μεταξύ του συμβολικού κυκλώματος και της πραγματικής διάταξης.

Αυτά τα διαγράμματα χρησιμοποιούνται στα αρχικά στάδια του σχεδιασμού CMOS για να μεταφέρουν γρήγορα και εύκολα τη βασική δομή ενός ολοκληρωμένου κυκλώματος και για να ελέγξουν τη συμβατότητα με τους κανόνες σχεδιασμού. Χρησιμοποιούνται επίσης για την επικύρωση της συνδεσιμότητας του κυκλώματος και για την επαλήθευση ότι όλα τα τρανζίστορ και οι διασυνδέσεις είναι σωστά τοποθετημένα.

Τα διαγράμματα ραβδίων είναι χρήσιμα για μηχανικούς σχεδιασμού, καθώς παρέχουν μια άποψη υψηλού επιπέδου του κυκλώματος, η οποία μπορεί εύκολα να τροποποιηθεί και να τελειοποιηθεί καθώς προχωρά η διαδικασία του σχεδιασμού. Είναι επίσης χρήσιμα για τον εντοπισμό σφαλμάτων και την επαλήθευση της λειτουργικότητας ενός κυκλώματος πριν δημιουργηθεί η λεπτομερής διάταξη.

Στα διαγράμματα ραβδίων εμφανίζονται όλα τα στοιχεία/vias:










Το Via χρησιμοποιείται για τη σύνδεση μετάλλων υψηλότερου επιπέδου από μεταλλική σύνδεση

- Δείχνει σχετική τοποθέτηση εξαρτημάτων.
- Πηγαίνει ένα βήμα πιο κοντά στη διάταξη
- Βοηθά στον προγραμματισμό της διάταξης και της δρομολόγησης
- Ένα διάγραμμα ραβδίων είναι μια καρτουניστική διάταξη.

Τα διαγράμματα αυτά δεν μπορούν όμως να δείξουν:

- Ακριβής τοποθέτηση των εξαρτημάτων
- Μεγέθη τρανζίστορ
- Μήκη καλωδίων, πλάτη καλωδίων, όρια μανιέρας
- Οποιοσδήποτε άλλες λεπτομέρειες χαμηλού επιπέδου

Τα συγκεκριμένα διαγράμματα αποτελούνται και από χρωματικούς κώδικες οι οποίοι είναι οι εξής:

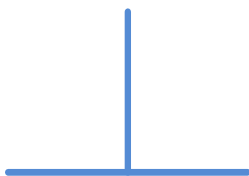
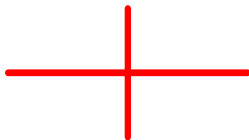
Metal 4	
Metal 3	
Metal 2	
Metal 1	
n+ (n-diff)	
p+ (p-diff)	
polysilicon	
contact	
via	

Εικόνα 46: Χρωματικός κώδικας Stick Diagram

Πέρα όμως από τους χρωματικούς κώδικες υπάρχουν και κάποιοι κανόνες που εφαρμόζονται.

Ξεκινώντας από τον **1^ο κανόνα** έχουμε:

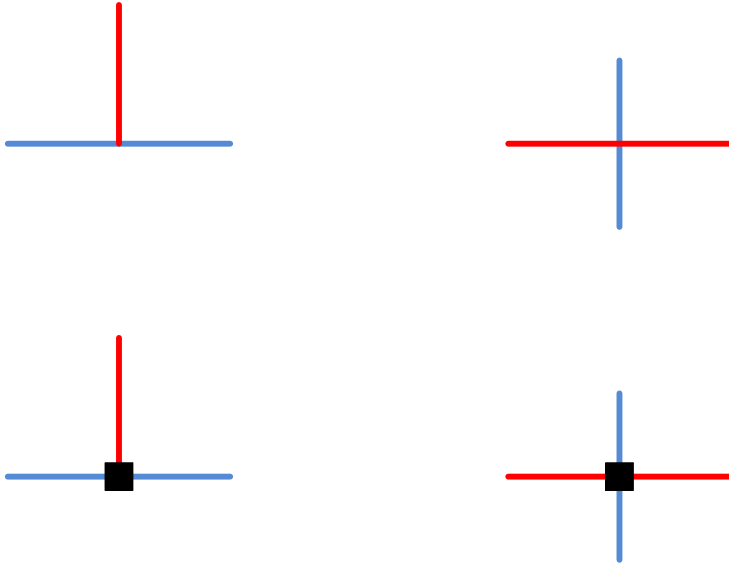
Όταν δύο ή περισσότερα «ραβδία» του ίδιου τύπου διασταυρώνονται ή ακουμπούν μεταξύ τους, αυτό αντιπροσωπεύει ηλεκτρική σύνδεση.



Κανόνας 2^{ος}

Όταν δύο ή περισσότερα «μπαστούνια» διαφορετικού τύπου διασταυρώνονται ή ακουμπούν το ένα το άλλο, δεν υπάρχει ηλεκτρική επαφή.

(Εάν απαιτείται ηλεκτρική επαφή, πρέπει να δείξουμε ρητά τη σύνδεση).



Κανόνας 3^{ος}

Όταν ένα πολυπυρίτιο (polysilicon) διασταυρώνει μια διάχυση (diffusion) αντιπροσωπεύει ένα τρανζίστορ.

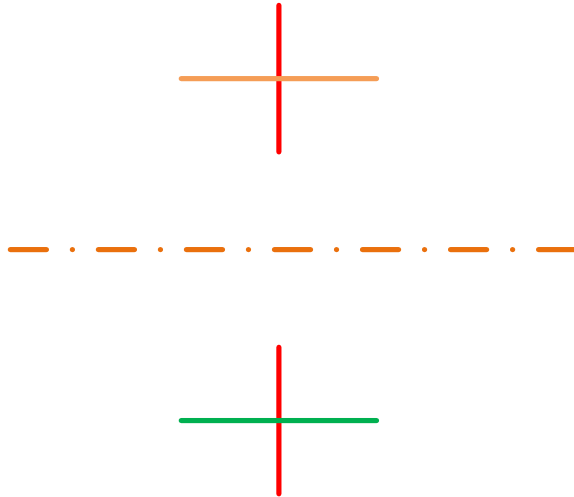


Σημείωση: Εάν υπάρχει επαφή στην διασταύρωσή τους, τότε δεν είναι τρανζίστορ.



Κανόνας 4^{ος}

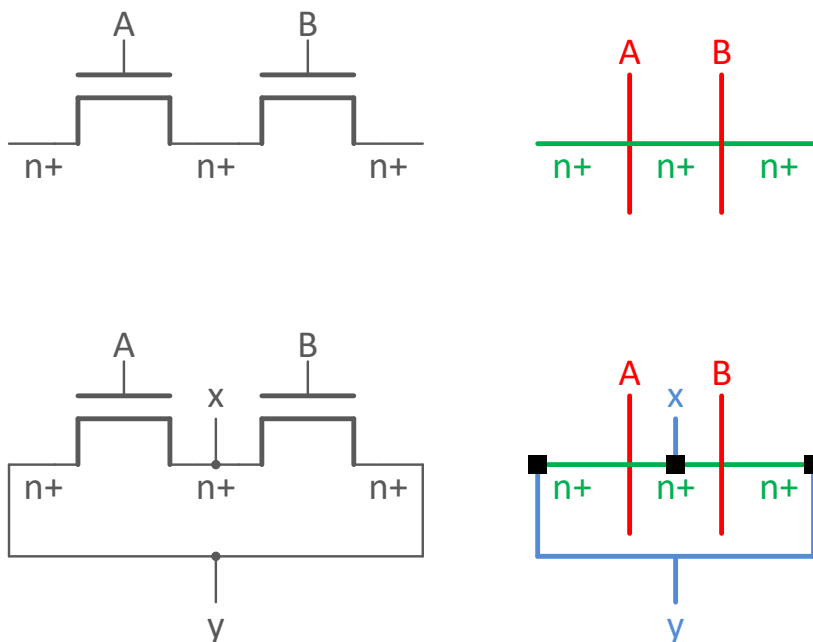
Στο CMOS χαράσσεται μια γραμμή οριοθέτησης για να αποφευχθεί η επαφή του p-diff με το n-diff. Όλα τα pMOS πρέπει να βρίσκονται στη μία πλευρά της γραμμής και όλα τα nMOS θα πρέπει να βρίσκονται στην άλλη πλευρά.



Κανόνας 5^{ος}

- ο μέταλλο 1 πρέπει να είναι μέρος της επαφής.
- Το p-diff και το n-diff δεν πρέπει να εφάπτονται.
- Οι μακριές διασυνδέσεις πρέπει να είναι μεταλλικές

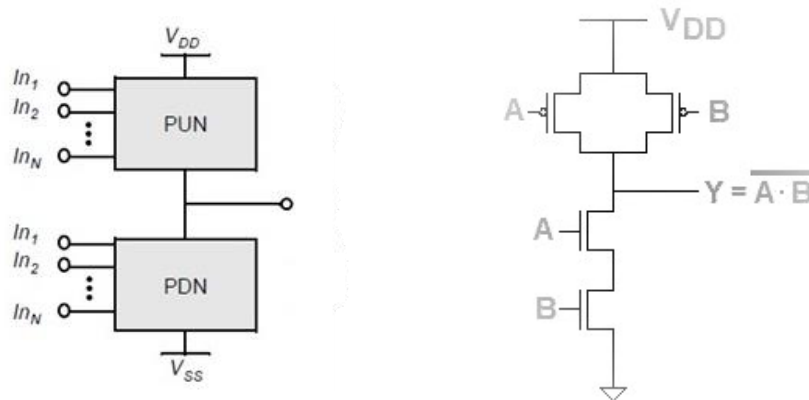
Απεικόνιση των σε σειρά και παράλληλων διασυνδέσεων



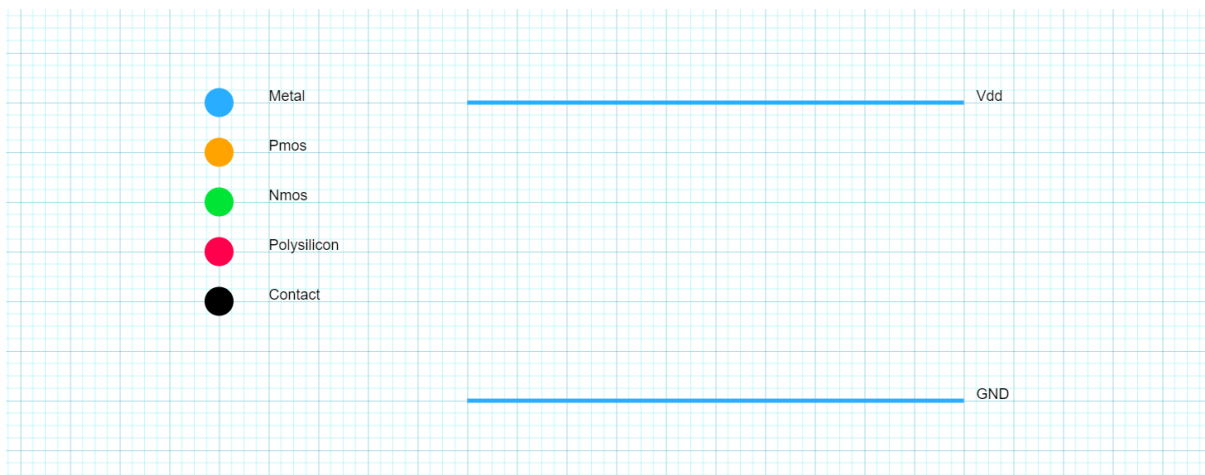
Έχοντας λοιπόν εις γνώσιν μας αυτούς τους κανόνες θα προχωρήσουμε παρακάτω εφαρμόζοντάς τους με ένα παράδειγμα μετατροπής της απεικόνισης Πύλης NAND κατασκευασμένη ως CMOS σε διάγραμμα ραβδίων.

Αρχικά χρειαζόμαστε την έκφραση Boole του κυκλώματος η οποία είναι η $Y = \overline{A \cdot B}$, στην συνέχεια έχοντας υλοποιήσει το κύκλωμα στην CMOS μορφή ή γνωρίζοντας το πάμε να το μετατρέψουμε.

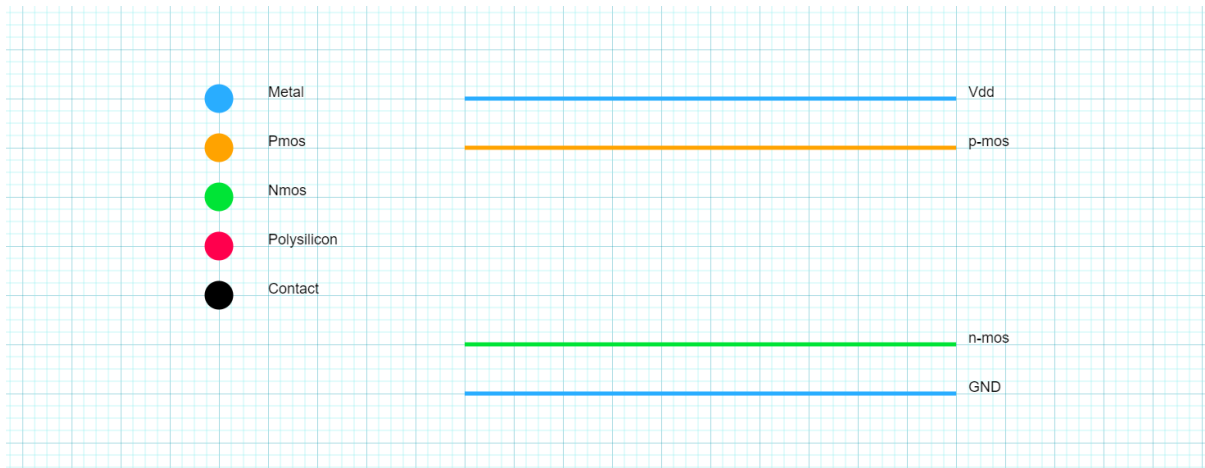
1) Ξεκινάμε με το στατικό CMOS της Πύλης NAND



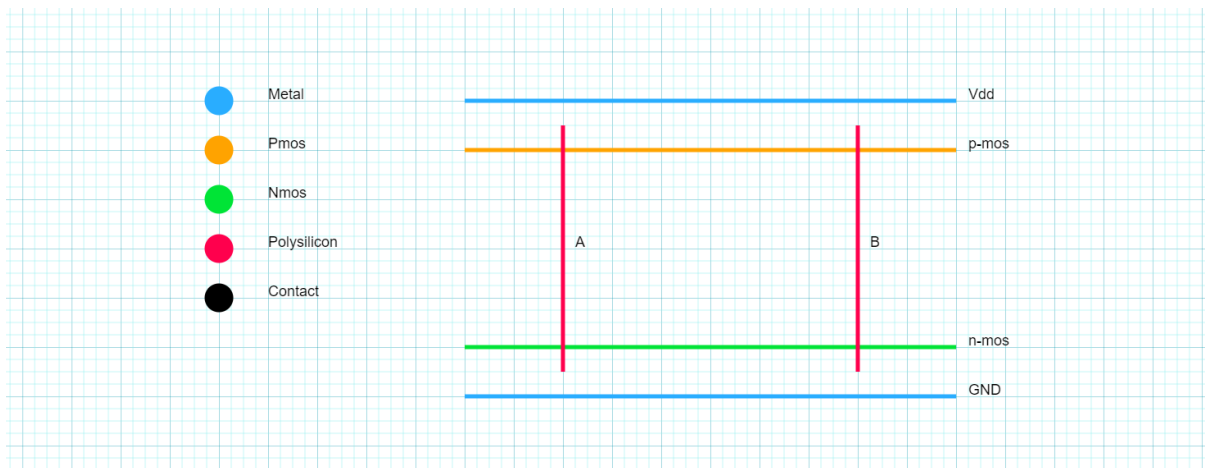
2) Για το Διάγραμμα ραβδίων θα χρειαστούμε αρχικά μια Πηγή και μια Γείωση



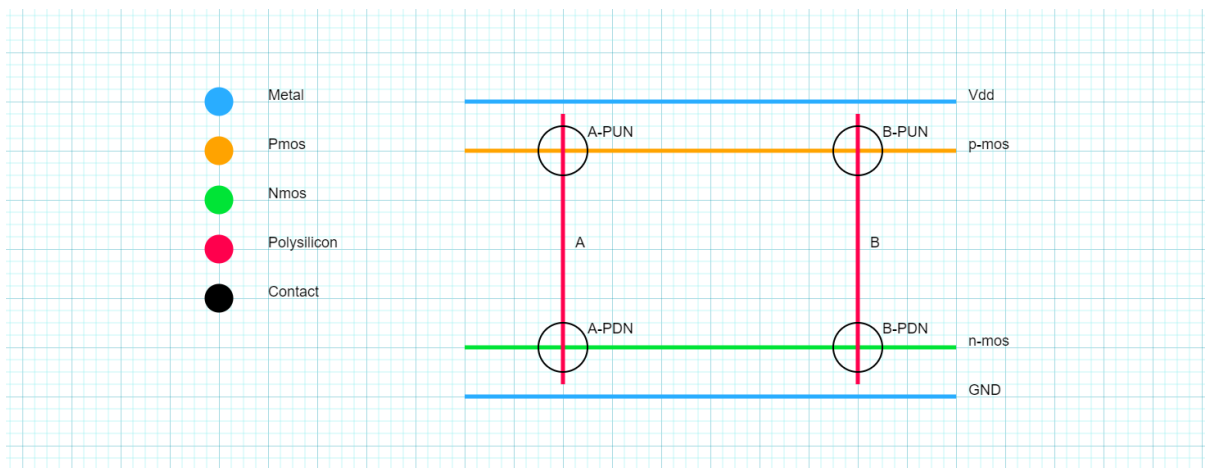
3) Στην συνέχεια θέλουμε το p-mos / p- diff και το n-mos / n -diff



4) Επίσης χρειαζόμαστε τις εισόδους του κυκλώματος οι οποίες αντιπροσωπεύονται από το πολυπυρίτιο

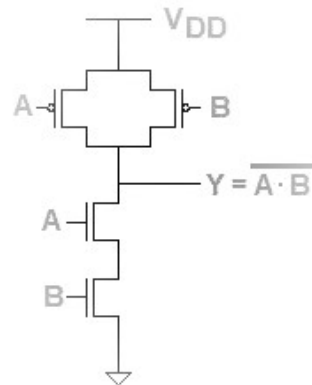


5) Έχοντας λοιπόν το γενικό σχέδιο για τα διαγράμματα ραβδίων τώρα χρειαζόμαστε τις σωστές συνδεσμολογίες οι οποίες προκύπτουν από την CMOS απεικόνιση που μετατρέπουμε.

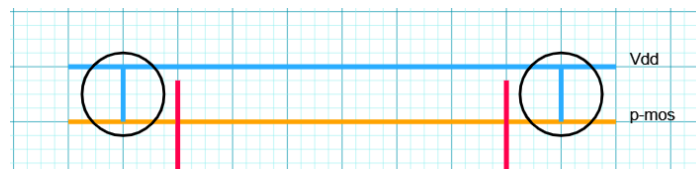


Άρα, συνεχίζοντας το παράδειγμα της πύλης NAND θα πρέπει να αναγνωρίσουμε ποια είναι τα τρανζίστορ (3^{ος} Κανόνας).

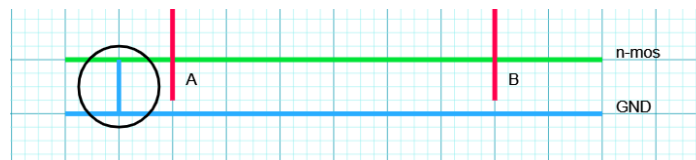
- 6) Ακολουθούμε και τους υπόλοιπους κανόνες που έως τώρα έχουμε αναφερθεί, όχι μόνο αυτής την **ενότητας** αλλά και της προηγούμενης για τα **PUN / PDN**.
 Οπότε ας ξεκινήσουμε την σχεδίαση βλέποντας την CMOS έκφραση της πύλης:



Παρατηρούμε πως το PUN έχει τα τρανζίστορ του παράλληλα και συνδεδεμένα κοινά στην πηγή, σχεδιάζουμε λοιπόν δυο κάθετες γραμμές μετάλλου στα άκρα των τρανζίστορ του.

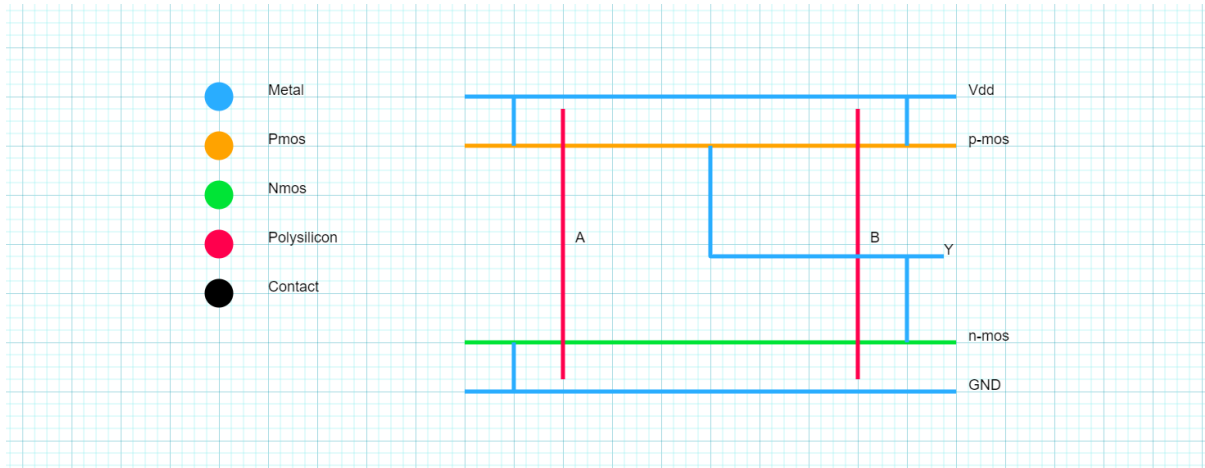


Στην συνέχεια, βλέπουμε πως για το PDN μόνο ένα τρανζίστορ βρίσκεται στην γείωση. Μπορούμε να διαλέξουμε ένα από τα δύο να ενωθεί με την γη, στο παράδειγμά μας διαλέγουμε το τρανζίστορ A – PDN.



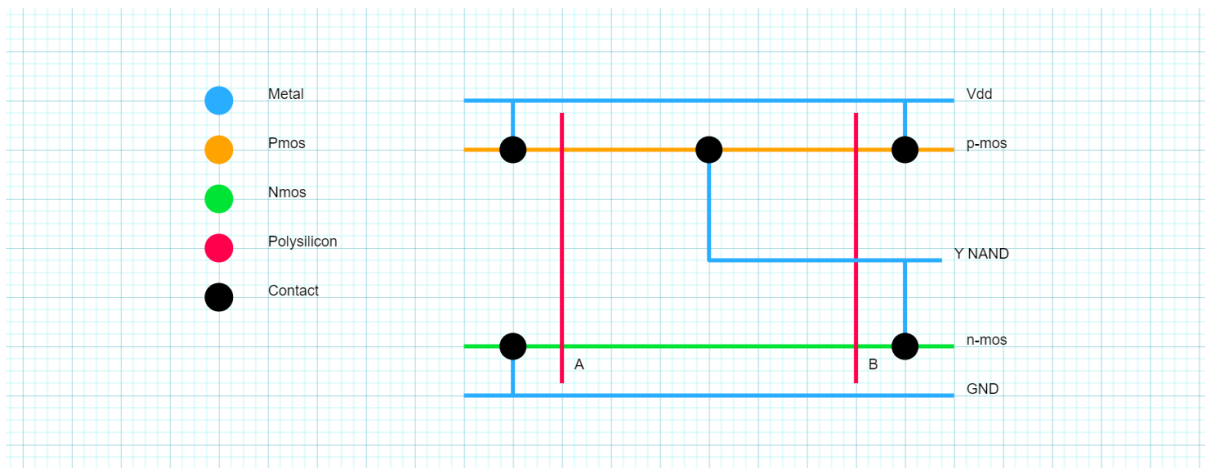
Τελειώνοντας ενώνουμε τις εξόδους του PUN και PDN ξανά με γνώμονα το σχέδιό μας. Οπότε από το PUN θέλουμε μια γραμμή μετάλλου η οποία έρχεται από ένα σημείο όπου τα τρανζίστορ είναι ενωμένα μεταξύ τους και για το PDN χρειαζόμαστε ένα σημείο όπου η μία άκρη του τρανζίστορ βρίσκεται ελεύθερη. Κάνοντας αυτά ολοκληρώσαμε το μεγαλύτερο

μέρος της μετατροπής από στατικό διάγραμμα CMOS σε διάγραμμα ραβδίων.



Σημείωση: Η ένωση των δύο εξόδων του δικτύου PUN και PDN γίνεται πλέον μία κοινή έξοδος.

- 7) Τέλος, για να ολοκληρωθεί το διάγραμμα πρέπει να οριστούν και σωστά οι επαφές, άρα:

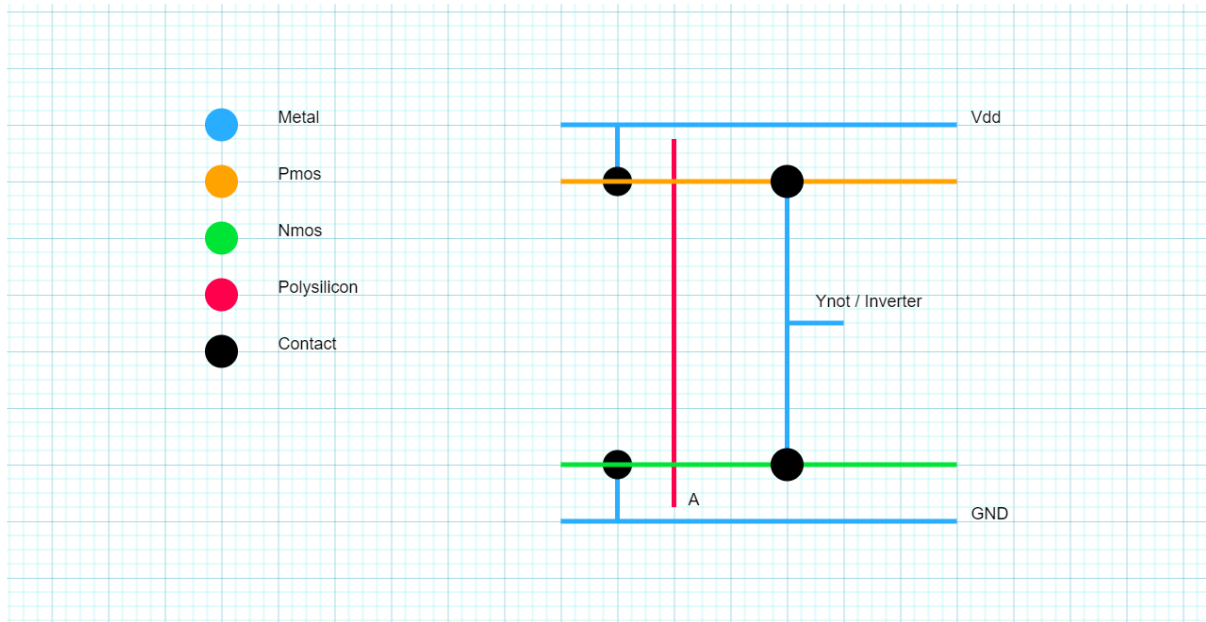


12.1.1 Λογικές Πύλες της Μορφής Stick Diagram

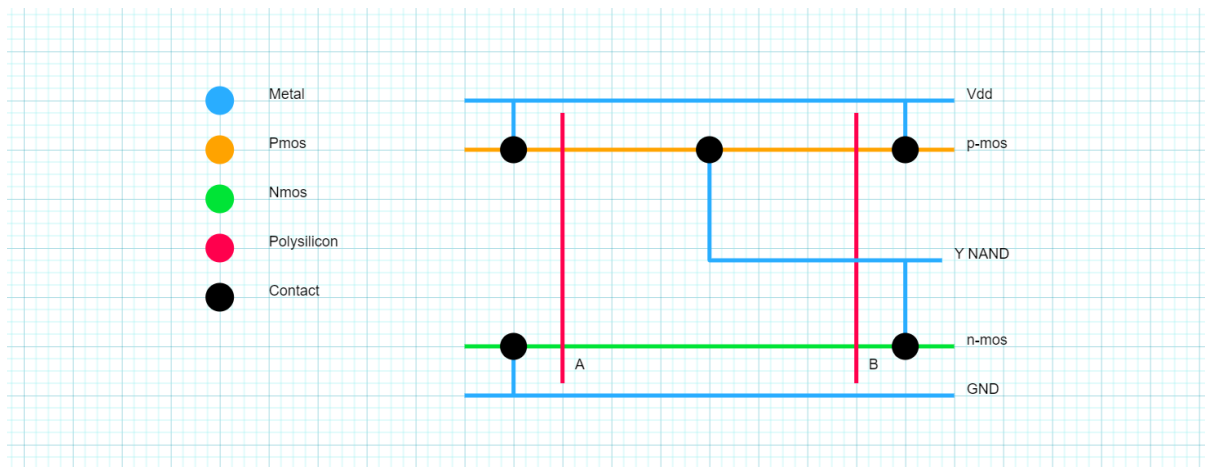
Πλέον, μπορούμε να προχωρήσουμε στα διαγράμματα ραβδίων και των υπόλοιπων Λογικών Πυλών. Όπου εφαρμόζονται οι ίδιοι κανόνες του παραδείγματός μας.

Ξεκινάμε λοιπόν από τον Αναστροφέα:

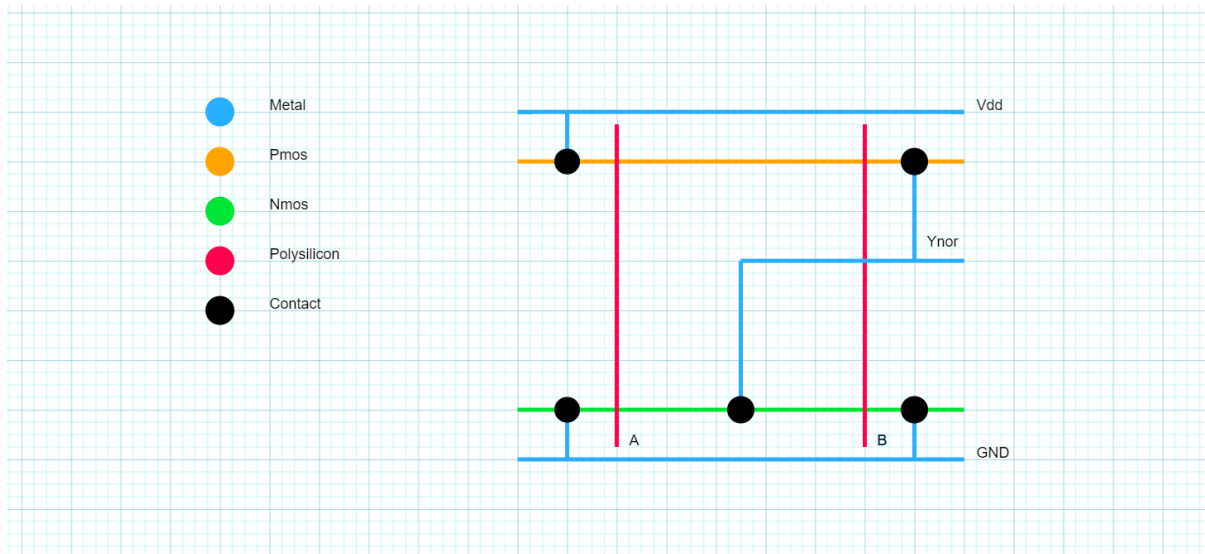
Πύλη NOT / Inverter



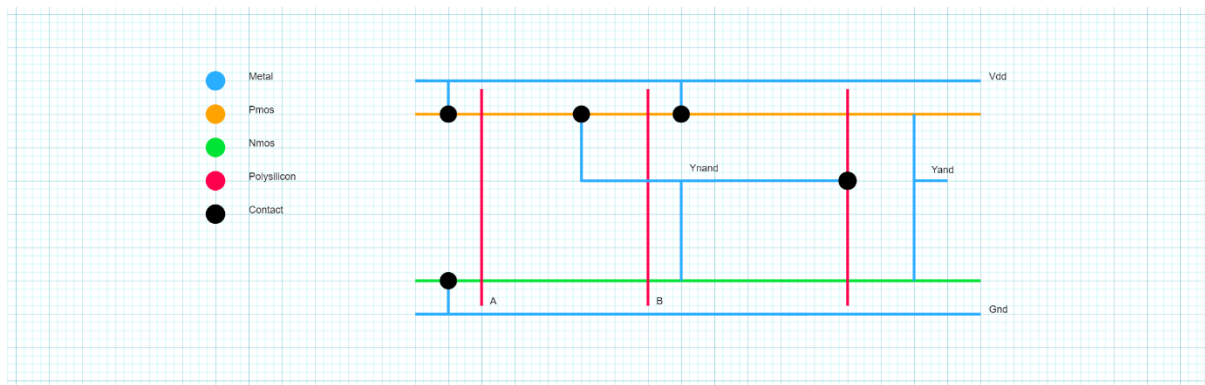
Πύλη NAND



Πύλη NOR

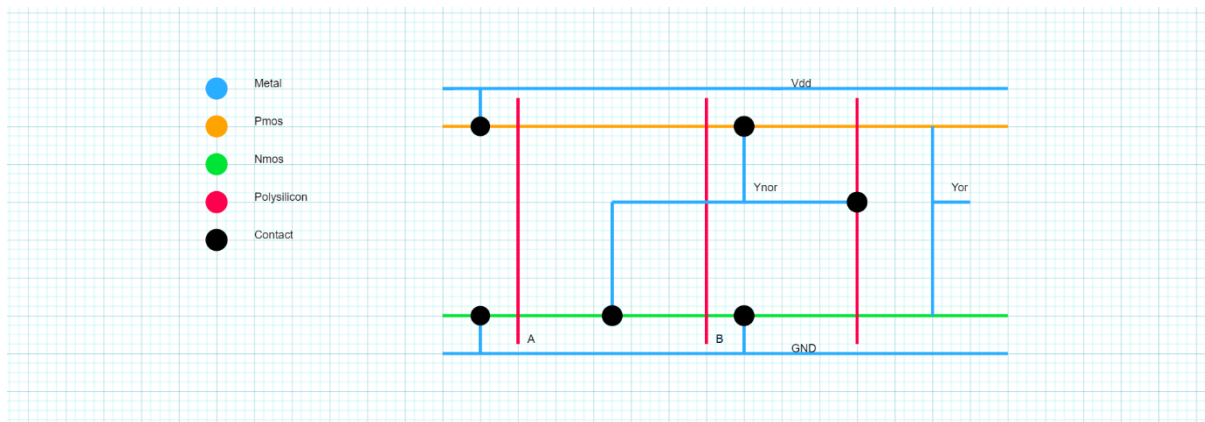


Πύλη AND



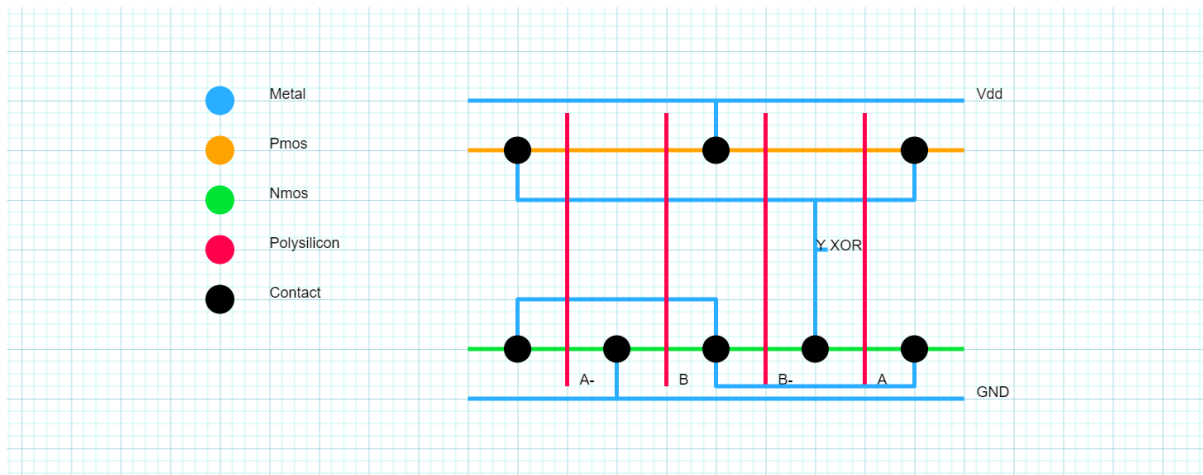
Σημείωση: Η Πύλη AND δημιουργείται από την ένωση της Πύλης NAND και NOT

Πύλη OR

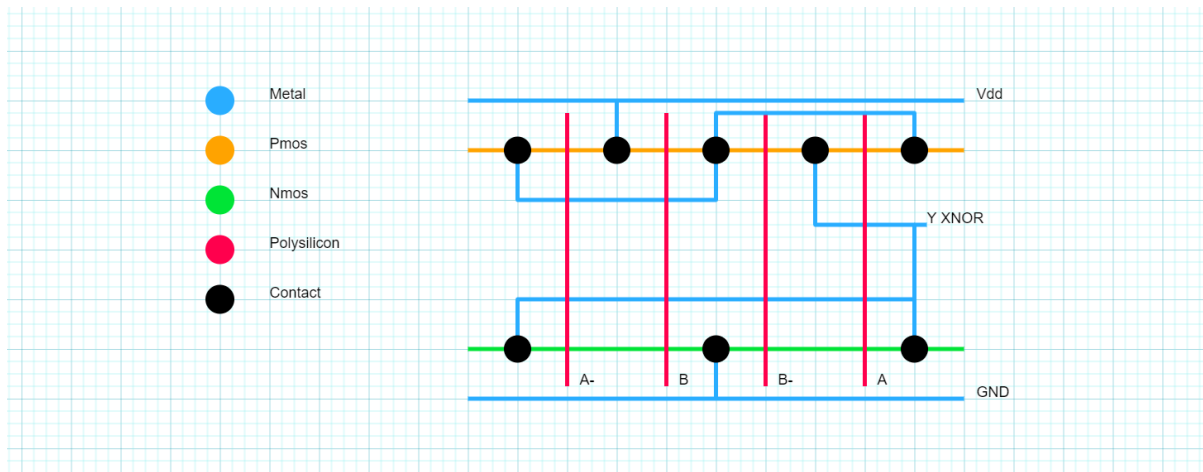


Σημείωση: Η Πύλη OR δημιουργείται από την ένωση της Πύλης NOR και NOT

Πύλη EX-OR



Πύλη EX-NOR



Σημείωση: Για τον μετέπειτα σχεδιασμό, δηλαδή την μεταφορά των διαγραμμάτων ραβδίων σε προγράμματα όπως το Microwind, απαιτείται η σωστή τοποθέτηση και τήρηση των σχεδιαστικών κανόνων στους οποίους θα αναφερθούμε στο επόμενο κεφάλαιο.

13.1 Κανόνες Σχεδίασης CMOS (Layout Design Rules)

Οι κανόνες σχεδίασης διάταξης περιγράφουν πόσο μικρά χαρακτηριστικά μπορούν να είναι και πόσο στενά μπορούν να συσκευαστούν αξιόπιστα σε μια συγκεκριμένη διαδικασία κατασκευής. Οι κανόνες ορίζονται ως προς τα μεγέθη χαρακτηριστικών, τους διαχωρισμούς και τις επικαλύψεις. Ο κύριος στόχος των κανόνων διάταξης είναι η κατασκευή αξιόπιστων λειτουργικών κυκλωμάτων σε όσο το δυνατόν μικρότερη περιοχή. Γενικά, οι κανόνες σχεδιασμού αντιπροσωπεύουν έναν συμβιβασμό μεταξύ απόδοσης και μεγέθους. Όσο πιο συντηρητικοί είναι οι κανόνες, τόσο πιο πιθανό είναι να λειτουργήσει το κύκλωμα.

Αυτοί οι κανόνες εκφράζονται σε όρους λ και βασίζονται στο MOSIS, Scalable CMOS (SCMOS). Το λ (lambda/λάμδα), στην τεχνολογία CMOS (Complementary Metal-Oxide-Semiconductor), αναφέρεται στο ελάχιστο μέγεθος χαρακτηριστικών που μπορεί να κατασκευαστεί αξιόπιστα ένα ολοκληρωμένο κύκλωμα (Integrated Circuit). Είναι ένα μέτρο των διαστάσεων των τρανζίστορ και άλλων εξαρτημάτων σε ένα τσιπ, και συνήθως εκφράζεται σε μονάδες νανόμετρων (nm).

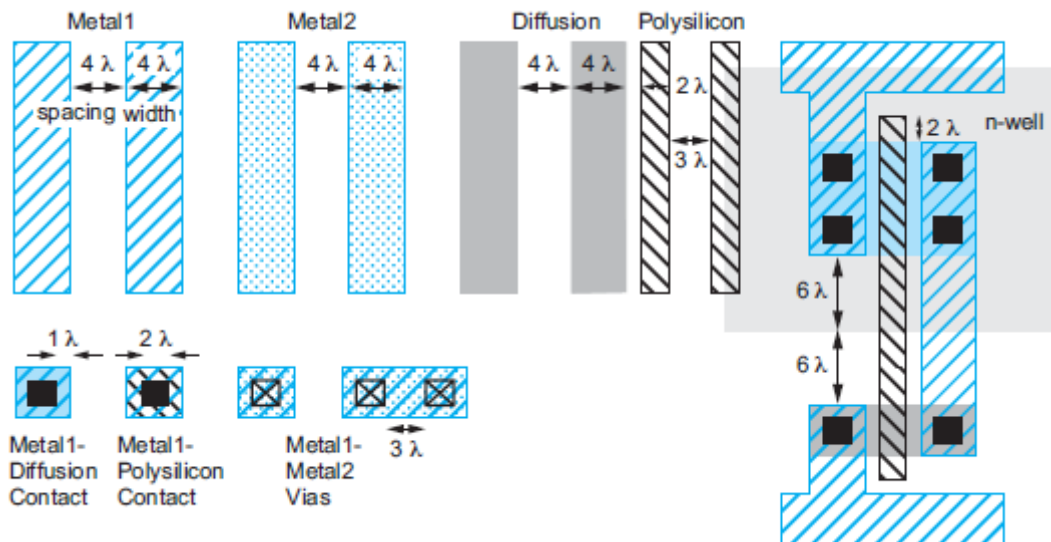
Με απλά λόγια, όσο μικρότερη είναι η τιμή λάμδα, τόσο περισσότερα τρανζίστορ μπορούν να χωρέσουν σε ένα τσιπ, οδηγώντας σε υψηλότερη απόδοση και χαμηλότερη κατανάλωση ενέργειας. Η τιμή του λάμδα μειώνεται με την πάροδο του χρόνου καθώς βελτιώνεται η τεχνολογία κατασκευής, επιτρέποντας την παραγωγή μικρότερων και πιο περίπλοκων Ο.Κ.

Στην τεχνολογία CMOS, το λάμδα καθορίζει τη μέγιστη ταχύτητα, την κατανάλωση ενέργειας και την πυκνότητα ενός Ο.Κ. και είναι ένας σημαντικός παράγοντας για τον προσδιορισμό της συνολικής απόδοσης και αποτελεσματικότητας του.

Ένα εύχρηστο σύνολο κανόνων σχεδίασης για τις διατάξεις, τους οποίους θα έχουμε και ως γνώμονα για το σχεδιαστικό πρόγραμμα Microwind είναι οι εξής:

- Το μέταλλο (metal) και η διάχυση (diffusion) έχουν ελάχιστο πλάτος και απόσταση 4 λ .
- Οι επαφές (contacts) είναι 2 $\lambda \times 2 \lambda$ και πρέπει να περιβάλλονται από 1 λ στις στρώσεις πάνω και κάτω.
- Το πολυπυρίτιο (polysilicon) χρησιμοποιεί πλάτος 2 λ .
- Το πολυπυρίτιο (polysilicon) επικαλύπτει το diffusion κατά 2 λ όπου είναι επιθυμητό να βρίσκεται ένα τρανζίστορ και έχει απόσταση 1 λ .

- Το πολυπυρίτιο (polysilicon) και οι επαφές (contacts) έχουν απόσταση 3 λ από άλλα πολυπυρίτια ή επαφές.
- Το N-well περιβάλλει τα τρανζίστορ pMOS κατά 6 λ και αποφεύγει τα τρανζίστορ nMOS κατά 6 λ.



Εικόνα 47: Σχεδιαστική αναπαράσταση των κανόνων βάση λ.

Ωστόσο, όσο πιο αυστηροί είναι οι κανόνες, τόσο μεγαλύτερη είναι η ευκαιρία για βελτιώσεις στην απόδοση και το μέγεθος του κυκλώματος. Ξεκινάμε εξετάζοντας τους λόγους για τους πιο σημαντικούς κανόνες σχεδιασμού. Είναι σημαντικό να γνωρίζουμε όλους τους κανόνες σχεδίασης προκειμένου να σχεδιάσουμε σωστά ένα Ο.Κ, παρόλα αυτά δεν είναι τόσο αναγκαίο. Το αναγκαίο κομμάτι των κανόνων σχεδίασης είναι όσα ειπώθηκαν παραπάνω.

Σε συνέχεια του κεφαλαίου και συγκεκριμένα στις αναφορές που θα κάνουμε στο πρόγραμμα Microwind θα δείξουμε και τον τρόπο εντοπισμού των λαθών μας. Προχωρώντας λοιπόν στις λεπτομέρειες των κανόνων έχουμε τις εξής:

Well Rules

- Το N-well είναι πιο βαθιά τοποθετημένο από οποιοδήποτε άλλο τρανζίστορ. Το διάκενο μεταξύ των άκρων n well και του diffusion n+ θα πρέπει να είναι αρκετά καλό.
- Η γείωση του n-well είναι απαραίτητη για την αποφυγή υπερβολικών πτώσεων τάσης λόγω ρευμάτων. Αυτό θα αποτρέψει σημαντικές πτώσεις τάσης λόγω του ρεύματος στο n-well.

- Οι κανόνες απόστασης μπορεί να διαφέρουν για φρεάτια που συνδέονται με διαφορετικά δυναμικά σε αναλογικά κυκλώματα.

Κανόνες τρανζίστορ (Transistor Rules)

Τα τρανζίστορ CMOS ορίζονται χρησιμοποιώντας τουλάχιστον τέσσερις φυσικές μάσκες: ενεργή, n- implant, p- implant και πολυπυρίτιο:

- Ενεργή μάσκα: ορίζει πού θα τοποθετηθεί ο τύπος p ή n διάχυσης (diffusion)
- Μάσκα n-implant: η διάχυση n (n- diffusion) εντός των περιοχών των p-well ορίζει τα τρανζίστορ nMOS.
- Μάσκα p-implant: η διάχυση p (p-diffusion) εντός των περιοχών n-well ορίζει τα τρανζίστορ pMOS
- Μάσκα πολυπυριτίου: Το πολυπυρίτιο πρέπει να εκτείνεται πλήρως ή ακόμα και πέρα από την ενεργό μάσκα για τις περιοχές πηγής/εκροής αλλιώς το τρανζίστορ που θα δημιουργηθεί θα είναι βραχυκυκλωμένο.

Κανόνες επαφών (Contact Rules)

Τύποι επαφών:

- μέταλλο σε p-ενεργό (p-diffusion)
- μέταλλο σε n-ενεργό (n- diffusion)
- μέταλλο σε πολυπυρίτιο
- μέταλλο σε well ή υπόστρωμα

Κανόνες για τα Μέταλλα (Metal Rules)

Οι κανόνες για το σχεδιασμό μεταλλικών στρωμάτων σε ολοκληρωμένα κυκλώματα μπορεί να ποικίλλουν βάσει παραγόντων, όπως το πλάτος των μεταλλικών συρμάτων, ο αριθμός των μεταλλικών στρωμάτων και η διαδικασία κατασκευής που χρησιμοποιείται. Αυτοί οι κανόνες υπαγορεύουν τις ελάχιστες και μέγιστες επιτρεπόμενες διαστάσεις για τα μεταλλικά σύρματα, καθώς και την απαιτούμενη απόσταση μεταξύ των καλωδίων. Γενικά, όσο πιο πλατύ είναι το κάθε μεταλλικό σύρμα τόσο θα απαιτείται μεγαλύτερη απόσταση μεταξύ τους και οι απαιτήσεις χώρου μπορεί να αυξηθούν καθώς αυξάνεται ο αριθμός των μεταλλικών στρωμάτων.

Via (vertical interconnect access) rules

Οι διεργασίες μπορεί να διαφέρουν ως προς το κατά πόσο επιτρέπουν την τοποθέτηση στοιβαγμένων vias πάνω από περιοχές πολυπυριτίου και διάχυσης. Οι Vias είναι συνήθως ομοιόμορφου μεγέθους μέσα σε ένα στρώμα. Μπορεί να αυξηθούν σε μέγεθος προς την κορυφή μιας μεταλλικής στοίβας.

Άλλες δομές

Μερικοί πρόσθετοι κανόνες που ενδέχεται να υπάρχουν σε ορισμένες διαδικασίες είναι οι εξής:

- Επέκταση πολυπυριτίου ή μετάλλου πέρα από επαφή
- Διαφορετικές πολύ-προεκτάσεις πύλης ανάλογα με το μήκος του εξαρτήματος
- Μέγιστο πλάτος ενός χαρακτηριστικού
- Ελάχιστη επιφάνεια ενός χαρακτηριστικού (μικρά κομμάτια φωτοανθεκτικού μπορούν να αποκολληθούν)
- Ελάχιστα μεγέθη εγκοπών (οι μικρές εγκοπές σπάνια είναι ευεργετικές και μπορούν να επηρεάσουν τις τεχνικές βελτίωσης ανάλυσης)

14.1 Microwind/DSCH

Πριν από την υλοποίηση ενός κυκλώματος σε υλικό, η πρώτη προϋπόθεση είναι να σχεδιάσετε το κύκλωμα σε λογισμικό. Εάν σχεδιάσουμε ένα κύκλωμα σε λογισμικό πρόγραμμα θα καταλάβουμε εάν θα λειτουργήσει ή όχι. Αν όμως κάνουμε πρώτα την υλοποίηση υλικού, μπορεί να αντιμετωπίσουμε κάποια προβλήματα όπως λανθασμένη επιλογή IC (Integrated Circuit), λάθος τιμή αντίστασης, πυκνωτή ή οτιδήποτε άλλο. Αλλά αν προσομοιώσουμε το κύκλωμα εξ αρχής σε λογισμικό σχεδιασμού κυκλωμάτων, θα δούμε τη συμπεριφορά του. Όταν σχεδιάζουμε ένα έργο, αρχικά οι μηχανικοί προσομοιώνουν το έργο και μετά πηγαίνουν στην πρακτική εφαρμογή. Με την προσομοίωση, οι μηχανικοί ανακαλύπτουν εύκολα το σφάλμα του έργου και ταυτόχρονα δίνουν μια σωστή λύση.

Υπάρχει πληθώρα λογισμικών σχεδίασης κυκλωμάτων όπως το Proteus 8 Professionals, το NI Multisim, το PSIM, το Microwind - DSCH, το Express PCB και πολλά άλλα. Αυτά δεν είναι καθόλου ίδια και οι λειτουργίες τους είναι διαφορετικές μεταξύ τους. Για αυτό τον οδηγό θα εξετάσουμε το λογισμικό Microwind - DSCH. Αυτό είναι ένα λογισμικό υλοποίησης λογικού κυκλώματος. Είναι από τα πιο δημοφιλή λογισμικά για σχεδιαστές κυκλωμάτων VLSI (Very Large Scale Integration). Το φιλικό προς το χρήστη λογισμικό προσομοίωσης κυκλώματος υποστηρίζεται από τεράστιες βιβλιοθήκες συμβόλων. Το Microwind ενοποιεί τη σχηματική είσοδο, τον προσομοιωτή βάσει μοτίβων, την εξαγωγή σχηματικού SPICE, τον εξαγωγέα Verilog, τη συλλογή διάταξης και την προσομοίωση κυκλώματος μικτού σήματος. Το λογισμικό Microwind βοηθά στο σχεδιασμό διαφόρων τύπων λογικών πυλών: AND, OR, NOR, NAND, XOR και πολλά προηγμένα σχέδια που περιλαμβάνονται όπως ημιαθροιστής, πλήρης αθροιστής κ.λπ.

14.2.1 Εισαγωγή στο DSCH

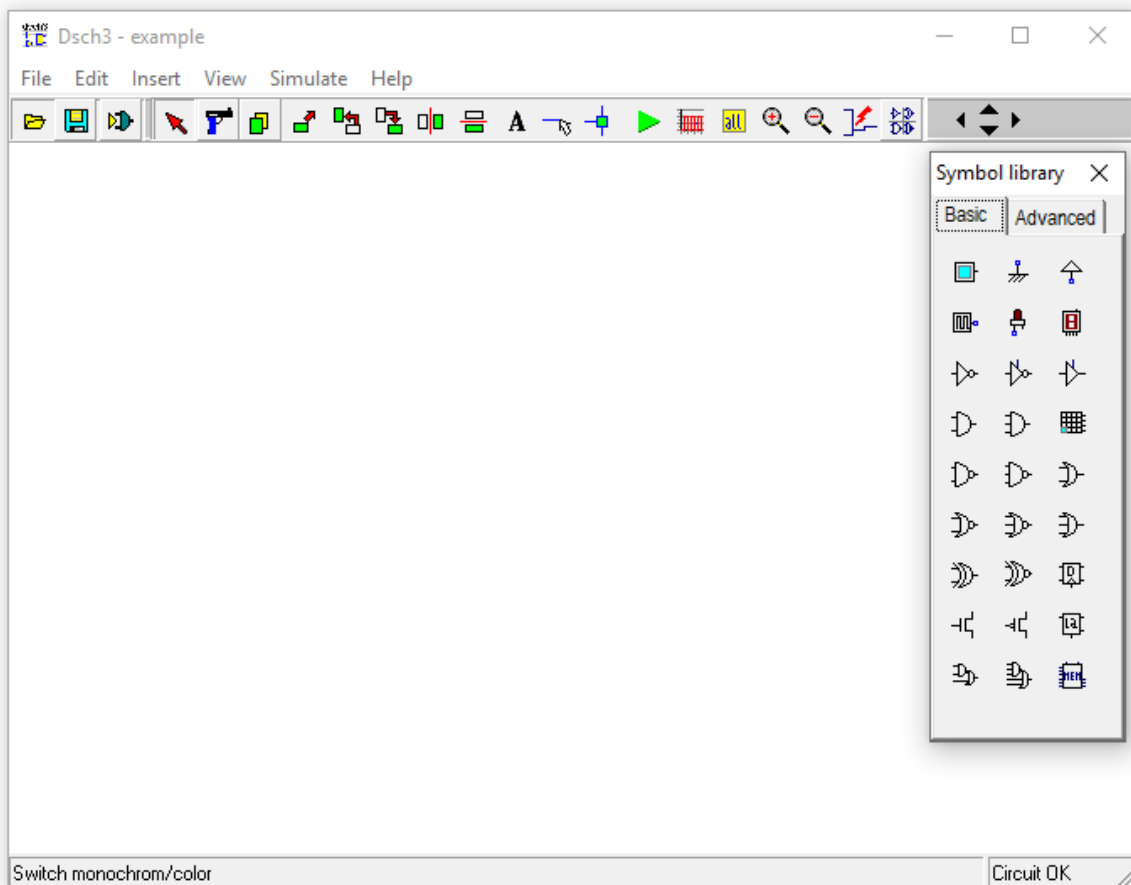
Ξεκινώντας θα μιλήσουμε για το DSCH (Digital Schematic Circuit Designing) κομμάτι που συνυπάρχει με το βασικό λογισμικό Microwind. Είναι βασικά λογισμικό σχεδιασμού ψηφιακού σχηματικού κυκλώματος. Αυτό το λογισμικό επιτρέπει στους χρήστες να προσομοιώνουν και να σχεδιάζουν ολοκληρωμένο κύκλωμα σε επίπεδο φυσικής περιγραφής.

Το πρόγραμμα DSCH είναι ένας λογικός επεξεργαστής και προσομοιωτής. Χρησιμοποιείται για την επικύρωση της αρχιτεκτονικής του λογικού κυκλώματος πριν ξεκινήσει ο σχεδιασμός της μικροηλεκτρονικής. Το DSCH παρέχει εξίσου ένα φιλικό προς τον χρήστη περιβάλλον για ιεραρχικό λογικό σχεδιασμό και γρήγορη προσομοίωση με ανάλυση καθυστέρησης που επιτρέπει το σχεδιασμό και την επικύρωση πολύπλοκων λογικών δομών. Επίσης διαθέτει σύμβολα, μοντέλα και υποστήριξη συναρμολόγησης για ελεγκτές 8051 και PIC 16F84. Οι σχεδιαστές μπορούν να δημιουργήσουν λογικά κυκλώματα για διασύνδεση με αυτούς τους ελεγκτές και να επαληθεύσουν προγράμματα λογισμικού χρησιμοποιώντας το εν λόγω πρόγραμμα.

14.2.2 Υλοποίηση λογικού κυκλώματος στο DSCH

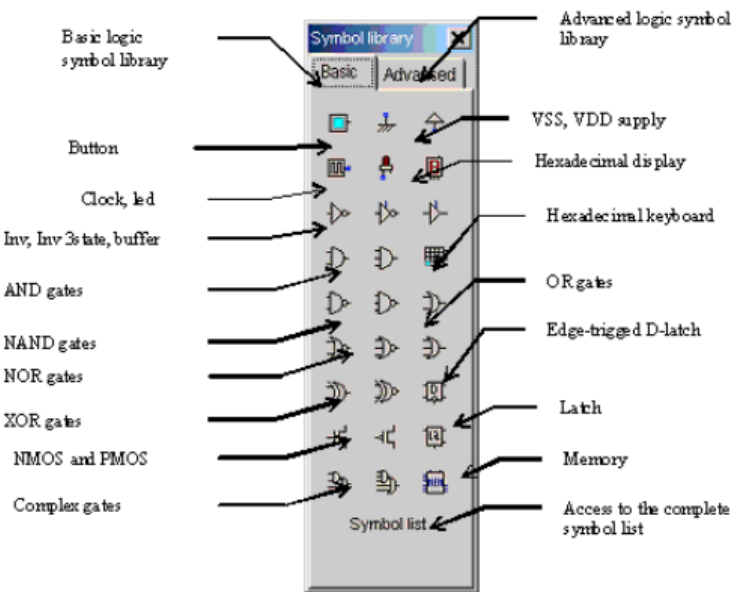
Περιβάλλον DSCH

Ξεκινάμε αρχικά με το άνοιγμα της εφαρμογής. Το πρώτο που θα δούμε είναι η παρακάτω εικόνα όπου θα είναι ουσιαστικά ο πάγκος εργασίας μας.

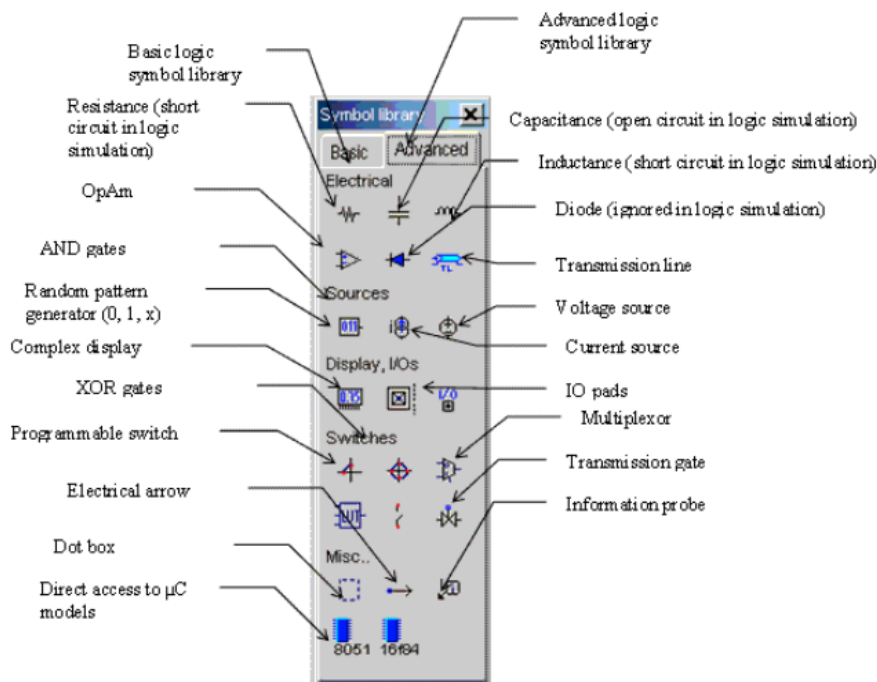


Εικόνα 48: DSCH Interface

Συνεχίζοντας, συνήθως στα δεξιά θα παρατηρήσουμε ένα αναδυόμενο παράθυρο. Αυτό το παράθυρο ονομάζεται Βιβλιοθήκη Συμβόλων και θα είναι τα εργαλεία του πάγκου μας όπου με την βοήθεια τους θα υλοποιήσουμε την προσομοίωση των λειτουργιών των Πυλών μας τόσο σε επίπεδο chip όσο και σε δομή CMOS. Αναλυτικά φαίνεται η καρτέλα στα διπλανά σχήματα, από εκεί θα επιλέγουμε τις ήδη έτοιμες Πύλες μας και θα τις θέτουμε για προσομοίωση.



Εικόνα 50: Ονομασίες των βασικών στοιχείων της Βιβλιοθήκης Συμβόλων

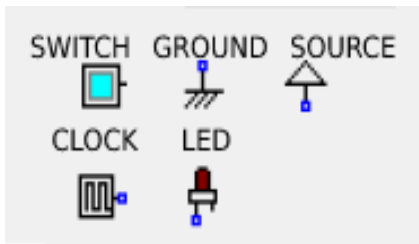


Εικόνα 49: Ονομασίες των προχωρημένων στοιχείων της Βιβλιοθήκης Συμβόλων

Επίσης θα παρατηρήσουμε πως υπάρχουν και τα τρανζίστορ nMOS και pMOS. Σε αυτό το σημείο θα χρειαστεί να σχεδιάσουμε εμείς τα CMOS με τις γνώσεις που αποκτήσαμε από αυτό τον οδηγό.

Πάμε λοιπόν να σχεδιάσουμε τις Λογικές Πύλες:

Θα εξηγήσουμε πρώτα τα βασικά εργαλεία που θα χρειαστούμε με την παρακάτω εικόνα.



Εικόνα 51: Βασικά εργαλεία Βιβλιοθήκης


Διακόπτης: Για να δημιουργήσουμε όλα τα σενάρια.


Πηγή και Γείωση: Βασικά για κάθε κύκλωμα.

Παλμός Ρολογιού: Σε περίπτωση που θέλουμε να βλέπουμε τα σενάρια αυτοματοποιημένα.

LED: Για να βλέπουμε τα αποτελέσματα των κυκλωμάτων.

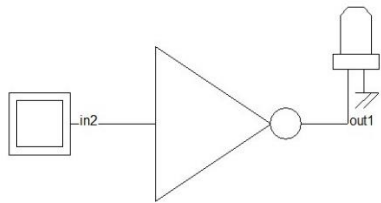
Βήματα σχεδίασης:

1. Άνοιγμα Dsch3.exe.
2. Επιλέγουμε το τρανζίστορ nMOS από τη Βιβλιοθήκη συμβόλων επάνω δεξιά και το σέρνουμε στη κύρια οθόνη.
3. Επιλέγουμε το τρανζίστορ pMOS από τη Βιβλιοθήκη συμβόλων επάνω δεξιά και το σέρνουμε στη κύρια οθόνη.
4. Επιλέγουμε τα σύμβολα τροφοδοσίας και γείωσης από τη Βιβλιοθήκη συμβόλων και τα σέρνουμε στην κύρια οθόνη.
5. Συνδέουμε όλα τα σύμβολα με την εντολή Add a line  που βρίσκεται επάνω στην οριζόντια γραμμή μας
6. Τοποθετούμε διακόπτη ή Παλμό ρολογιού στην είσοδο και το LED στην έξοδο του κυκλώματος.
7. Έτσι ολοκληρώνεται το σχηματικό που θα προσομοιώσουμε.

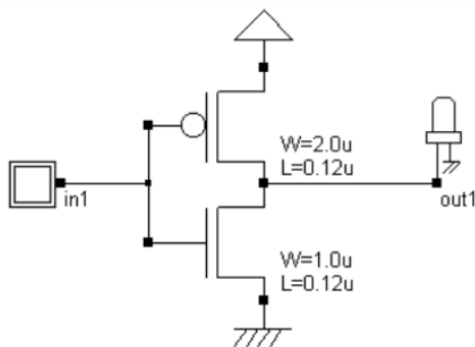
Για να τρέξουμε την προσομοίωση θα πρέπει να πατήσουμε το εικονίδιο  όπου θα ανοίξει ένα νέο αναδυόμενο παράθυρο. Με αυτόν τον τρόπο θα μπορούμε να ελέγξουμε αν τα inputs που θέτουμε στο κύκλωμα ανταποκρίνονται σωστά με την θεωρία που γνωρίζουμε για αυτά.

Σημείωση: Για τα σχεδιαγράμματα CMOS θα έχουμε ως οδηγό το [κεφάλαιο 13.1](#) και θα ανατρέχουμε σε αυτό για την υλοποίηση του κυκλώματος σε επίπεδο προσομοίωσης.

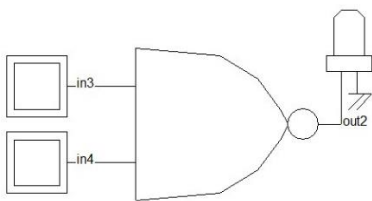
Λογική Πύλη NOT



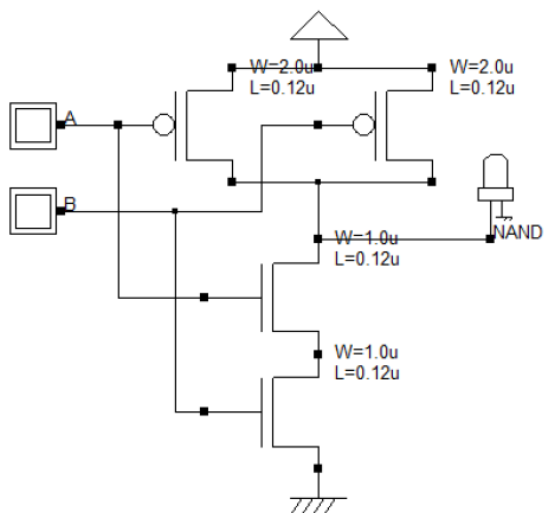
Σχεδιάγραμμα CMOS NOT Gate



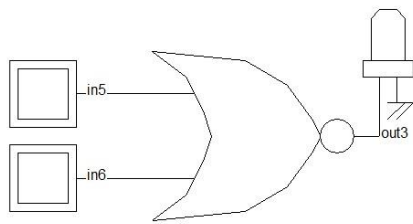
Λογική Πύλη NAND



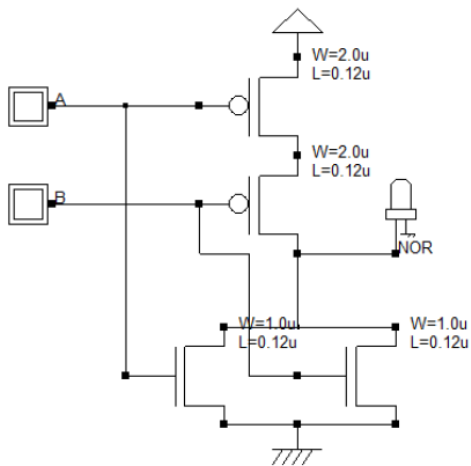
Σχεδιάγραμμα CMOS NAND Gate



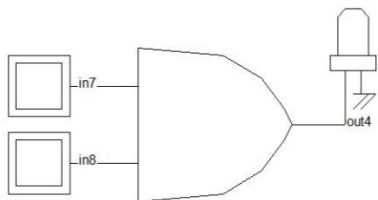
Λογική Πύλη NOR



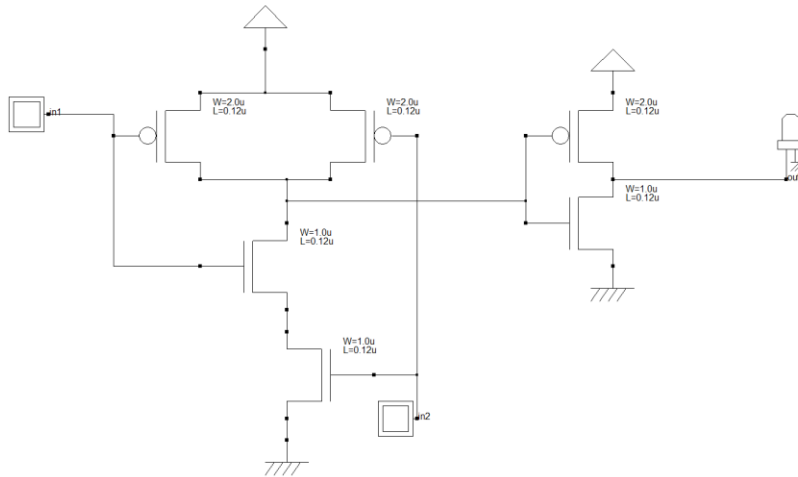
Σχεδιάγραμμα CMOS NOR Gate



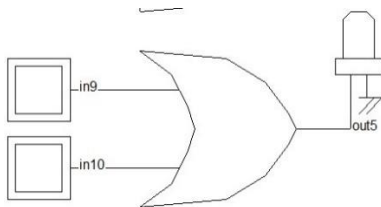
Λογική Πύλη AND



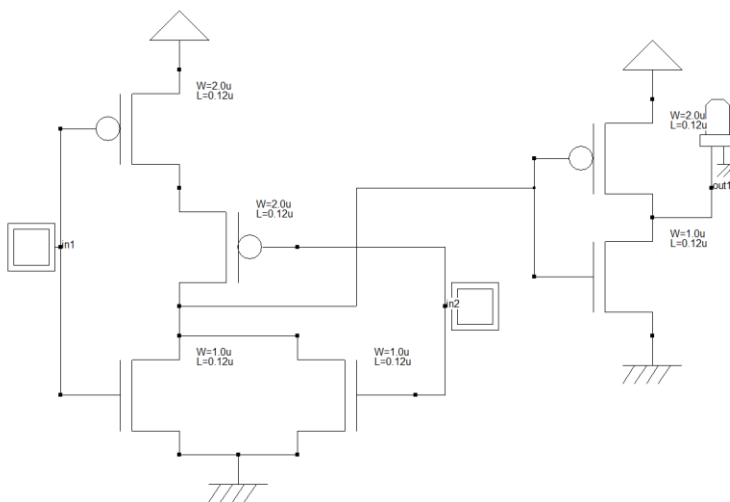
Σχεδιάγραμμα CMOS AND Gate



Λογική Πύλη OR

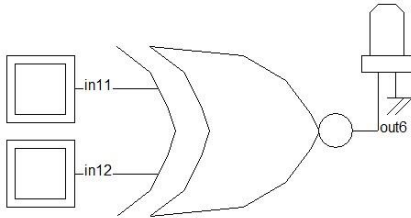


Σχεδιάγραμμα CMOS OR Gate

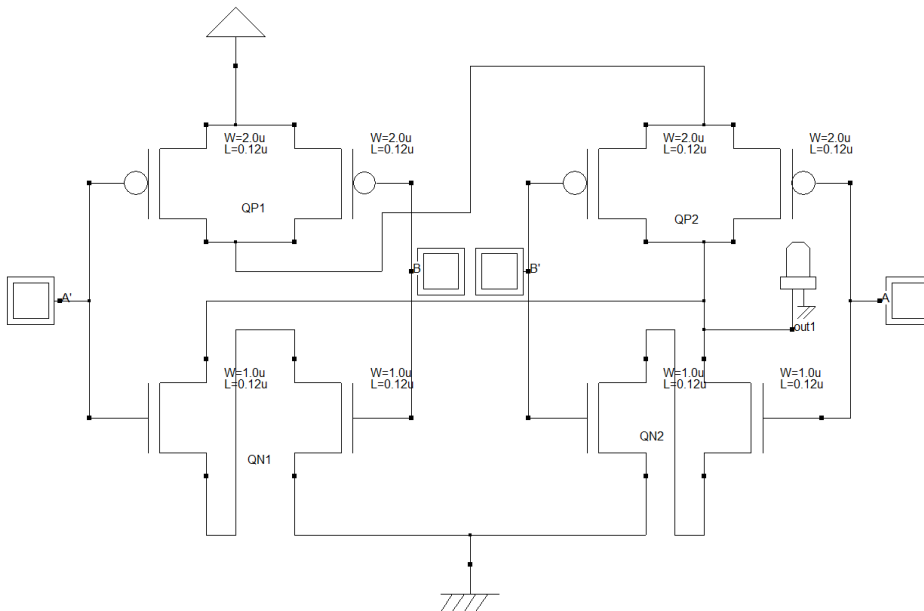


Για τις περιπτώσεις των πυλών EX-NOR, EX-OR στο σχέδιο του κυκλώματος θα πρέπει να συμπεριληφθούν δυο inverter στους διακόπτες μας προκειμένου να τεθούν σωστά οι είσοδοι των τρανζίστορ A, B και τα ανάστροφα τους, όπως τα έχουμε δει σε προηγούμενη [ενότητα](#).

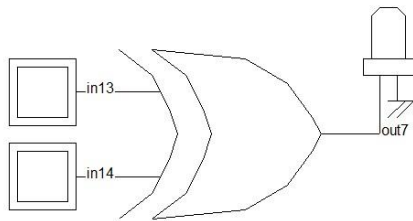
Λογική Πύλη EX-NOR



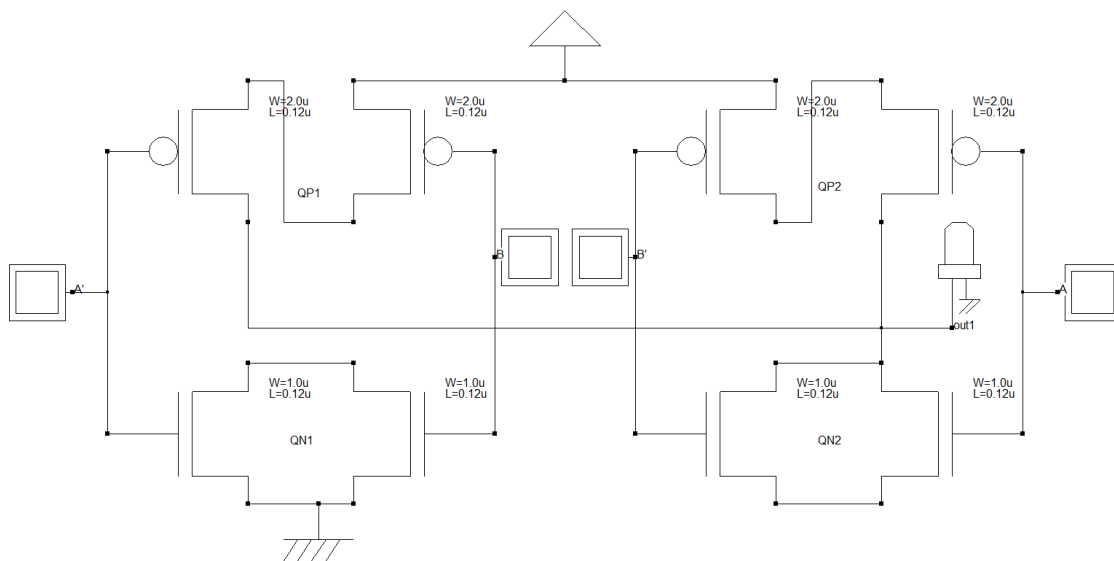
Σχεδιάγραμμα CMOS EX-NOR Gate



Λογική Πύλη EX-OR



Σχεδιάγραμμα CMOS EX-OR Gate



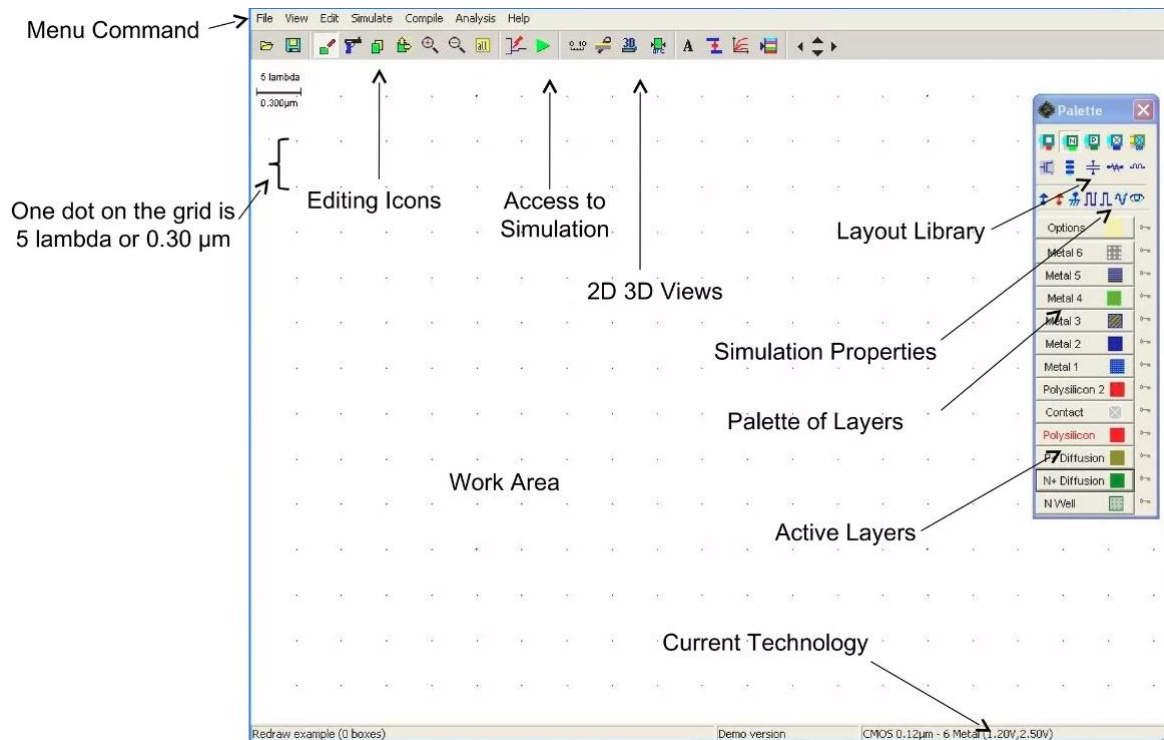
Κλείνοντας πρέπει να αναφέρουμε πως το πρόγραμμα DSCH και τα κυκλώματα που υλοποιήσαμε σε αυτό μπορούν να μεταφερθούν γρήγορα και εύκολα στο λογισμικό Microwind.

Κάνοντας κλικ στο **Files > Make Verilog > OK** και αποθηκεύστε το αρχείο .txt. Στη συνέχεια ανοίγοντας το Microwind στην οριζόντια γραμμή εργασιών θα δούμε το **Compile > Compile Verilog > Open** την τοποθεσία του αρχείου μας.

Παρόλα αυτά, η αυτοματοποίηση στη δημιουργία του κυκλώματος μπορεί να φαίνεται περίπλοκη εκ της πρώτης ματιάς. Για αυτόν το λόγο πάμε να προχωρήσουμε στην δημιουργία λογικών πυλών με τους κανόνες και τα διαγράμματα ραβδίων που μάθαμε και εν τέλει να κάνουμε το κύκλωμα πιο εύκολα κατανοητό.









14.3.1 Περιβάλλον Microwind












Ξεκινάμε με την γενική πρώτη όψη της εφαρμογής και προχωρώντας θα αναλύουμε τις κυριότερες λειτουργίες των εικονιδίων του.



Εικόνα 52: Microwind Interface

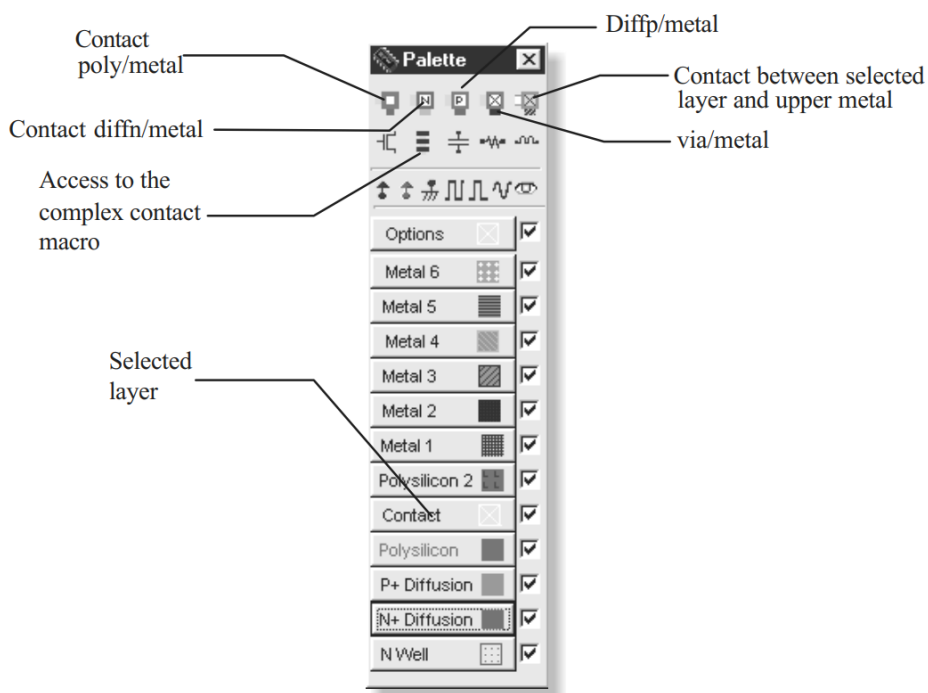
Προχωράμε στην οριζόντια πάνω γραμμή εργασιών:

	Άνοιγμα αρχείου .MSK
	Αποθήκευση του σχεδίου σε μορφή .MSK
	Σχεδίαση κουτιών χρησιμοποιώντας το επιλεγμένο σχέδιο από την παλέτα.
	Διαγραφή κουτιού ή κειμένου.
	Αντιγραφή κουτιού ή κειμένου.
	Τράβηγμα ή μετακίνηση ενός στοιχείου.
	Zoom In.
	Zoom Out.

	Κεντράρισμα του σχεδίου στην οθόνη.
	Εξαγωγή και προβολή του ηλεκτρικού κόμβου που δείχνει ο κέρσορας.
	Εξαγωγή και προσομοίωση του κυκλώματος.
	Μέτρηση της απόστασης σε λάμδα και μικρόν μεταξύ δύο σημείων.
	2D κάθετη όψη της συσκευής.
	Έλεγχος κανόνων σχεδίασης του κυκλώματος. Στα σφάλματα δημιουργείται ένδειξη για την σωστή εφαρμογή των κανόνων.
	Προσθέστε ένα κείμενο στη διάταξη.
	Εικονίδιο Παλέτας.
	Άνοιγμα της παλέτας.
	Χαρακτηριστικά στατικού MOS.
	Μετακίνηση της διάταξης.

Πίνακας 3: Εικονίδια του προγράμματος Microwind

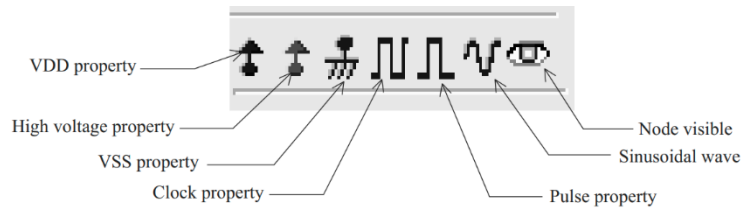
Κλείνουμε με την παλέτα μας



Εικόνα 53: Παλέτα Εργαλείων

Για τον σχεδιασμό της επιθυμητής διάταξης στο Microwind θα χρειαστούμε κάποια βασικά εργαλεία:

Όπως και στο DSCH, έτσι και εδώ τα κυριότερα στοιχεία μας είναι η **Πηγή (Vdd)**, η **Γείωση (Vss / Ground)** και οι **Παλμοί Ρολογιού**.



Εικόνα 54: Βασικά εργαλεία της παλέτας

Υλικά που χρησιμοποιούνται στην κατασκευή n-καναλιών και p- καναλιών MOS:

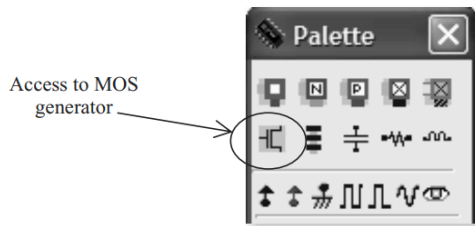
Ονομασία Στρώματος	Κώδικας	Περιγραφή	Χρώματα στο Microwind
Polysilicon	Poly	Πύλη (Gate) των n-καναλιών and p-καναλιών από τα εξαρτήματα MOS.	Κόκκινο
N+ diffusion	Diff	Οριοθετεί το ενεργό μέρος n-καναλιού. Χρησιμοποιείται επίσης για πόλωση του N-well.	Σκούρο Πράσινο
P+ diffusion	Diff	Οριοθετεί το ενεργό μέρος p- καναλιού. Χρησιμοποιείται επίσης για πόλωση του υποστρώματος.	Μωβ
Contact	Contact	Κάνει τη σύνδεση μεταξύ διαχύσεων (diff) και μετάλλου (metal) για δρομολόγηση. Η επαφή κατασκευάζεται ανοίγοντας μια τρύπα στο οξείδιο και γεμίζοντας την με μέταλλο.	Λευκό X
First level of Metal	Metal1	Χρησιμοποιείται για τη δρομολόγηση εξαρτημάτων μεταξύ τους.	Μπλε
n-well	n-well	Διάχυση χαμηλής πρόσμιξης που χρησιμοποιείται για την αναστροφή του ντόπινγκ του υποστρώματος. Όλα τα MOS του p-καναλιού βρίσκονται σε περιοχές εντός του N – Well.	Πράσινος Κύβος με Κουκκίδες

Πίνακας 4: Κατασκευαστικά υλικά n και p MOS

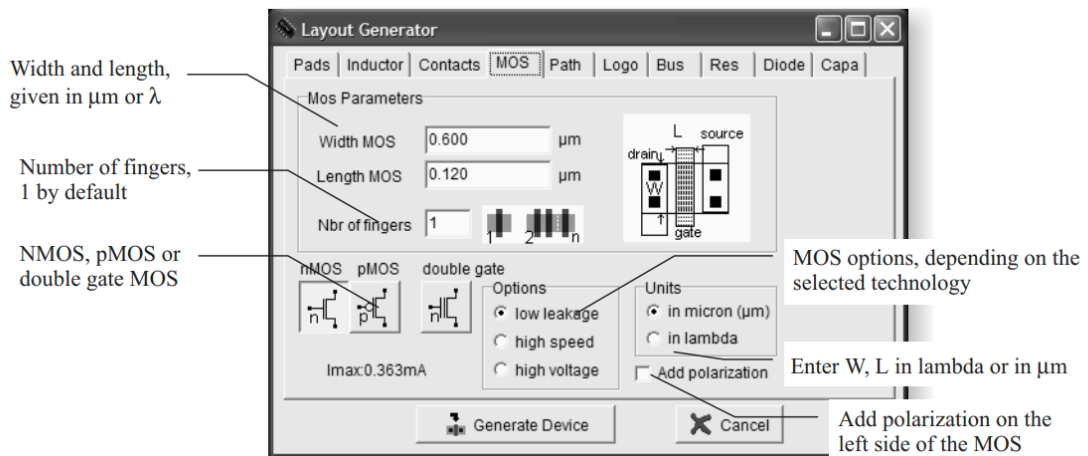
14.3.2 Βήματα σχεδίασης σε περιβάλλον Microwind

Σημείωση: Για την κατασκευή όλων των Λογικών Πυλών ως CMOS συμβουλευόμαστε το κεφάλαιο με τα [διαγράμματα ραβδίων](#) και ακολουθούμε πάντα τους [κανόνες σχεδίασης](#).

1. Ανοίγουμε την εφαρμογή Microwind.
2. Από την παλέτα επιλέγουμε το εικονίδιο MOS Generator.

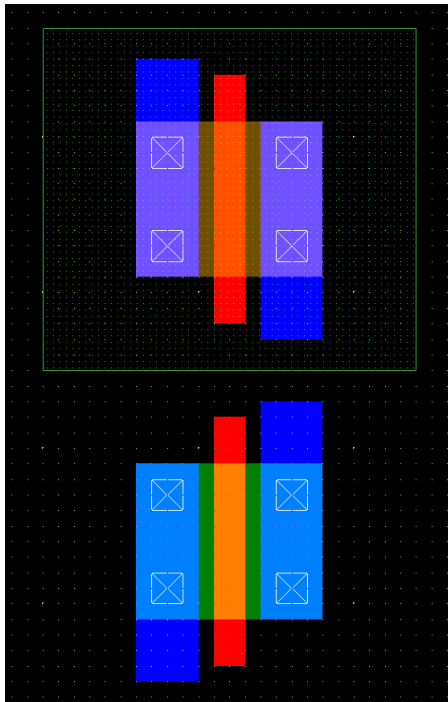


3. Διαλέγουμε τα μεγέθη pMOS και nMOS σε λάμδα, για το παράδειγμα μας θα χρησιμοποιήσουμε τα μεγέθη 10λ width και 2λ Length και για αριθμό τρανζίστορ (Number of fingers), δηλαδή το πολυπυρίτιο θα διαλέξουμε τον αριθμό 1 διότι πάμε να φτιάξουμε έναν Αναστροφέα, όμως ο αριθμός αυτός ποικίλει ανάλογα με το κύκλωμα.

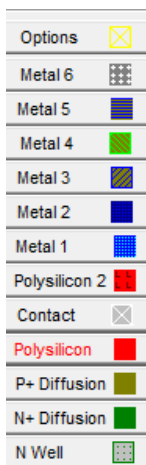


Εικόνα 55: Παράθυρο ρυθμίσεων των παραμέτρων MOS

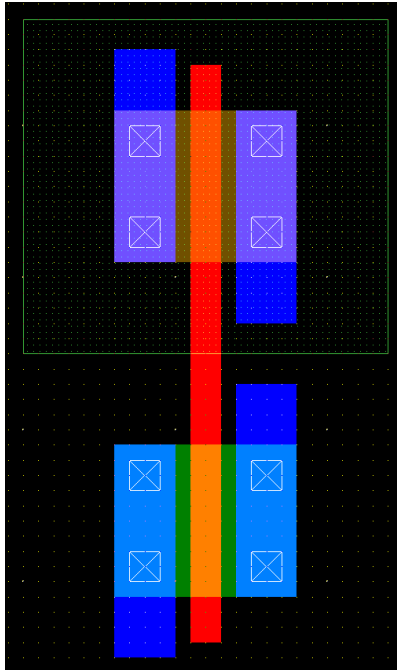
4. Πατάμε Generate Device, επαναλαμβάνουμε την διαδικασία για pMOS και nMOS αντίστοιχα. Επίσης για το pMOS θα παρατηρήσουμε πως τοποθετείται ένα έτοιμο N-Well



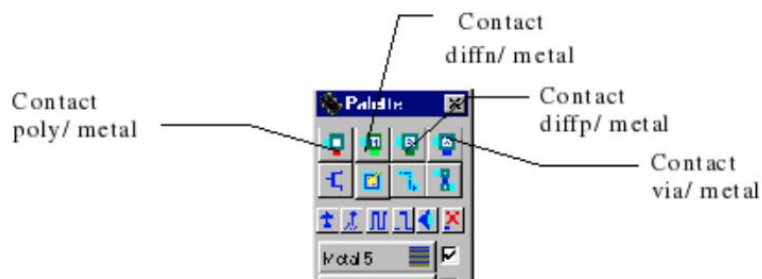
5. Στην συνέχεια επιλέγουμε με ποιο στοιχείο θα ξεκινήσουμε, διαλέγοντας το διαθέσιμο στοιχείο από την παλέτα.






6. Από την παραπάνω εικόνα βλέπουμε με κόκκινα έντονα γράμματα το στοιχείο που επιλέξαμε. Στην συνέχεια πάμε να ενώσουμε τα MOSFET μεταξύ τους, τραβώντας κάθετες γραμμές με το επιλεγμένο στοιχείο

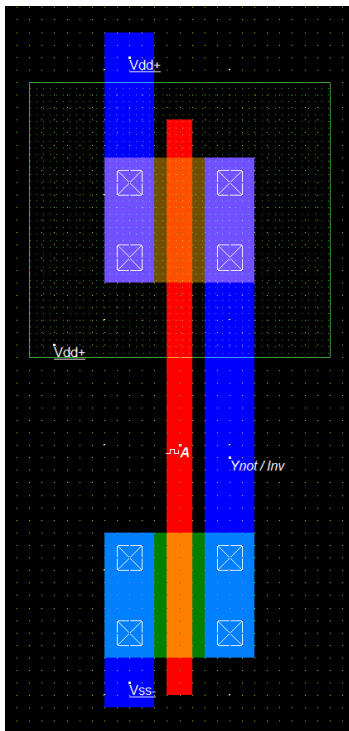



7. Επιλέγοντας το στοιχείο metal 1 τραβάμε τις κατάλληλες γραμμές για να παραχθεί ο Αναστροφέας μας.
8. Για την ένωση μεταλλικού στοιχείου με στοιχείο, πρέπει να χρησιμοποιείται και η κατάλληλη επαφή.

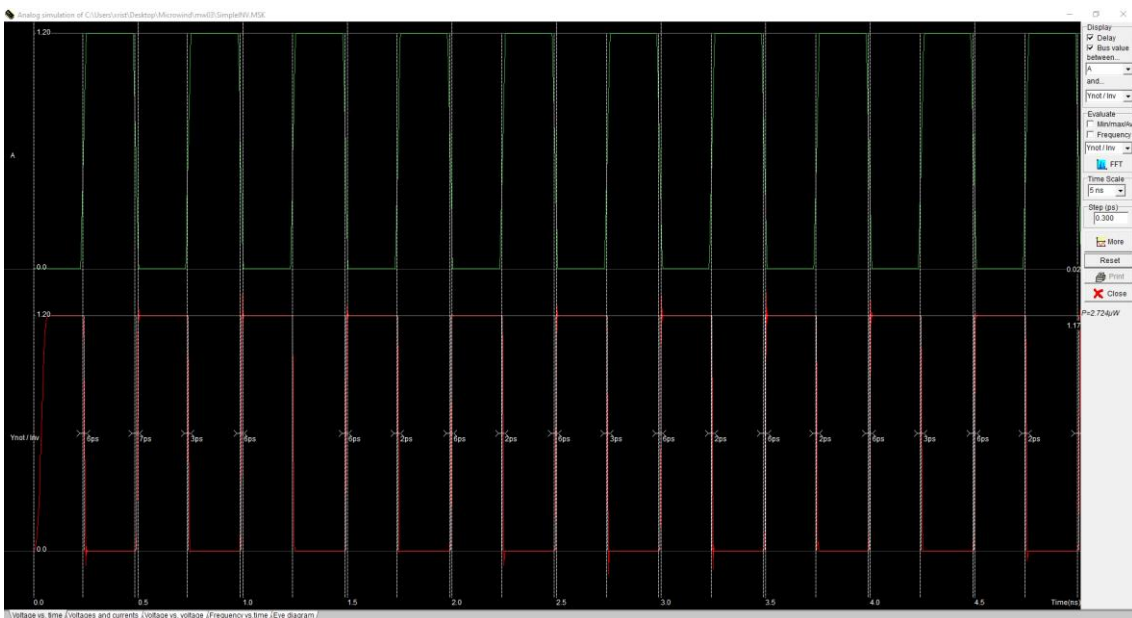


9. Αφού τοποθετήσαμε και τον κατάλληλο τύπο επαφής ανά στοιχείο πάμε να προσθέτουμε Παλμό ρολογιού σε κάποιο κενό σημείο στο πολυτυρίτιο.
10. Θέτουμε πάντα μια Πηγή στο N-Well.
11. Τέλος χρειαζόμαστε μια Πηγή στο pMOS και Γείωση στο nMOS.
12. Κάνουμε έναν έλεγχο σφαλμάτων με το εικονίδιο , όπου θα μας ενημερώσει τι χρειάζεται το κύκλωμα για να παραχθεί με τους σωστούς κανόνες.
13. Εφόσον όλα έχουν γίνει σωστά, ολοκληρώνουμε με την τοποθέτηση ενός Visible Node  στην έξοδο (Y) του κυκλώματος μας, το οποίο πατώντας το εικονίδιο της έναρξης προσομοίωσης  θα μας δείχνει και το αποτέλεσμα του σχεδίου μας μέσω της εξόδου του.

Το ολοκληρωμένο κύκλωμα **Αναστροφέα** το βλέπουμε στην παρακάτω εικόνα.

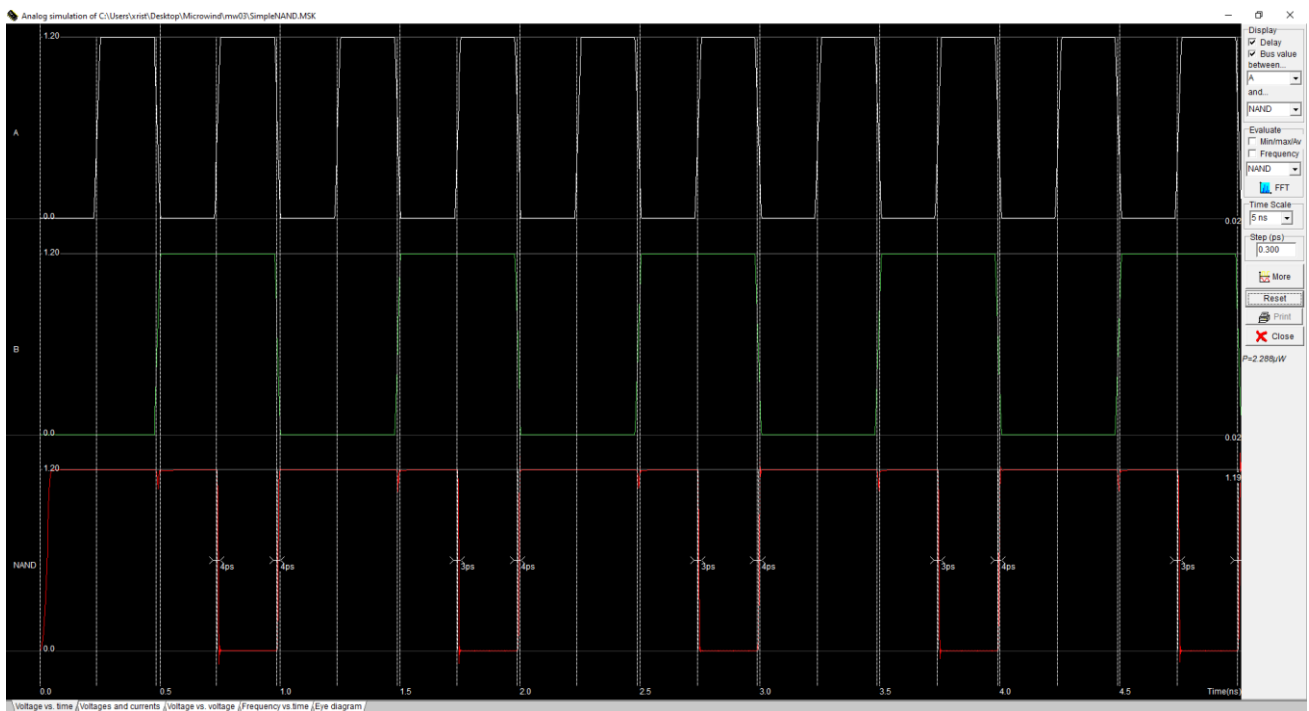
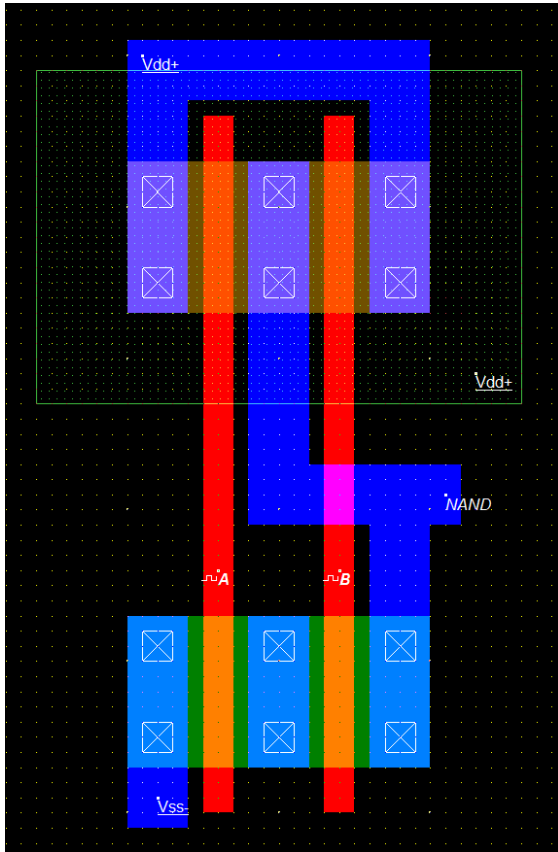


Ομοίως μπορούμε να δούμε και το αποτέλεσμα του κυκλώματός μας μέσω της έναρξης προσομοίωσης .

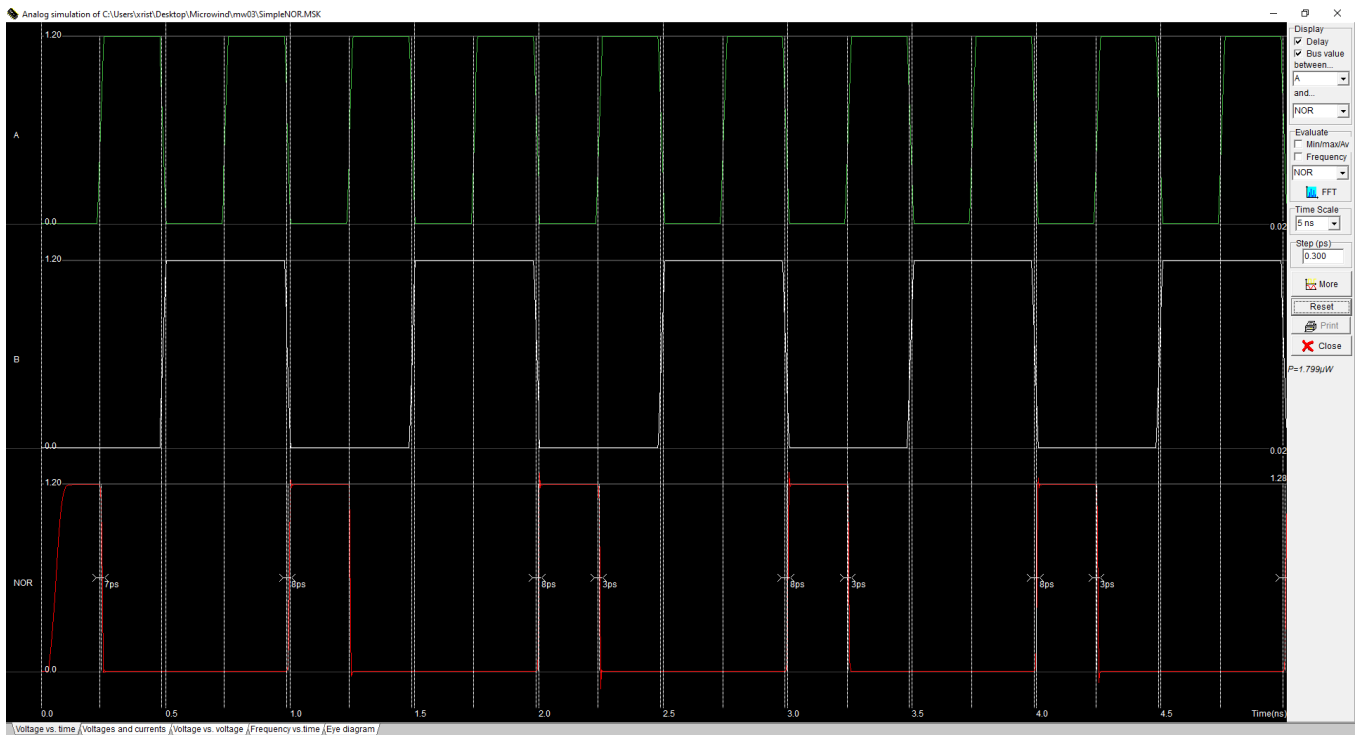
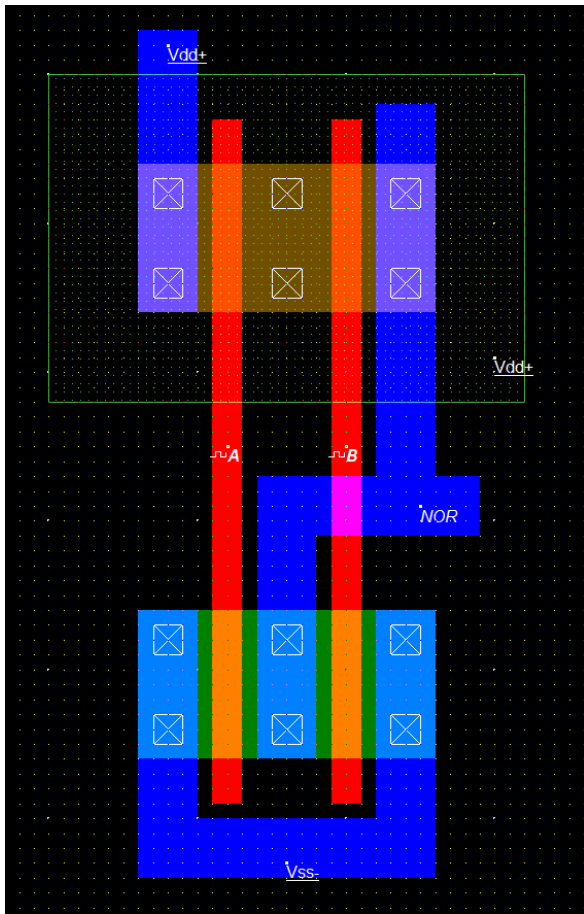


Πάμε να δούμε και την κατασκευή των υπόλοιπων Λογικών Πυλών και τα αποτελέσματα τους από την προσομοίωση.

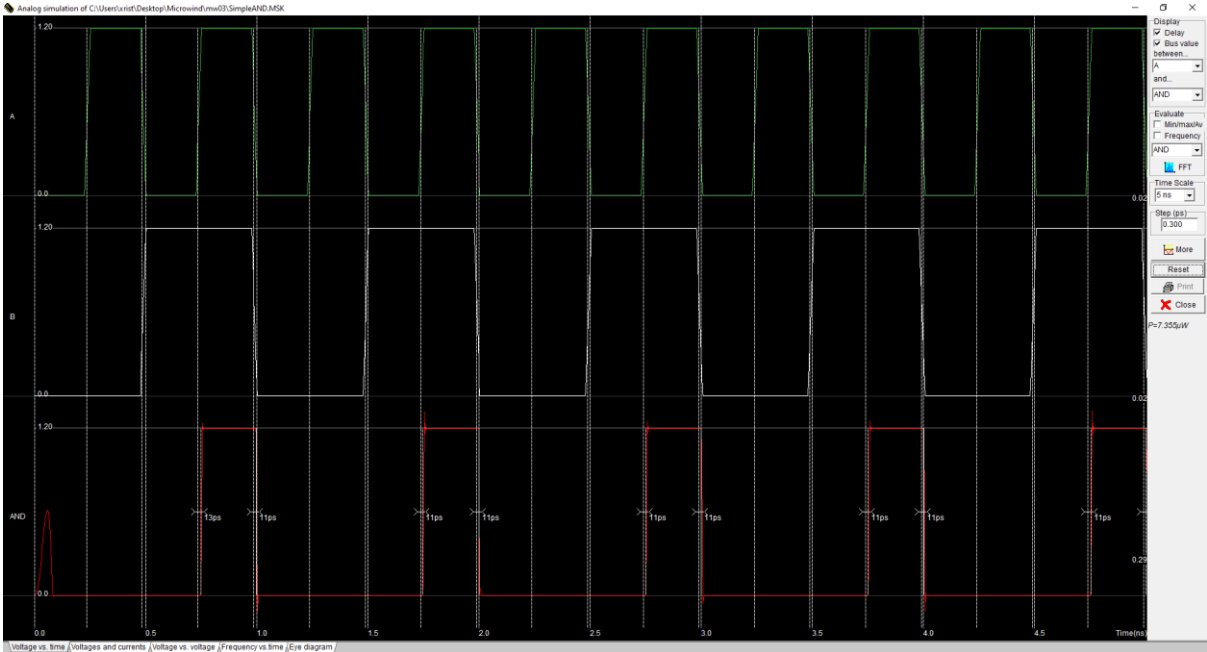
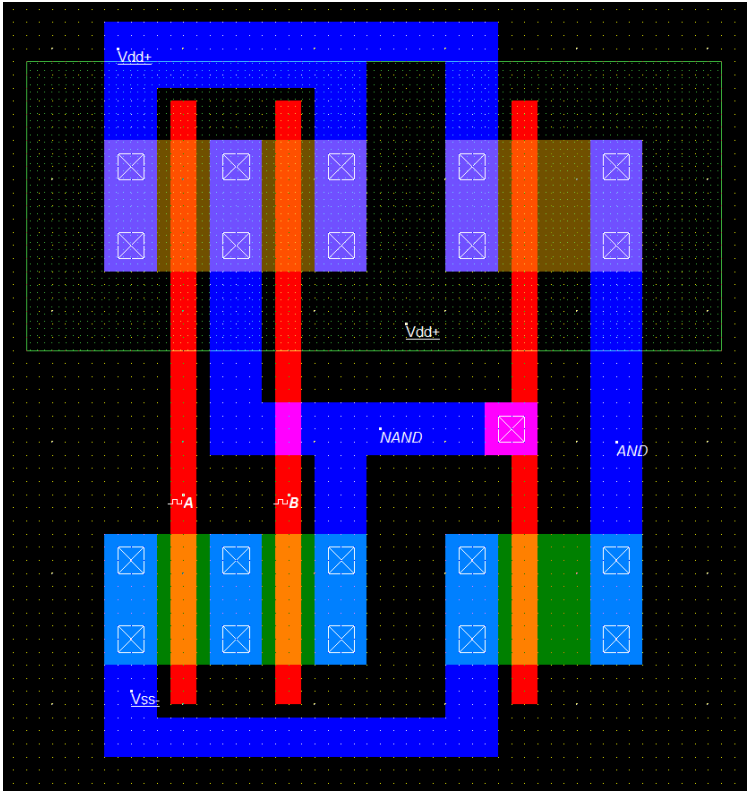
Πύλη NAND



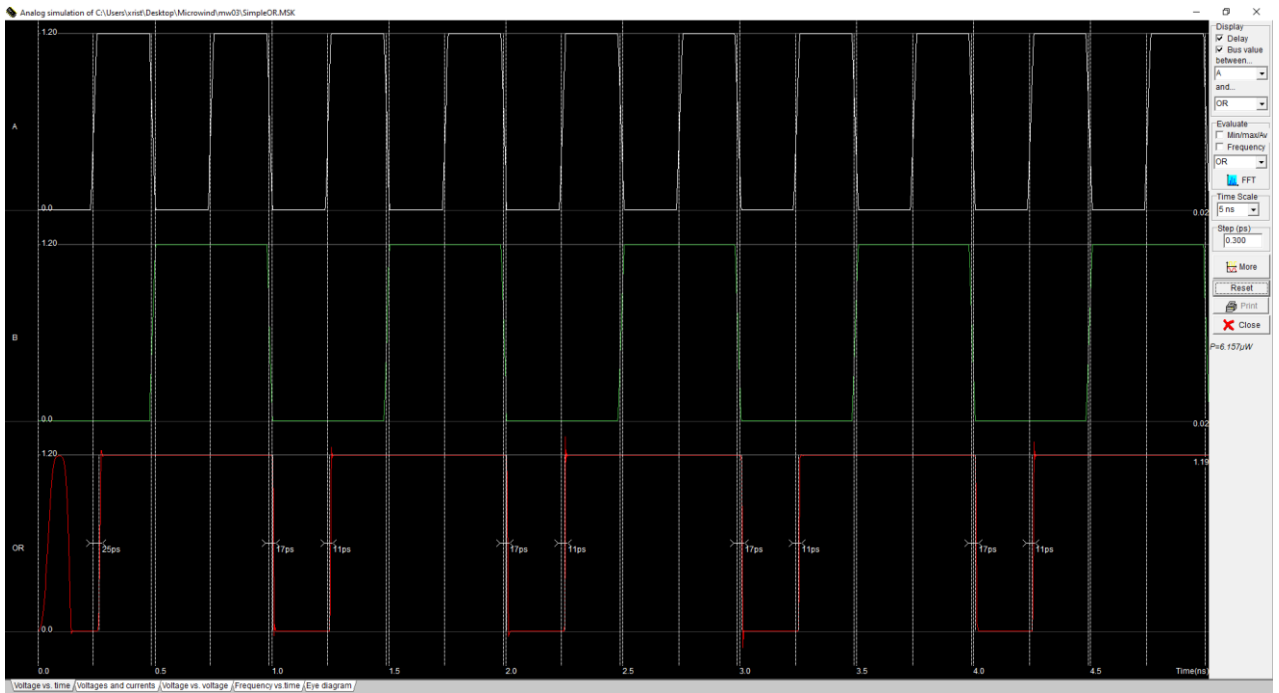
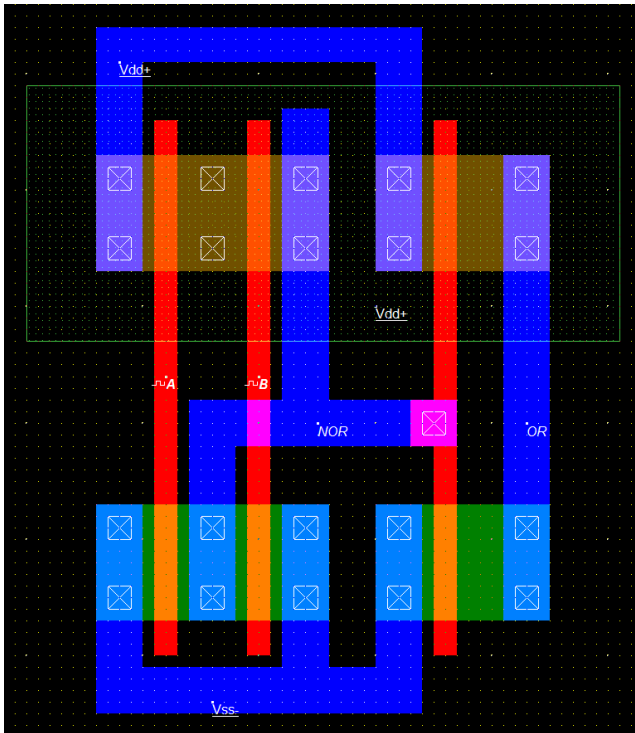
Πύλη NOR



Πύλη AND



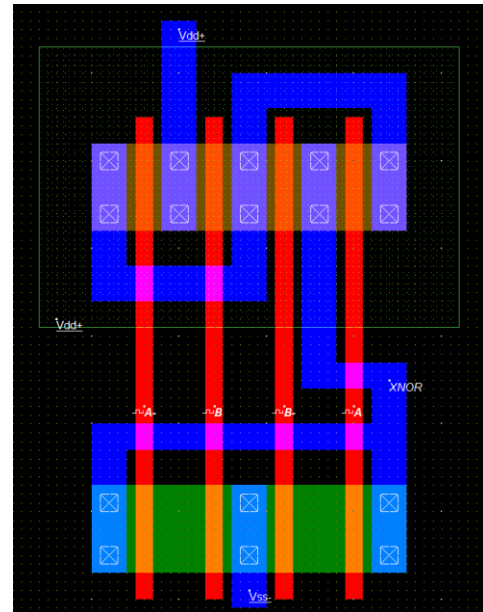
Πύλη OR



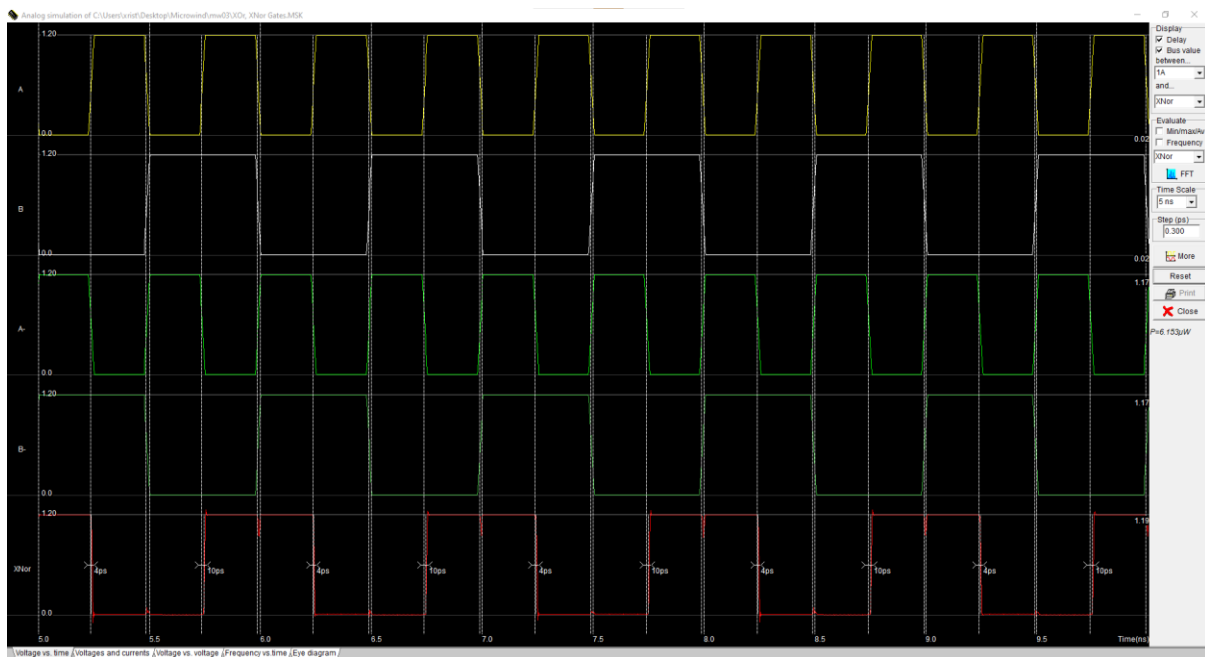
Πύλες EX-NOR, EX-OR

Για τις πύλες EX-NOR και EX-OR θα παρατηρήσουμε μια διαφορετική παρουσίαση στα παλμογραφήματά τους. Όπως βλέπουμε για την κατασκευή αυτών των πυλών χρειαζόμαστε περισσότερα τρανζίστορ, συνεπώς και περισσότερες εισόδους οι οποίες επηρεάζουν το τελικό αποτέλεσμα. Παρόλα αυτά η εξήγηση του αποτελέσματος είναι αρκετά πιο απλή από ότι φαντάζει.

Παίρνοντας ως παράδειγμα την πύλη EX-NOR και έχοντας υπόψιν το κύκλωμά που παρουσιάζεται παρακάτω, μπορούμε να καταλάβουμε ότι στο Microwind θα έχουμε το ακόλουθο.



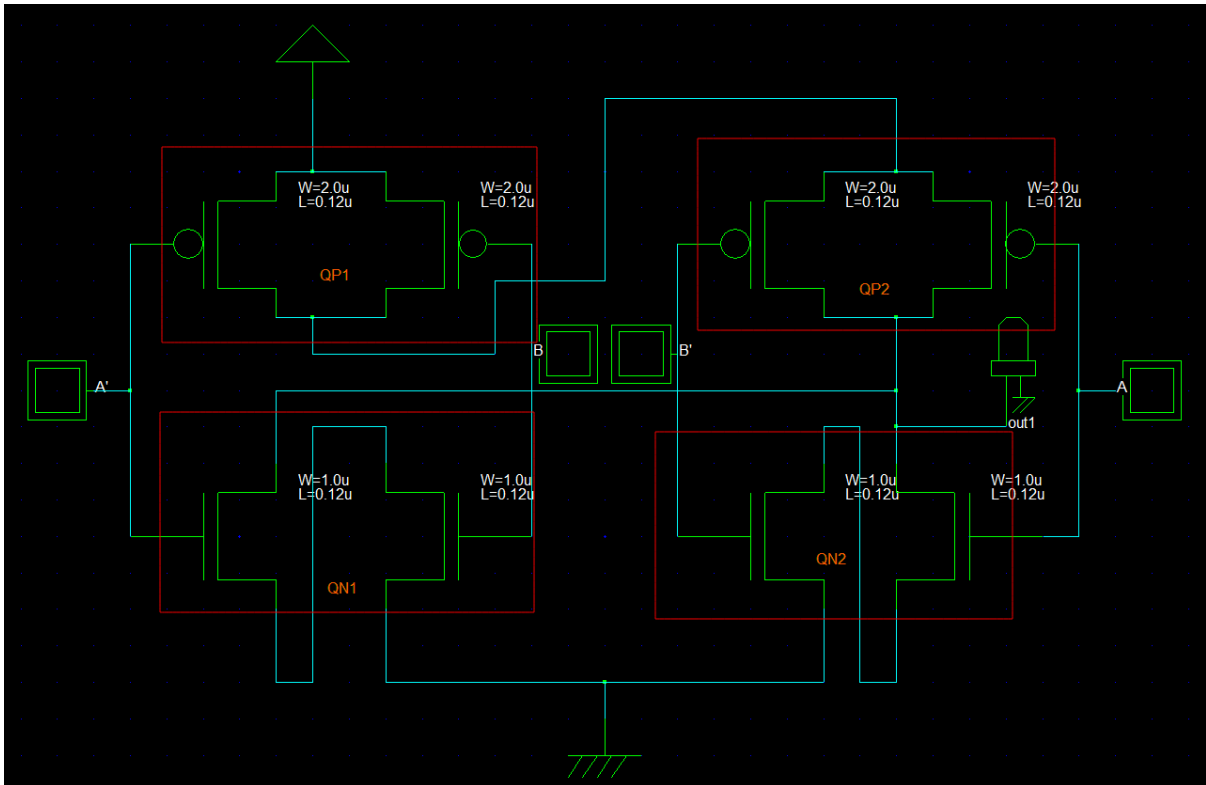
Στο συγκεκριμένο κύκλωμα εμφανίζονται τέσσερις εισόδους, A, A', B και B'. Αν θεωρήσουμε τέσσερα ανεξάρτητα σήματα σε αυτές τις εισόδους θα έχουμε το ακόλουθο διάγραμμα.



Έχοντας τους τέσσερις πρώτους παλμούς ως παράδειγμα, θα δούμε την εξής συμπεριφορά:

- Στη πρώτη χρονική περίοδο παρατηρούμε ότι: $A = 0, B = 0, A' = 1, B' = 1$,
- στη δεύτερη: $A = 1, B = 0, A' = 0, B' = 1$,
- στη τρίτη: $A = 0, B = 1, A' = 1, B' = 0$ και
- στη τέταρτη $A = 1, B = 1, A' = 0, B' = 0$.

Με την βοήθεια του DSCH μπορούμε να απεικονίσουμε το κύκλωμα ως εξής:

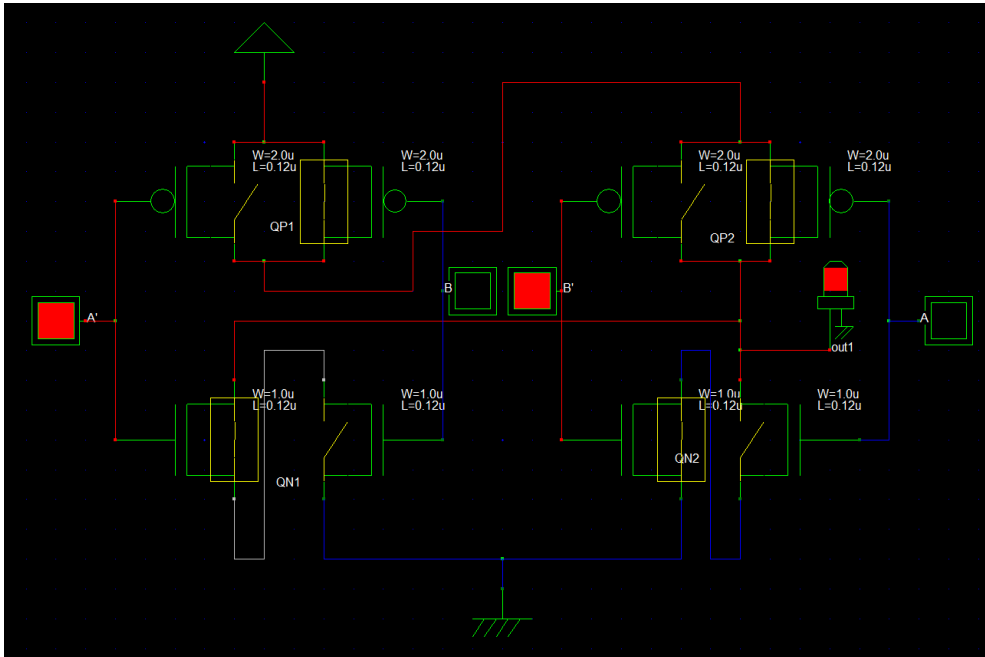


Εικόνα 56: Απεικόνιση του διαχωρισμού των p και n MOS της EX-NOR

Όπου έχουμε την δυνατότητα να δούμε την κατάσταση του κυκλώματος, δηλαδή, πότε αυτό δίνει τάση και πότε δεν δίνει. Πριν αρχίσουμε την εξήγηση, όπως θα παρατηρηθεί στο παραπάνω κύκλωμα έχουν χωριστεί με κόκκινο περίγραμμα τα MOS τρανζίστορ σε PMOS QP1, QP2 και τα NMOS σε QN1, QN2. Αυτό είναι απαραίτητο για την καλύτερη κατανόηση των παλμών εισόδων που θα δούμε παρακάτω ως διακόπτες 0 και 1.

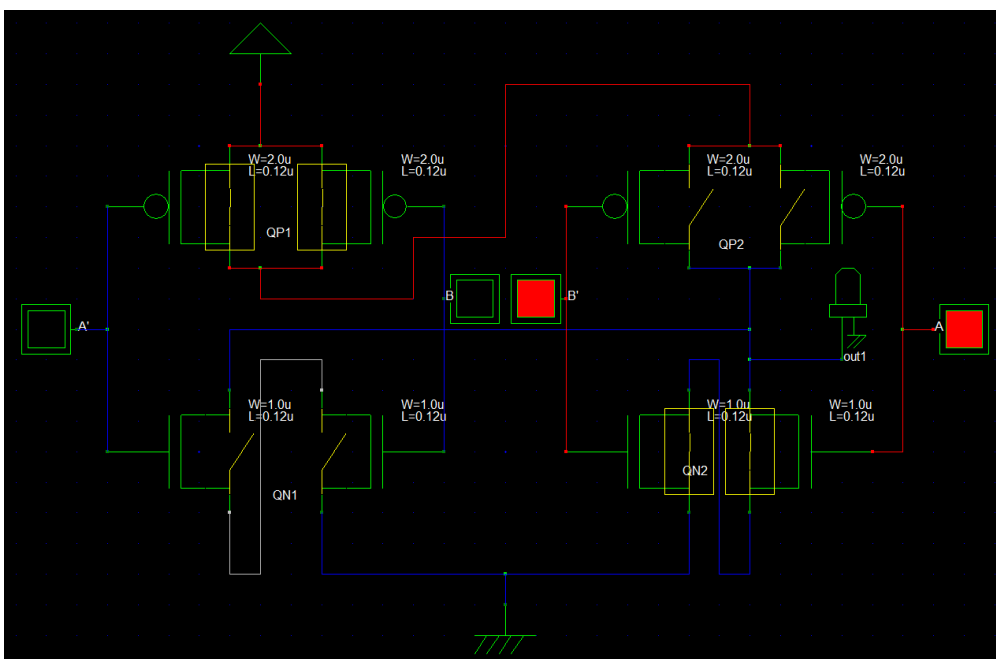
Κάτι ακόμα που μπορούμε να παρατηρήσουμε είναι πως ο συνδυασμός QP1 είναι αγωγίμος όταν τουλάχιστον ένα από τα τρανζίστορ που ανήκουν σε αυτόν είναι αγωγίμο, ομοίως και για τον συνδυασμό QP2. Αντίθετα, για να είναι αγωγίμος ο συνδυασμός QN1 θα πρέπει και τα δύο τρανζίστορ του να είναι αγωγίμα. Το ίδιο ισχύει και για τον συνδυασμό QN2.

1) Ξεκινώντας από την πρώτη χρονική περίοδο η κατάσταση του κυκλώματος θα είναι ως εξής:



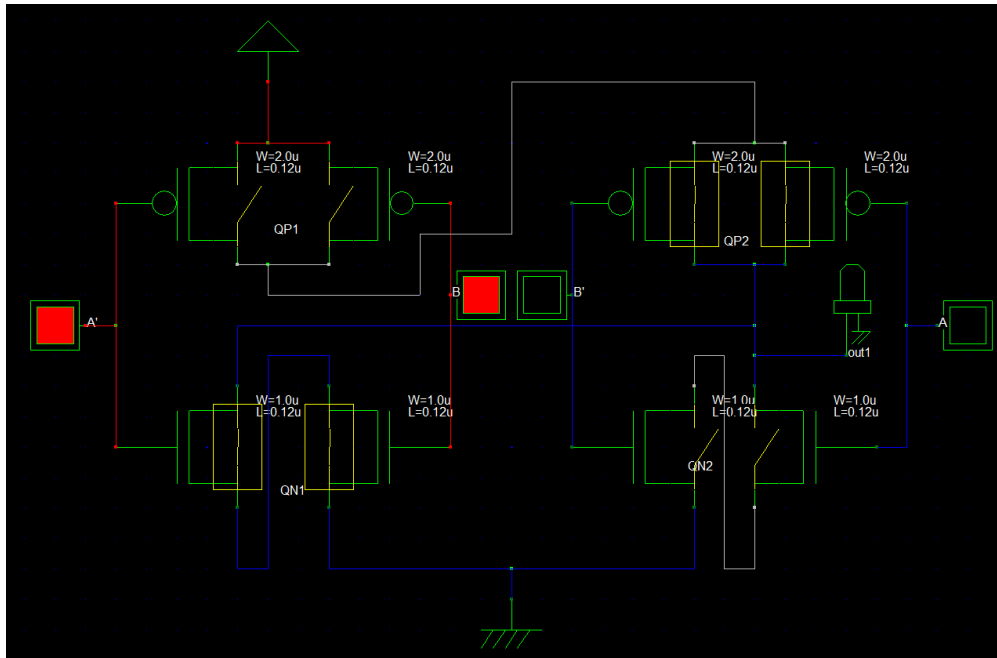
Όταν $A = 0$, $B = 0$, $A' = 1$ και $B' = 1$: Τα QP1 και QP2 σε αυτήν την περίπτωση οι συνδυασμοί είναι αγώγιμοι ενώ οι συνδυασμοί QN1 και QN2 είναι μη αγώγιμοι. Αυτό συνδέει το Vdd στην έξοδο Y, με αποτέλεσμα το $Y = 1$.

2) Για την δεύτερη θα έχουμε:



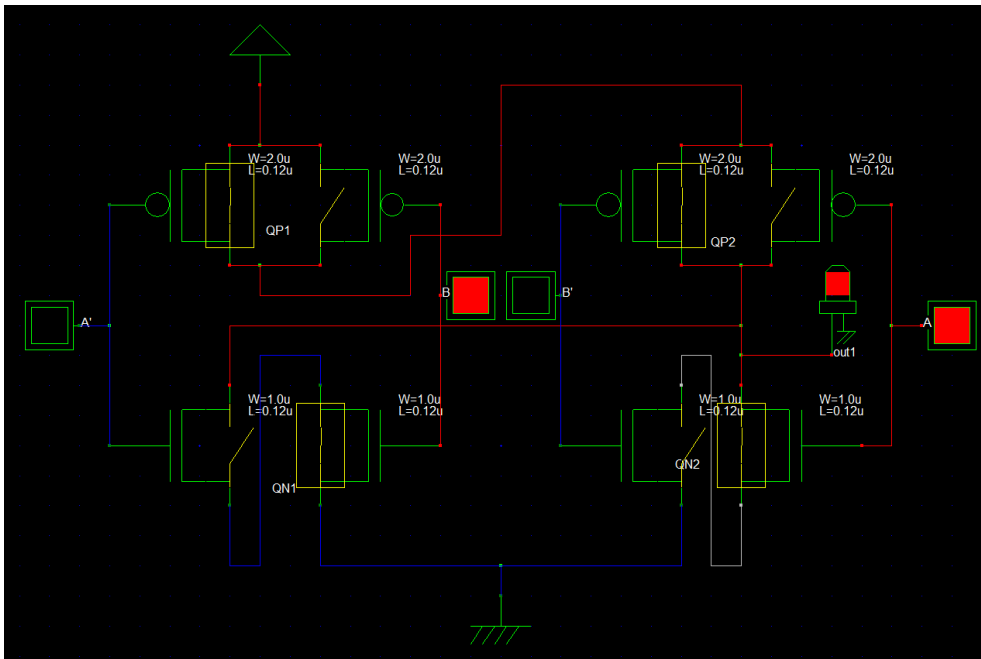
Όταν $A = 1, B = 0, A' = 0$ και $B' = 1$: Τα QP1 και QN2 θα είναι αγώγιμα, ενώ τα QP2 και QN1 θα είναι μη αγώγιμα. Αυτό συνδέει το V_{ss} στην έξοδο Y, με αποτέλεσμα το $Y = 0$.

3) Για την τρίτη περίπτωση το κύκλωμα θα είναι το εξής:



Όταν $A = 0, B = 1, A' = 1$ και $B' = 0$: Τα QP1, QP2 και QN2 σε αυτήν την περίπτωση είναι μη αγώγιμα ενώ το QN1 είναι αγώγιμο. Αυτό συνδέει το V_{ss} στην έξοδο Y, με αποτέλεσμα το $Y = 0$. Αξίζει να σημειωθεί πως για το QP2 παρόλο που φαίνεται να είναι αγώγιμο στην πραγματικότητα δεν είναι, για τον λόγο ότι τα τρανζίστορ του δεν έχουν καμιά τάση πόλωσης, όπως παρατηρείται από τον γκρι αγωγό ο οποίος βρίσκεται κατά κάποιον τρόπο «στον αέρα».

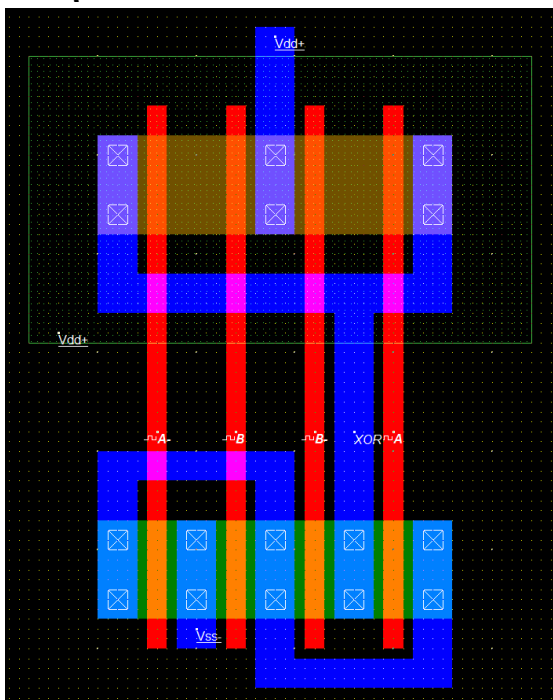
4) Τέλος, για την τέταρτη περίπτωση θα έχουμε:

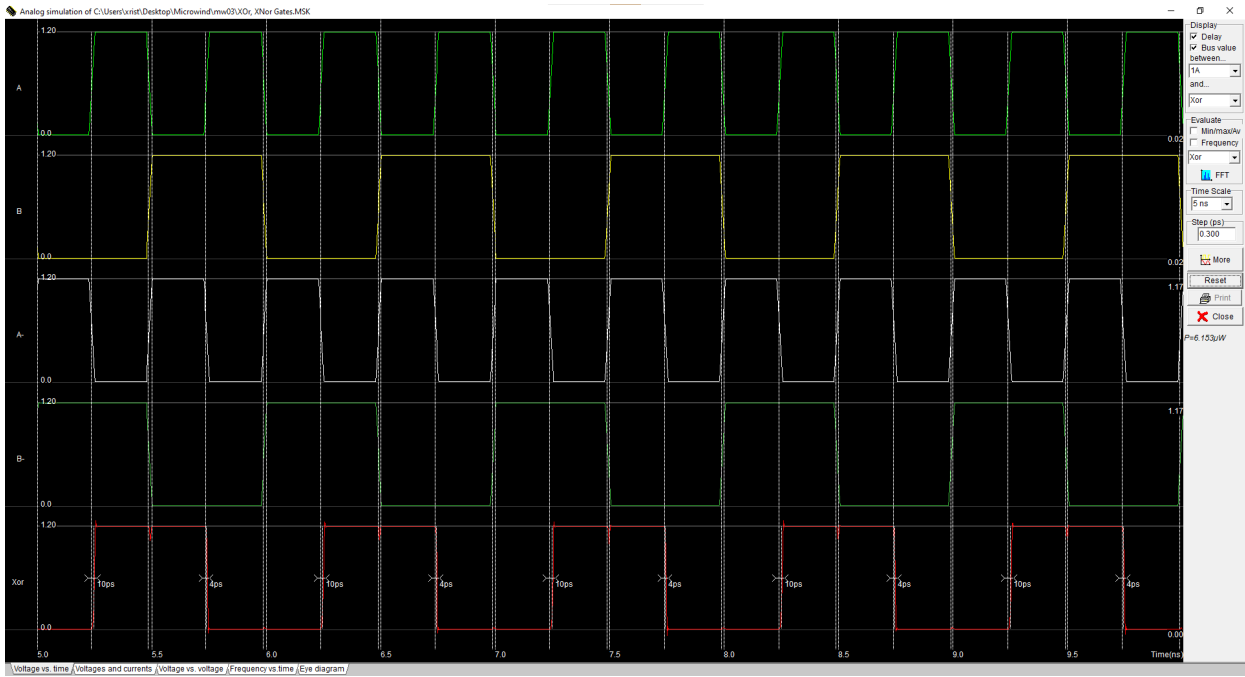


Όταν $A = 1$, $B = 1$, $A' = 0$ και $B' = 0$: Οι συνδυασμοί QP1 και QP2 είναι αγώγιοι, ενώ οι συνδυασμοί QN1 και QN2 είναι μη αγώγιοι. Αυτό συνδέει το Vdd στην έξοδο Y, με αποτέλεσμα το $Y = 1$.

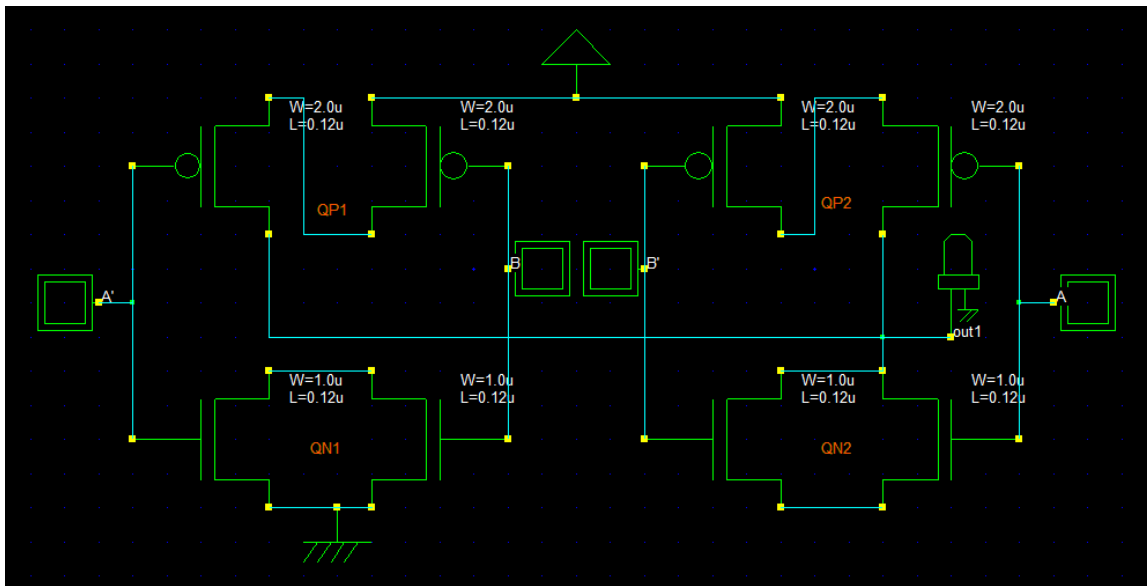
Η ίδια διαδικασία ισχύει και για την Πύλη EX-OR, της οποίας το ραβδογράφημα του Microwind, τα παλμογραφήματα εισόδου κι εξόδου και το αντίστοιχο κύκλωμα σε DSCH φαίνονται ακολούθως:

Πύλη EX-OR





Κύκλωμα πύλης EX-OR στο DSCH



Συμπεράσματα

Σύμφωνα με όσα είδαμε, φτάνουμε στο συμπέρασμα πως το πακέτο εφαρμογών Microwind είναι ένα πολύτιμο εργαλείο μάθησης που βοηθά τους μαθητές / φοιτητές να κατανοήσουν τη λειτουργία των ψηφιακών κυκλωμάτων και τον τρόπο κατασκευής τους από απλά εξαρτήματα MOSFET. Το λογισμικό δίνει επίσης τη δυνατότητα στους μαθητές / φοιτητές να κατανοήσουν πως αυτά τα κυκλώματα υλοποιούνται με τη μορφή ενός ολοκληρωμένου (O.K), το οποίο είναι σημαντικό για την κατανόηση της πρακτικής εφαρμογής των ψηφιακών κυκλωμάτων στη σύγχρονη ηλεκτρονική.

Παρέχοντας μια φιλική προς τον χρήστη διεπαφή και δυνατότητες προσομοίωσης, η Microwind δίνει τη δυνατότητα στους μαθητές / φοιτητές να εξερευνήσουν και να πειραματιστούν με σχέδια ψηφιακών κυκλωμάτων, αποκτώντας μια βαθύτερη κατανόηση του τρόπου λειτουργίας τους. Το ολοκληρωμένο πρόγραμμα DSCH επιτρέπει τη δημιουργία σχηματικών ψηφιακών κυκλωμάτων χρησιμοποιώντας λογικές πύλες και άλλα ψηφιακά στοιχεία, τα οποία βοηθούν στην κατανόηση της κατασκευής τους.

Συνολικά, το πακέτο Microwind είναι ένα ισχυρό εργαλείο μάθησης που επιτρέπει στους χρήστες να κατανοήσουν καλύτερα τη λειτουργία και τον τρόπο κατασκευής και εφαρμογής των κυκλωμάτων στη σύγχρονη ηλεκτρονική.

Ασκήσεις – Ερωτήσεις

1. Σχεδιάστε το διάγραμμα κυκλώματος ενός αναστροφέα στατικού CMOS και εξηγήστε τη λειτουργία του.
2. Σχεδιάστε μια πύλη CMOS NAND και εξηγήστε τη λειτουργία της.
3. Περιγράψτε τη διαδικασία κατασκευής CMOS.
4. Σχεδιάστε ένα pull-up δίκτυο για μια πύλη CMOS και εξηγήστε τη λειτουργία του.
5. Περιγράψτε τη διαδικασία δημιουργίας ενός διαγράμματος ραβδίων ενός κυκλώματος CMOS.
6. Δείξτε πώς να δημιουργήσετε ένα διάγραμμα ραβδίων για έναν αναστροφέα CMOS και εξηγήστε τη λειτουργία του.
7. Συζητήστε τη χρήση των διαγραμμάτων ραβδίων στη διαδικασία σχεδιασμού και τον ρόλο τους στη βελτιστοποίηση κυκλώματος.
8. Εξηγήστε τη διαδικασία δημιουργίας ενός σχηματικού διαγράμματος χρησιμοποιώντας το λογισμικό DSCH.
9. Συζητήστε τους διαφορετικούς τύπους μοντέλων προσομοίωσης που υποστηρίζονται από το DSCH και τις εφαρμογές τους.
10. Συζητήστε τον ρόλο του DSCH στη διαδικασία σχεδιασμού και την ενσωμάτωσή του με άλλα εργαλεία σχεδιασμού, όπως τα εργαλεία CAD και προσομοίωσης.
11. Περιγράψτε τις βασικές δυνατότητες και λειτουργίες του λογισμικού Microwind.
12. Εξηγήστε τη διαδικασία δημιουργίας σχηματικού διαγράμματος χρησιμοποιώντας το λογισμικό Microwind.
13. Συζητήστε τους διαφορετικούς τύπους μοντέλων προσομοίωσης που υποστηρίζονται από τη Microwind και τις εφαρμογές τους.
14. Δείξτε πώς να δημιουργήσετε και να εκτελέσετε μια προσομοίωση στο Microwind και να ερμηνεύσετε τα αποτελέσματα.
15. Περιγράψτε τη διαδικασία δημιουργίας μιας διάταξης χρησιμοποιώντας το λογισμικό Microwind και συζητήστε τις οδηγίες για το σχεδιασμό μιας αποτελεσματικής διάταξης.

Βιβλιογραφία

- [1] *4000 series CMOS Logic ICs*. (2023). Ανάκτηση από Electronics Club: <https://electronicsclub.info/cmos.htm>
- [2] *All About Electronics*. (2022). Ανάκτηση από All About Electronics: <https://www.allaboutcircuits.com/>
- [3] *Basic CMOS Logic Gates*. (2022). Ανάκτηση από EE Power: <https://eepower.com/technical-articles/basic-cmos-logic-gates/#>
- [4] Bhat, S. (2014). *Stick Diagrams*. Ανάκτηση από <https://slideplayer.com/slide/1652278/>
- [5] *CMOS*. (2022). Ανάκτηση από <https://www.kth.se/social/upload/232/CMOS.pdf>
- [6] *CMOS Fabrication*. (2021). Ανάκτηση από Java T Point: <https://www.javatpoint.com/cmos-fabrication>
- [7] *CMOS Logic and their characteristics*. (2021). Ανάκτηση από learn Electronics with me: <https://www.learnelectronicswithme.com/2021/10/cmos-logic-and-their-characteristics.html>
- [8] *CMOS Working Principle & Its Applications*. (2023). Ανάκτηση από elprocus: <https://www.elprocus.com/cmos-working-principle-and-applications/>
- [9] *Combinational MOS Logic Circuits*. (2022). Ανάκτηση από Tutorials Point: https://www.tutorialspoint.com/vlsi_design/vlsi_design_combinational_mos_logic_circuits.htm#
- [10] *Difference between CMOS and TTL | CMOS Vs TTL logic*. (2022). Ανάκτηση από ECSTUFF4U for Electronics Engineer: <https://www.ecstuff4u.com/>
- [11] *Digital Logic Gates*. (2023). Ανάκτηση από Electronics Tutorial: https://www.electronics-tutorials.ws/logic/logic_1.html
- [12] Dr.H.B.B. (2020). *STICK DIAGRAMS*. Ανάκτηση από <https://www.acsce.edu.in/acsce/wp-content/uploads/2020/03/VLSI-Module-3.pdf>
- [13] *Elemental Digital Circuits*. (2023). Ανάκτηση από Renesas: <https://www.renesas.com/sg/en>

- [14] *Introduction to NMOS and PMOS Transistors*. (2023). Ανάκτηση από anysilicon: <https://anysilicon.com/introduction-to-nmos-and-pmos-transistors/>
- [15] Kuphaldt, T. R. (2007). *Lessons In Electric Circuits, Volume IV*.
- [16] *Logic Gates*. (2022). Ανάκτηση από Shakshat Virtual Lab: https://vlsi-iitg.vlabs.ac.in/LogicGates_theory.html
- [17] *Logic Gates and Boolean Algebra*. (2022). Ανάκτηση από Electronics Post: <https://electronicspost.com/category/logic-gates-and-boolean-algebra/>
- [18] *Logic Gates Archives*. (2022). Ανάκτηση από Electronics Hub.
- [19] *Mechanical Engineering*. (2022). Ανάκτηση από Britannica: <https://www.britannica.com/technology/transistor>
- [20] *MOSIS Scalable CMOS (SCMOS)*. (2009). Ανάκτηση από https://www.egr.msu.edu/classes/ece410/demlow/files/DRC_rule_scmos.pdf
- [21] *NMOS Transistors and PMOS Transistors Explained*. (2022). Ανάκτηση από Built in: <https://builtin.com/hardware/nmos-transistor>
- [22] *Pull up and Pull Down Networks*. (2018). Ανάκτηση από Electronics-Tutoria: <https://www.electronics-tutorial.net/Digital-CMOS-Design/CMOS-Logic-Gates/Pull-up-and-Pull-Down-Networks/>
- [23] Ronald Tocci, N. W. (2017). *Digital Systems (12th Edition)*.
- [24] *The Fabrication Process of CMOS*. (2022). Ανάκτηση από elprocus: <https://www.elprocus.com/the-fabrication-process-of-cmos-transistor/>
- [25] *Transistor Transistor Logic*. (2022). Ανάκτηση από elprocus: <https://www.elprocus.com/>
- [26] *Very Large-Scale Integration (VLSI)*. (2022). Ανάκτηση από Techopedia: <https://www.techopedia.com/definition/714/very-large-scale-integration-vlsi>
- [27] Weste, N. H. (2011). *CMOS VLSI Design A Circuits and Systems Perspective (4th Edition)*.
- [28] Williams, T. (2005). *The Circuit Designer's Companion (2nd Edition)*.

- [29] *Electronics*. (2022). Ανάκτηση από WatElectronics.com:
<https://www.watelectronics.com/>
- [30] Μπρακατσούλας Κων. Ευάγγελος, Π. Ι. (2000). *Γενικά Ηλεκτρονικά Μερους Α'*. Αθήνα.
- [31] Νικόλαος, Α. Δ. (2013). *Ψηφιακά Ηλεκτρονικά Μέρος Α'*. Αθήνα.